VOLUME V

INFORMATIQUE NON AMERICAINE

Première partie

par l' Ingénieur Général de l'Armement BOUCHER Henri

TABLE DES MATIERES

INFORMATIQUE NON AMERICAINE

Première partie

731	Informatique européenne (statistiques, exemples)	122
700	Histoire de l'Informatique allemande	1
701	Petits constructeurs	5
702	Les facturières de Kienzle Data System	16
703	Les minis de gestion de Nixdorf	18
704	Siemens & Halske AG	23
705	Systèmes informatiques d'origine allemande	38
706	Histoire de l'informatique britannique	40
707	Industriels anglais de l'informatique	42
708	Travaux des Laboratoires d' Etat	60
709	Travaux universitaires	63
710	Les coeurs synthétisables d' ARM	68
711	Computer Technology	70
712	Elliott Brothers et Elliott Automation	71
713	Les machines d' English Electric Company	74
714	Les calculateurs de Ferranti	76
715	Les études de General Electric Company	83
716	La patiente construction de ICL	85

717 La série 29 d' ICL 89
718 Autres produits d' ICL, et fin 94
719 Marconi Company 101
720 Plessey 103
721 Systèmes en Grande-Bretagne 105
722 Histoire de l'informatique australienne 107
723 Informatique en Autriche 109
724 Informatique belge 110
725 Informatique canadienne 111
726 Informatique chinoise 116
727 Informatique en Corée du Sud 118
728 Informatique à Cuba 119
729 Informatique danoise 119
730 Informatique espagnole 121
732 Informatique finlandaise 128
733 Histoire de l'informatique française 130
734 La période héroïque : la SEA 140
735 La Compagnie des Machines Bull 148
736 Autres sociétés françaises avant le Plan Calcul 153
737 Les Administrations 162
738 Le rôle des Armées 170
739 La Compagnie Internationale pour l' Informatique 182
740 La Télémécanique 185
741 La Thomson / CSF, structure d'accueil 186
742 La CII / HB puis Bull 194
743 Autres sociétés françaises d'informatique 203
744 Logabax, imprimantes et ordinateurs de bureau 221
745 Quelques systèmes français à caractère civil 223

700 - Histoire de l' Informatique allemande

L'Allemagne est un des rares pays à avoir abordé l'informatique avant la guerre, avec les travaux de l'ingénieur Konrad Züse, dont la première réalisation était mécanique. Züse avait compris la nécessité d'une véritable programmation, et prèvu à cet effet un bloc de commande exploitant des trous dans un support commode, carte ou ruban. Cependant , l'absence d'un soutien industriel, ainsi que le souci d'indépendance de l'auteur, empéchèrent cette étude de déboucher sur un produit, malgré un modeste soutien de Hitler.

A la fin de la guerre, Züse a réussi à sauver un de ses prototypes et entreprend, avant tout autre organisme du pays, de construire une machine à relais commercialisable qui sera la Z4 ; l' inspiration semble être venue des machines des laboratoires Bell, et une trentaine de ces très petites machines, programmées par bandes perforées et travaillant au rythme très lent de quelques instructions par seconde, verront le jour avant que Züse n'aborde l' électronique avec le Z22 de 1950. Züse construira et vendra plusieurs machines petites et moyennes, sans jamais déboucher sur une production de masse, sans doute à cause de son refus de perdre son indépendance, mais aussi parce que personne en Allemagne à cette époque ne croit à l'avenir de l'informatique.

Dans l'immédiat après-guerre, ce n'est cependant pas le travail de Züse qui introduit l'informatique en Allemagne, mais celui des Universités qui, soutenues par le Plan Marshall à partir de 1949, se lancent, comme leurs homologues américaines, dans des constructions expérimentales . On peut citer :

- l' Université de Berlin Ouest, qui s'inspire du Z22 de Züse. Voir fiche

- la Technische Hochschule de Darmstadt, où le Professeur Dr A. Walther construit DERA, dans le cadre de l' Institut de Mathématiques Pratiques. Il s'agit d'une machine à tambour magnétique et tubes. Voir fiche.
On peut noter que cet institut avait largement débuté le calcul analogique avant la guerre, et que cette tradition s'était poursuivie ; en 1948, le même institut avait présenté dans un congrès un analyseur différentiel mécanique, probablement réalisé pendant la guerre, et déjà dépassé.
En 1954, ce même Institut se modernise avec ELARD, un analyseur différentiel électronique fonctionnant sur le mode itératif. Un matériel analogue, EARI, existe à la Technische Hochschule d' Ilmenau.

- la Technische Hochschule de Dresde, en Allemagne de l' Est cette fois, construira dès 1956 la D1, une machine scientifique à tambour magnétique et tubes, qui sera suivie d' une D2, puis d'une D4 transistorisée.
Voir trois fiches.

- l' Institut Max Planck de Göttingen réalisera dès 1952 une très modeste machine à tubes et tambour, la G1, qui sera un symbole du relèvement scientifique de l' Allemagne, probablement à cause du dynamisme avec lequel l' institut, transporté assez vite à Munich, développera ses idées avec un G1A (1958), un G2 en 1954 et un G3 en 1959. Ce dernier comporte une mémoire à tores. Voir quatre fiches.

Plus tard, l' Institut réalisera en 1969 BRUSH, un calculateur spécialisé pour l'exploitation des photos de chambre à bulles. L'unité centrale comprend 16 registres à décalage où l'on introduit les images numérisées, et 48 unités de traitement qui y recherchent des alignements ; elle est reliée à la mémoire de travail, tores 8K * 18 bits, 1 µs plus 64 registres 18 bits, 30 ns ; et à l'écran lecteur de photos, à travers un tampon de 64 mots 18 bits, 0,2 µs. Addition en 70 ns, multiplication 600 ns, division et racine carrée. Sortie sur bande. Logiciel spécialisé dans une mémoire de programme séparée, 2K * 18 bits, 100 ns.

- la Technische Hochschule de Munich construira en 1956 PERM, une machine nettement plus puissante, elle aussi avec des tores magnétiques en plus du tambour. Voir fiche.

- on peut aussi évoquer le travail accompli à la Technische Hochschule du Brunswick sur une additionneuse à introduction phonétique des opérandes. Voir document.

Ces diverses machines furent les supports techniques d'un important investissement intellectuel qui devait conduire les chercheurs allemands à prendre, vers 1956, l'initiative d'un effort international sur les langages et en conséquence, sur les compilateurs, effort qui déboucha sur la création d' Algol. Ces chercheurs n'ont pas prétendu être les inventeurs des concepts, et ont d'emblée invité à participer les meilleurs théoriciens américains ; mais ce sont eux, et leurs collègues hollandais et danois, qui ont orienté les travaux du groupe vers l' abstraction et, après la perte d'intérêt des américains, soutenu l'ambitieux projet Algol 68 jusqu'à son abandon. Les universités cessent tout effort de construction dès l'apparition de machines commerciales, essentiellement américaines, sur lesquelles il était possible de poursuivre ces recherches.

Très occupés à simplement renaître, les industriels allemands ne s'intéressent pas à l'informatique, leurs besoins étant satisfaits par leurs productions de machines comptables et de mécanographie. Ce sont donc les étrangers, l' américain IBM et le français Bull, déjà implantés en Allemagne avant guerre, qui vont introduire les premières machines industrielles à tubes, respectivement la 650 et le Gamma 3. L'apparition du transistor, qui permet des réalisations à moindre risque, suscite enfin quelques efforts nationaux. En plus de Züse, qui avance à petits pas, il s'agit de :

Telefunken, un fabricant de postes radio, qui réalise quelques machines pour des projets des administra- tions : TR4 scientifique, TR5 pour les postes, TR10 de gestion.

Siemens, qui crée sa propre architecture avec le 2002, puis le 3003.

De plus, un nouvel étranger s'implante à Francfort : Univac, tenu hors de France par des accords avec Bull concernant les cartes perforées, s'installe en Allemagne pour commercialiser les machines de gestion de Bluebell, et d'autre part propose à l' OTAN les machines à succès qu'il a étudiées pour la Marine américaine, en offrant de les faire fabriquer chez Telefunken. Cette dernière tentative échouera.

L'arrivée de la série S/360 d' IBM, dont l'usine de Sindelfingen produit le modèle 30 pour l' Europe, change le point de vue allemand. Si le gouvernement n'est toujours pas intéressé, les industriels prennent conscience qu'il y a un marché et

commencent à investir, alors que le parc est presque entièrement étranger. C'est Siemens qui prend la position la plus nette et, faute d'expertise nationale, choisit de prendre la license de RCA pour une famille 4004 qui n'est autre que la mise en boitiers allemands des logiques Spectra 70, compatibles IBM. Quantitativement, cela reste un succès modeste.
Par contre, l'essor de l'ordinateur de bureau en Allemagne est supérieur en valeur relative à celui de tout autre pays. En dehors des spécialistes américains Burroughs et NCR, et de sociétés à capitaux mixtes comme Triumph Adler et Litton ABS, il y a des créations nationales : Siemag, filiale de Philips, Kienzle, et surtout le nouveau venu Nixdorf, qui n'hésitera pas à attaquer le marché américain.

Ce n'est que vers 1967, cependant, après l'affaire Bull en France et le démarrage d'un plan informatique français, que le gouvernement allemand s'émeut et commence à envisager une politique nationale, qui va prendre la forme d'un mportant soutien financier à Siemens, complèté par des achats à Telefunken de petites machines militaires TR 86.
Vers cette époque, la foire de Hanovre prend progressivement une importance mondiale, européenne à tout le moins, et ses pavillons informatiques mettent en évidence le dynamisme de petits constructeurs de mini-machines de gestion qui se créent dans le sillage de Nixdorf, Wagner, CTM, DDC, etc...

Les progrès de Siemens, cependant, restent modestes, et l'abandon de RCA en 1971 laisse le constructeur allemand dans une situation difficile, car il dépendait encore beaucoup à ce moment du know how américain. Le gouvernement allemand devra intervenir plusieurs fois, à coup de subvention, pour imposer des réorganisations nationales à un constructeur dont l'informatique est nettement déficitaire :

- rachat de Züse, incapable de financer les investissements indispensables, même après un passage provisoire sous l'égide de Brown Boveri Mannheim. Le dernier modèle de Züse deviendra le Siemens 404, vendu comme gérant de terminaux au profit de 4004 plus importants.
- rachat de Telefunken Computer GMBH, l'entreprise commune de Nixdorf et Telefunken, lancée à Constance en fin 71 autour de la grosse machine scientifique TR 440, qui s'était avérée un échec total.

C'est aussi le gouvernement qui patronne en arrière-plan, du côté de Siemens, les accords Unidata avec la CII française, accords qui prendront fin au début 1975 après le virage français. Mais, à aucun moment, il n'y aura en Allemagne un plan formel comparable au Plan Calcul français, et les participations gouvernementales resteront le plus souvent secrètes, quoique considérables : il est question d'une aide de 1600 MDM entre 1976 et 1980.
Nous disposons d'une étude Diebold sur le parc allemand au 1/1/80, ci-dessous. Il faut se garder de comparer ce tableau avec ceux d'autres pays, car les catégories qui y sont définies ne se recouvrent pas avec les leurs. L'intérêt réside dans les comparaisons internes. Voir table A1.

Les totaux de ce tableau sont très élevés, si on les compare à ceux d'autres grands pays : cela s'explique par l'incorporation aux SBS (Small Business Systems) de nombreux terminaux intelligents, comme on le devine en calculant le prix moyen d'un de ces SBS.
Autre remarque qualitative : le manque d'intérêt des allemands pour les grosses machines, bien caractérisé par le prix moyen des ordinateurs universels du parc,

estimé par Diebold à 1,2 MDM. On peut d'ailleurs discuter de la valeur du classement de ces machines universelles, parmi lesquelles au minimum les machines Nixdorf et Philips sont en réalité des machines de gestion pas très universelles. Une étude Diebold plus rècente, malheureusement dépourvue de tableaux statistiques, met en évidence un développement continu de cette tendance, avec l'installation de nombreux systèmes d'informatique distribuée.
On notera aussi la très forte implantation américaine en haut de gamme, qui compromet à long terme l'avenir d'une industrie nationale comme Siemens, alors que les constructeurs nationaux de petites machines monopolisent les bureaux.
Aucun protectionnisme, à l'évidence, ne gène les importations, qui d'ailleurs souvent n'en sont pas, car tous les grands constructeurs étrangers ont en Allemagne des usines de production, exportatrices dans toute l' Europe.

Table A1

Constructeur	Ventes 1979			Nombre		Parc
	MDM	Universelles	Processus	SBS	Total	MDM
IBM	4420	8145		770	3420	12335 15299.8
Siemens	1750	1489		4329	1110	6928 6915.4
Nixdorf	1560	5315			29686 35001	2893.7
Univac	280	815		790	132	1737 2374.5
CII/HB	298	1621		481		2102 2043.7
Kienzle	500	1414			13767 15181	1004.6
Olivetti	NA			28315	28315	985.0
Philipps	NA	1006		570	8739	10315 952.0
Tri. Adler	1100			38263	38263	867
DEC	NA	320		7893	845	8058 803
AEG / Telef.	NA	410		1221		1631 625.3
CDC	248	117		37		154 455.1
NCR	388	746			5705	6451 428.3
ICL	140	544			2130	2674 362.5

Wang	NA			3212	3212	268.4
Ruf	NA			3050	3050	245.7
CTM	100			2675	2675	219.4
Burroughs	70	84		1050	1134	199.4
Autres	NA	1686	5567	13388	29534	4395.3
Total 1980	NA	23712	29551	155487	208750	39978
Total 1979	NA	20576	21811	128669	171056	35786
% croissance	NA	15	35	21	22	12

Les chiffres sont clairs :

Machines de plus de 250000 DM : IBM 68,5% , Honeywell Bull 9,1% , Univac 8,2 %, les américains fournissent 86% au moins des machines de cette classe. Mais l'examen des importations et des exportations permet une apprèciation très différente : voir table A2

Table A2

Pays	Importations KDM	% 82/81	Exportations KDM	% 82/81	Ecart KDM
USA	2844675	+ 5	604219	+ 21,7	- 2240456
France	1010877	+ 14,9	1612395	+ 15,2	+ 601518
UK	871728	+ 13,7	1039178	+ 28,3	+ 167450
Japon	665458	+ 28,7	-	-	- 665458
Italie	515308	- 8,2	699298	- 15	+ 183990
Irlande	312579	+ 6,7	111042	+ 37,1	- 201537
Pays-Bas	279355	- 6,6	484701	+ 16,4	+ 205346
Suède	240765	- 11,9	308843	+ 55,5	+ 68078
Benelux	147398	+ 13	288528	+ 3,5	+ 141130
Suisse	114218	- 1,5	333884	+ 1,6	+ 219666
Autres	243202	0	1000983	+ 9,2	+ 757781
Bilan	7245563	+ 6,7	6483071	+ 12,8	- 762492

Nous voyons donc une industrie en plein essor, avec un CA total de 12 MDM. Les exportations sont encore en léger déficit, à cause du poids des USA, mais la tendance est évidente et l'équilibre sera atteint dès 1984. A ce moment l' industrie informatique

et bureautique allemande apparait comme un élément de la reprise, et l'activité logicielle, absente du tableau, représente un chiffre équivalent.

Devant ces diverses tendances, on a vu que Siemens, avec l'accord de son gouvernement, va essayer de miser sur l' Europe, s'alliant à cet effet avec la française CII pour la construction d'une gamme de machines moyennes baptisée Unidata. L'intervention d'un troisième participant, Philips, plus désireux de profiter du sigle que de respecter des spécifications, ruinera cette tentative commune que le gouvernement français abandonnera d'ailleurs à l'occasion d'un changement de prèsident.

Siemens choisira de poursuivre seul , en abandonnant le nom mais en gardant l'architecture : l'effort soutenu sera finalement payant et , jusqu'à l'avènement de la microinformatique, les machines 7500 et 7700, avec leur système d'exploitation BS2000, conserveront une fraction stable du marché des calculateurs d'entreprise, face à IBM et Bull essentiellement.

Par contre, Siemens n'essaiera pas de construire de vraiment grosses machines, dont il n'avait aucune chance d'amortir l'étude, et il choisira de satisfaire les rares clients de ce niveau de produit en important des machines japonaises, en l'occurrence Fujitsu (gamme 7800).

En bas de gamme où il n'avait rien à proposer, Siemens choisit de sauver Nixdorf d'une faillite menaçante pour créer un fournisseur à succès , SNI = Siemens / Nixdorf Information Systems, de stature européenne.

Nous disposons d'une autre étude de marché assez détaillée qui fait le point sur l' informatique allemande au 1 / 1 / 90, une date qui correspond au début de la mutation de cette discipline. L'étude distingue sept niveaux de puissances de calcul et d'applications :

Très gros systèmes (plus d'un million de DM) : parc estimé à 6,3 Md DM, dont IBM détient 55% en valeur et 48 % en nombre, tandis que Siemens fournit 25% en valeur et 30% en nombre.

Gros systèmes (de 0,5 à 1 MDM) : parc de 1,8 Md DM, nettement plus ouvert : IBM 37% en valeur et 31% en nombre, Siemens 16% en valeur (20% pour SNI) et en nombre, DEC 15%, pour n'évoquer que les principaux fournisseurs.

Ensemble, ces deux groupes reprèsentent environ 10000 machines installées, dont 12% travaillent sous Unix, le reste utilisant des systèmes d'exploitation propriétaires.

Groupe moyen haut, 250000 à 500000 DM, environ 25000 machines. Le sondage porte sur 3800 machines ayant coûté 1,35 Md DM, dont 22% IBM, 12% Mannesmann / Kienzle, 12% HP, 8 % DEC.

Achats 1989 : IBM 29% en valeur et nombre, Siemens 17% en valeur et 15% en nombre, Hewlett-Packard 13 / 12 %, DEC 13 / 11 %, M/K 8 / 9%, Nixdorf 16%. Noter qu'il ne reste que 4% pour les divers. 27% de cette base fonctionne sous Unix.

Groupe moyen bas, 100000 à 250000 DM, 70000 systèmes dont 38% sous Unix. 17% de ce parc sont IBM, 13% Mannesmann / Kienzle, etc...

Achats 1989 : SNI 30% dont 16 pour Nixdorf, IBM 15%, DEC 10%, M/K 9% ...

Petits systèmes, 190000 installations de moins de 100000 DM, très dispersés : 18% Nixdorf, 12% Triumph Adler / Olivetti, 10% Siemens, 8% M/K ....

Ventes 1989 : Siemens 18%, Nixdorf 18%, IBM 15%, MK 7%, DEC 7%, ... 51% de ces systèmes utilisent le système d'exploitation Unix.
Stations de travail : 90000 en service, dont 24000 achetées en 1989 : HP / Apollo 39% en nombre et 44% en valeur, DEC 24 / 21 %, Sun 16 / 17 % ...
PC professionnels : 3,2 millions de machines installées, dont 720000 achetées en 1989 : 20% IBM, 8% Siemens, 7% Vobis, 7% Tandon, ...

75% de ces appareils sont des 286, 18% des 386, à une époque où il n' y a pas encore de microprocesseurs compatibles. Il reste 7% de divers, sans doute pas de vrais PC. La proportion de portables est de 12% et n'évolue pas. Le logiciel est MS / DOS à 90%, le reste comprenant 3% d' OS/2 et 3% de Xenix et autres variantes d' Unix.

Dans la décennie suivante, l'évolution sera celle du monde entier, teintée par une vigoureuse défense de Siemens, qui maintient longuement une clientèle fidèle axée sur BS / 2000, tout en accordant une part croissante de son activité aux composants (mémoires, microcontrôleurs), pour maintenir la compétitivité de ses PC et stations. En 1998, Siemens filialisera cette activité en créant Infineon, qui deviendra un acteur important en Europe, face au franco - italien SGS et aux taïwanais.

Dans le domaine des grandes puissances de calcul, on trouve les japonais face à IBM, à travers la société de commercialisation Comparex, créée par BASF et Siemens, importatrice de compatibles IBM 390. Cette création en 1987 met fin à la dualité des dépendances japonaises, puisque jusque là BASF importait des Hitachi et Siemens des Fujitsu. Amdahl (Fujitsu) et NAS (Hitachi) restent malgré cela actifs en Europe, mais ils se marginalisent.

701 - Petits constructeurs allemands

AEG nous est connu comme un fabricant d'électroménager, et c'est déjà ce qu'il était vers 1960 lorsqu'il décide de se lancer dans l'informatique avec la machine de bureau Datazent, sur laquelle nous ne savons rien. Cet essai n'avait sans doute pas d'autre objectif que de prendre rang, car il ne dure pas : quelques années plus tard, l'activité informatique d' AEG est intégrée dans un constructeur baptisé AEG / Telefunken, qui produit d'une part des ordinateurs gros et moyens, d'autre part du matériel de process control. C'est ce dernier qui semble constituer la participation propre de AEG.
Voir tout le reste de l'activité à la rubrique Telefunken.

AIM est un équipementier qui a réalisé pour les militaires le module AVM 3910, une carte VME permettant la conversion du bus VME en bus MIL-STD-1553B, selon STANAG 3910, lequel est une spécification OTAN. Le produit est aussi proposé aux USA. Voir photo.

AMC Advanced MicroComputers GMBH est une société de droit allemand, constituée à Munich pour la promotion commerciale des composants américains AMD en Allemagne, mais aussi pour tenter d'introduire aux USA les produits de Siemens. Nous disposons d'une seule fiche, concernant un calculateur sur une carte, l' AMC 95/4000, à base d' AMD 9080, variante du 8080 de Intel.
Il ne semble pas que cet effort ait été soutenu longtemps.

ATM Computer est une structure commerciale créée par AEG / Telefunken pour représenter ce constructeur auprès des autorités militaires allemandes, dont la modeste clientèle ne garantit pas la rentabilité. Nous disposons d' information sur un seul produit, le calculateur militaire 16 bits MR 8020, étudié pour le système FALKE de conduite d'artillerie (Feld Artillerie - Lenkdaten digitalrechner für feuer Kommando), mais utilisé aussi pour les liaisons de commandement et les armes navales.
Il se présente comme une boite parallélépipédique de 257 * 193,5 * 319 mm pesant 20 Kg , ou 257 * 193.5 * 497 pesant 30 Kg. Elle peut contenir jusqu'à 1 MB de mémoire.

Ce n'est pas la seule activité de AEG / Telefunken pour l'informatique militaire ; cette compagnie est aussi maitre d'oeuvre pour le système AGIS (Automatisiertes Gefechts und Informations System) des patrouilleurs S143, système qui combine une conduite de lancement de torpilles et une conduite de tir de missiles autour de deux calculateurs Univac.
On peut aussi citer le calculateur FLER-H étudié pour le char Leopard 1A4, et proposé à divers pays au sein du système LEMSTAR, adaptable aussi aux refontes des chars M48, M60 et Centurion, auxquels il permet le tir en mouvement.

BASF Badische Anilin & Soda Fabrik est depuis le XIXème siècle un industriel de la chimie, atteignant en 1985 15 B$ de CA et un effectif de 131000 personnes. Cette compagnie s'est à partir de 1971 impliquée dans l'informatique par le biais des consommables, essentiellement les bandes magnétiques dont elle assure une part importante de la production européenne. Elle passera ensuite aux disquettes, avant de devenir un fournisseur de périphériques compatibles, puis un distributeur de calculateurs Hitachi pour l' Europe, s'inspirant des excellents rèsultats de Itel puis NAS aux Etats-Unis, et réussissant à en freiner l'implantation en Europe.
En plein développement, BASF Data Technology est en 1985 le 65ème chiffre d'affaires informatique du monde, avec 355,7 M$ (exactement 1046 MDM, soit + 19,6 % par rapport à 1984) ; cela représente un parc de 400 systèmes et 23000 périphériques.

Néanmoins, l'année 1985 n'est bonne pour personne, et la concurrence nationale sur les produits japonais de haut de gamme affaiblit les participants face à IBM.
BASF décidera, en 1986, de s'allier avec Siemens pour créer Comparex, à laquelle elle apportera sa license Hitachi tandis que Siemens lui cèdera sa license Fujitsu.
Voici quelques produits de BASF :

6106 est un minifloppy de 125 KB, capable de 125 KB/s avec un temps d'accès moyen de 150 ms, utili- sant des disquettes de 133,4 mm de diamètre.
L'enregistrement se fait sur 35 pistes (+ 5 rechanges) serrées à 48 tpi, avec une densité longitudinale de 2770 bpi. Le lecteur est un bloc de 146,1 * 53,5 * 190 mm de profondeur.

6250 sorti en 3/78 est un disque Winchester de 317,5 MB, compatible avec le contrôleur IBM 3830 et avec les pseudocontrôleurs ISC et IDS, ou encore avec le contrôleur BASF 6038. Il offre en standard le dispositif Rotational Position Sensing, en option les têtes fixes et la double connexion. Accès 6 à 45 ms. Ce disque est probablement un produit Fujitsu.

6485 est en 1985 un disque de 5 GB, compatible IBM 3380E, avec un temps d'accès de 17 ms. C'est aussi l'année où s'annoncent au CEBIT de Hanovre les bandes BASF à l'oxyde de chrome compatibles IBM 3840, et l'imprimante laser 6890.

7100 sorti en 1979 est le mini de gestion Microterm II de Digilog System, Inc, une société américaine de Hosham , Pa. BASF y intègre deux lecteurs de disquettes produits par sa filiale américaine, et importe pour l' Europe une première tranche de M$ 8 prèvue pour 18 mois.
Cette machine qui rappelle l' IBM 5100 est construite autour de deux Z80, avec 48 à 64 KB de mémoire, dont 42 pour le système d'exploitation qui comprend un BASIC. Vendu 19800 DM avec 48 KB, ce petit système comprend un écran de 12" présentant 24 * 80 caractères, deux floppies 6106 de 98 KB formattés, et deux voies V24. Une ME 60 ou 120 cps est en plus.

7 / 60 est un compatible IBM étudié au Japon, sur spécification BASF, commercialisé en 1981. Avec un microcycle de 85 ns, cette machine est capable de 1,2 Mips, disposant d'une mémoire modulaire de 1 (1) 8 MB avec entrelacement 2, d'un cache 32 KB, et de 1 à 8 canaux microprogrammés.

7 / XX sont des machines construites par Hitachi, très proches des M180 et M200 qui sont aussi produites pour le vendeur américain NAS. Le logiciel IBM est acheté sous license. Les versions suivantes sont commercialisées, respectivement très proches des AS 7000 et 8000 de NAS :

- 7 / 70 N est un monoprocesseur de 2,2 Mips, cycle 72 ns, mémoire 1 (1) 8 MB avec entrelacement 4, cache de 16 KB, et jusqu'à 8 canaux.
- 7 / 70 est le plein développement de cette même machine, 3,3 Mips grâce à un tampon de 64 KB, mémoire de 1 à 16 KB, et 1 à 16 canaux.
- 7 / 70 AP est un biprocesseur de 5,25 Mips, mémoire et canaux comme ci-dessus.
- 7 / 80 avec un cycle de 42 ns est capable de 8 à 9 Mips, avec mémoire 2 (2) 16 MB entrelacement 8, cache de 64 KB, 2 à 15 canaux.
- 7 / 80 MP est un biprocesseur à couplage faible, chaque machine comme ci-dessus. Il est annoncé pour 10 Mips, ce qui parait peu cohérent.

Cette gamme n'a pas cessé d'être mise à jour et on trouvera en boite 150 les matériels proposés en 1983, tous machines Hitachi d'importation.

Binder est un fabricant d'imprimantes matricielles qui propose deux modèles polyvalents et modulaires, avec lesquels on peut réaliser aussi un traceur ou une machine à écrire. Voir document illustré.

Ciel se signale en 1994 par la mise sur le marché d' un système de mesures en temps réel complètement informatisé, le C4300. Ce genre de matériel n'était pas encore rentable lors de la fondation de la société , vers 1990, mais il le devient à cette époque. Voir fiche illustrée.

Comparex est un mariage de raison, intervenu le 1 / 1 / 87 entre Siemens, importateur de matériels Fujitsu, et BASF, importateur de matériels Hitachi. La société, forte au départ d'un capital de 80 MDM avec un effectif de 1040 personnes, et d'un parc de 750 machines plus 33000 périphériques, est d'emblée le

plus gros fournisseur de compatibles en Europe, loin devant Amdahl (Fujitsu) et NAS (Hitachi) dont les parcs sont surtout américains.
En matière d'unités centrales, Comparex offre à sa naissance deux familles d'origine Hitachi, illustrées dans une fiche commune :

- 7 / 6X , qui prolonge les 7 / 60 de BASF, est un bas de gamme capable de 1,5 à 3 Mips, l'évolution se faisant par augmentation du cache ; la mémoire est plafonnée à 16 MB, le nombre de canaux à 12, le débit à 22 MB/s. En dosant ces ingrédients, on compose un jeu de 4 niveaux baptisés 63, 65, 68 et 69, dont la puissance varie du simple au double.
- les 7 / 90 sont beaucoup plus performants, avec un maximum de 4 CPU de puissance unitaire minimale 15 Mips, et une mémoire pouvant atteindre 2 GB avec un temps d'accès de 120 ns. La recherche de l'efficacité maximale passe par de gros caches attachés au CPU, avec cycle de 4,5 ns, et par l'option d'une mémoire de travail à cycle de 12 ns, banalisée cad partagée. Six modèles sont proposés.
- en 1988, Comparex comble l'intervalle entre ces familles avec les 8 / 8X, offertes en quatre tailles, trois monoprocesseurs et un dyadique, tous avec 32 (32) 256 MB de mémoire principale plus 64 à 192 MB de mémoire d'arrière-plan, et 16 à 32 canaux débitant 3 ou 6 MB/s, comme suit :

8 / 81 est la machine de base, puissance 4,5 Mips avec cache de 32 KB, pas de mémoire de travail, et 8 à 32 canaux dont le débit global est tronqué à 75 MB/s. Une seule armoire de 850 Kg, 1,5 m2 de surface au sol, consommation 8 KVA.

8 / 83 en diffère par 256 KB de mémoire de travail et un débit d'entrées / sorties porté à 96 KB/s, ce qui autorise une puissance moyenne de 6,5 Mips. Encombrement et consommation inchangés.

8 / 85 dispose de 64 KB de cache et 512 KB de mémoire de travail, ce qui permet de porter la puis- sance à 9,5 Mips. Même encombrement, consommation accrue à 8,6 KVA.

8 / 89 dyadique contient deux processeurs du type prècédent avec leur cache, partageant 512 KB de mémoire de travail et toutes les autres ressources. On atteint ainsi 15 Mips. Poids porté à 1200 Kg , surface au sol 2,1 m2 , consommation 12,3 KVA.

Cette présentation n'est qu'un instantané, et Comparex continuera, dans les années 90, à suivre la compétition IBM / Hitachi en défendant les couleurs du japonais, à l'étude duquel on renvoie.
Comparex développera aussi les périphériques de son fournisseur, et offrira notamment, en 1992, la bandothèque ACS 6388, capable de 1500 à 24000 cartouches compatibles IBM 3480, avec un débit de 125 montages par heure.

Compudata 500 S Nous disposons d'une fiche très légère décrivant une machine comptable associée à une petite calculatrice, constituant une modeste unité bureautique. Nous ne savons rien de cette société qui n'a pas duré longtemps, sinon qu'elle s'est lancée sur le marché américain avec une variante 600 qui est décrite dans les fichiers de ce pays.
Compudata USA n'ayant pas bien réussi avec son produit initial s'est progressivement converti en assembleur utilisant des unités centrales DEC, puis il a disparu.

CTM est la société Computer Technik Müller GMBH qui propose, à partir de 1973, un calculateur de petite gestion au design élégant , dont nous possèdons de très nombreuses photos , accompagnées d'un festival de jolies "secrétaires". Voir fiche et dossier.
La fiche décrit le prototype de 1973, conçu pour les cartes perforées et les machines comptables et utilisant une mémoire à tores magnétiques. Le reste de la documentation, plus tardif, montre une machine plus riche, où la même unité centrale est associée à une mémoire MOS et à des disques.
A cette époque, CTM est devenue une filiale du groupe Diehl.

Datrix produit en 1970 le D500, un petit calculateur comprenant une unité centrale en circuits intégrés, avec une mémoire de travail limitée à 16 Kmots de 16 bits, réalisée en plaques de 16, 128 ou 256 mots. Les périphériques se composent d'un clavier alphanumérique, d'un clavier de fonctions, d'une imprimante à boule, et d'une cassette pour la programmation ; en option, lecteur de cartes, lecteur et perforatrice de bandes.

DDC est la David Datentechnik Computer KG, créée en 1975 pour fabriquer de petites machines de bureau autour d'un microprocesseur Motorola 6800. Trois modèles seront déployés:

- le DDC 110 dispose de 16 à 48 KB de mémoire, 2 à 4 disquettes simple densité, un écran de 2000 caractères et une machine à écrire de 200 cps. Le logiciel comprend un DOS et un Basic.
- le DDC 120 ajoute à cela deux disques en cartouche de 5 MB.
- le DDC 130 réunit un 110 et un 120 pour le partage de la petite base de données constituée par les disques.

Ce produit de base, en service en 1978, fait l'objet d'un document commercial bien illustré. Les disques sont Diablo ou CDC, l'imprimante General Electric ou Binder. Prix en France : entre 80 et 170 KFF.
Il semble que dans les années suivantes, ce premier matériel ait évolué : microprocesseur devenu 8080A, mémoire poussée à 96 KB, choix de machines à écrire de 45 à 350 cps, logiciel COBOL, prix en France de 70 à 145 KFFHT.

En 1979, la société annonce un chiffre d'affaires de 75,5 MDM, en progrès de 25% sur l'année prècédente. Son avenir semble assuré. Plus de 1100 machines ont été produites.
Cette année-là, annonce du modèle 200, un mini de gestion 16 bits compatible avec le prècédent mais aussi avec les Nova de Data General, pour disposer d'un logiciel plus puissant : multiprogrammation, multitâche, générateur de programme, Basic et Cobol, option de traitement de texte intégré. Réalisée, semble-t'il à base d'AMD 2901, cette machine supporte 64 à 224 KB de mémoire, jusqu'à 280 MB de disques, une imprimante de 200 à 500 lpm, et 1 à 16 écrans. Nous disposons d'un document descriptif.
En 1980, lui succèdera un 230, mémoire 128 à 5132 KB, choix de disques depuis deux cartouches de 14 MB jusqu'à 1200 MB en packs, une imprimante 300 à 900

lpm, et 2 à 24 écrans. Le système d'exploitation baptisé SDOS est prèsenté comme nouveau.

Un peu plus tard, une partie de ces possibilités est reprise avec les 330, 440, 550, compatibles Nova et vendus à un prix très compétitif avec une mémoire commençant à 48 KB. Voir document.

Diehl se manifeste pour nous avec le Combitron, un calculateur de table avec une petite mémoire de données / programme et une imprimante incorporée, qui existe en deux variantes au moins, baptisées Combitronic et Algotronic, différant par les détails du clavier. On dispose de quelques photos et du répertoire des instructions associées aux touches.

Le succès de Diehl ne résulte certainement pas de cette seule machine. On sait, cependant, que quelques années plus tard la société était assez riche pour acheter CTM.

Dornier est un constructeur aéronautique qui cherche, dans les années 60, comment relancer son activité suspendue par la guerre et l'armistice. Il réalise des calculateurs analogiques transistorisés, travaillant sur 10 volts, avec une bande passante de 800 KHz.

Le 240 est une petite machine de table, avec 25 amplificateurs dont 12 intégrateurs.

Le 720 est plus important, avec un maximum de 145 amplificateurs dont 36 intégrateurs.

Elweco GMBH est un équipementier qui réalise, dans les années 80, des chassis VME à 10 ou 20 slots, pour la réalisation à la demande de calculateurs à base de 68000. L'architecture choisie est un multiprocesseur - jusqu'à 7 cartes CPU - fonctionnant à 16 MHz, avec caches et mémoire partagée jusqu'à 16 MB. Le système permet de gérer des disques entre 20 et 120 MB, ainsi que des bandes de 12 à 30 MB, grâce à un système d'exploitation multitâche et multiutilisateur.

Cette architecture est baptisée HYDRA et ne semble pas avoir ébranlé le marché.

EMS est Electronic Modular Systems, un équipementier qui réalise dans les années 80 des cartes VME autour du microprocesseur 68020. Voir fiche avec photo.

EuroPEP est aussi un équipementier travaillant sur bus VME, mais il est plus connu en France où il avait installé une agence commerciale. Voir fiche avec photo.

La société s'est également implantée aux USA sous le sigle PEP Modular Computers.

Le CP 302 (photo) est une carte 3U au format européen, construite autour d'un Pentium III Mobile à 400 MHz, consommant 6 W. Cette carte contient des emplacements pour des flash de programme et/ou pour un pseudodisque en RAM. Le logiciel peut être choisi parmi Windows NTE, VxWorks, QNE ou Linux.

Eurosil est un bureau d'études cherchant à définir des circuits intégrés. Le e3100 réalisé en 1980 est un microprocesseur 4 bits, dont on trouvera la description dans une fiche.

Force Computers créée en 1981, est un équipementier américain qui a choisi l' Allemagne pour son implantation européenne, et y commercialise tous les types d'applications VME et plus rècemment VXI, avec représentation en France par Tekelec. On trouve donc Force dans le catalogue américain aussi bien que dans le catalogue allemand, où les produits de ce constructeur sont illustrés par une fiche sur le MicroForce I, un chassis VME modulaire pour un calculateur temps réel utilisant le système d'exploitation Unix.

Heinrich Dietz construit en 1970 le Mincal 4, un calculateur de table contenant 4 à 32 Kmots de mémoire avec cycle de 5 µs. La longureur du mot est 19 bits plus parité, et l'architecture comprend un accumulateur A de 19 bits, un registre B d'opérande 9 bits, un registre d'interface mémoire C de 19 bits jouant le rôle d'un MQ, un registre H de 7 bits comme compteur de multiplications et divisions, un registre Y de 6 bits pour les décalages, un registre d'adresse et un registre 19 bits pour les entrées/sorties, bref une structure plutôt riche. L'addition dure 80 µs.
La logique est complètée par 2 à 8 interruptions programmables, et 1 à 8 tampons d' entrées/sorties.
Cette machine est vendue 21000 $ avec un assembleur et un Fortran.

Cette même année, le Mincal 523 est une autre machine 19 bits, dont la mémoire a été accélérée à 1,5 µs, et renforcée d'une ROM de 512 à 3584 mots à cycle de 750 ns. Il existe d'ailleurs une version 513 pour le temps réel, sans mémoire à tores. Prix $ 11000.
L'architecture absolument classique comprend un accu A, un MQ B servant aussi d'interface mémoire, un compteur C, un registre d'instruction D, un registre d'état E à 8 ou 19 bits, un registre d'interruption F pour
gestion de 2 à 64 priorités en 2 à 8 niveaux ; pour chaque canal , il y a un registre d'adresse et un tampon de 8 ou 19 bits au choix. Addition en 90 µs car il n'y a pas ici d'accélérateur de multiplications.
Vaste choix de périphériques : LC, LR / PR, ME, plotteur, convertisseurs A/D et D/A, tambour de 128 Kmots, et écran.
Langages proposés : assembleur, Fortran 4Kmots, Algol 8Kmots, bibliothéque.

Cette entreprise obtiendra en Allemagne un succès d'estime puis trouvera sa voie en France en 1973 avec le Mincal 621, un calculateur 8 bits dont Télémécanique prendra la license. Il sera construit en plus de 1000 exemplaires et commercialisé en diverses variantes, dont une de gestion.
Voir détails au T621 de Télémécanique, dans le dossier France.

Holmer produit en 1975 un calculateur inspiré par le Basic de Dartmouth. Mémoire 16 à 64 KB, avec un maximum de 10 interfaces de terminaux et 4 disques de 10 MB. La station 100/300 comprend un écran, un clavier et une cassette. Prix, bizarrement exprimé en livres sterling, 25000 à 47000 £ .

Intermetall est une filiale de ITT Semiconductors, membre du grand groupe téléphonique américain. Le produit MAA1000 examiné ici est un DSP 24 bits, travaillant à 20 MHz, réalisé en MOS 3µ sous la forme d'une puce de 30 mm2. Comme il se doit, il existe un MAC dans la programmation, et son exécution dure 250 ns ; le but de ce renseignement est l'identification du niveau technologique atteint, en vue de comparaison. Ce type de produit en est à ses débuts. Voir article avec schéma.
Le programme interne de ce microprocesseur peut être modifié à travers une interface série asynchrone.

Kontron Electronik apparait en 1980 avec un système graphique de table, le PS 180D, composé d'un processeur Z80A avec 64 KB de mémoire de travail plus 16KB de PROM, d'un processeur video assorti d'un tampon de 16 KB, et d'un écran 256 * 512 pixels qui parait évidemment faible. Les entrées/sorties parallèles sur 20 bits desservent deux voies série RS 232C, et deux disquettes de 512KB, plus un haut-parleur. Ce système est extensible à 6 écrans interconnectés par un rèseau.

En 1982, Kontron annonce une machine nettement plus importante, PSI 8000, avec un CPU Z8001 relié par bus 32 bits à une mémoire extensible jusqu'à 1 MB par modules de 256 KB + ECC, à base de puces 64 Kbits. Les entrées/sorties, gérées par un Z80 qui joue le rôle d'un DMA, se font sur un bus 8 bits et comprennent:

- un Winchester 5,25" de 10 MB, avec disquette 516 KB.
- un écran 12", 512 * 512 pixels pour applications graphiques.
- une interface Eurocard pour toutes extensions.

Le logiciel est KOS, une variante de CP/M, pour les modèles monopostes ; ou Xenix pour les multipostes.

Quelque peu perdu de vue pendant les dix années suivantes, Kontron reparait en 1993 où il propose des PC portables étanches à usage industriel, avec 16 MB de mémoire et un CPU à choisir parmi les suivants : 386SL, i486SX, 486DX33, et 486 DX2.66, avec cache 64 ou 128 KB, disque 120 ou 240 MB, connecteur pour deux PCMCIA, deux sorties série et une parallèle, une carte Adaptec 6260 pour SCSI, et en externe clavier et écran SVGA. La portabilité semble être plutôt une transportabilité, dans ces conditions.
L'appareil contient une batterie de sauvegarde pour 15 minutes, en option 2 heures. La sécurité est assurée par un écran de contrôle qui affiche la température et les tensions d'alimentation. Le système d'exploitation est placé sur ROM.
Prix de cet objet un peu insolite, baptisé INLITE : 35000 FFHT dans une version 386SL25 avec 4 MB de mémoire et un disque de 120 MB., ce qui parait raisonnable.

Simultanément, Kontron offre le Marlin, une variante encore plus étanche pour les ambiances chimiques, insensible aux poussières et à l'eau, avec un refroidissement interne par convection. L'écran et le clavier peuvent s'écarter jusqu'à 10 mètres du CPU, qui dispose de deux slots pour disque de 80 ou 200 MB et peut supporter 30 minutes de coupure de courant.
Processeur 386SSL ou 486 comme ci-dessus, prix 60000 FFHT.

Krantz Elektronik propose en 1970 le Mulby, un processeur 8 bits avec 4 à 60 KB de mémoire à tores 2,5 µs, plus 1 à 8KB de ROM à diodes, accès 500 ns, ou 4KB de ROM MOS, accès 500 ns. Le processeur comprend deux accus de 8 bits et deux index de 16 bits, jusqu'à 13 multiplex de chacun 4 sous-canaux, et 16 à 55 niveaux d'interruption avec conservation cablée du contexte, dont en option une horloge et un détecteur de panne de courant. Choix de périphériques temps réel.
Logiciel : assembleur, moniteur, mais pas de langage de programmation. Prix $ 8130.
Bons résultats : en 5 / 75, le bilan des ventes était de 140 appareils.
En 1973, le Mulby 3 reprend le même programme avec une machine plus universelle, comportant une mémoire à tores 16 bits, 750 ns, avec parité et protection . L'unité centrale travaille sur 8, 16 ou 32 bits et exploite un rèpertoire de 129 opérations à 1,5 adresses avec 48 modes d'adressage et 16 GPR. Il existe aussi une horloge à quartz programmable, et 128 niveaux d'interruptions.
Le calculateur existe en quatre versions: le 3 / 10 dispose de 8 à 64 KB de mémoire de programme, entièrement en ROM ou PROM ; le 3 / 20 au contraire utilise 32KB de tores, le 3 / 30 en a 64 KB ; enfin le 3 / 35 est une version à virgule flottante.
Le logiciel se compose d' un RTOS, avec macroassembleur, Fortran IV et Basic ; des applications très spécifiques ont été mises au point : un éditeur de texte pour la composition des journaux, avec un maximum de 10 claviers simultanés ; une gestion des voitures de la police. En 5 / 75, 40 de ces machines avaient été vendues.

Krupp Atlas Elektronik nous est connu pour avoir fourni à la BundesMarine les consoles BM 802-52 destinées aux frégates F123 et aux quartiers généraux terrestres, et pour tenter d'intéresser les autres armes à ces matériels. Chaque console comprend deux tubes cathodiques couleur de 20" de diagonale, et des processeurs EPR 2300 ou MPR 2300 spécialement étudiés, avec un logiciel écrit en langage ADA. Voir boite 151.

Obbo semble n'être qu'un distributeur, à en juger par le seul document à notre disposition, qui présente une facturière sur laquelle on peut apercevoir le sigle CTM.

Olympia est un fabricant de machines à écrire qui, dès 1960, essaye de réaliser un calculateur, Omega, avec une logique diodes / transistors et une mémoire à tambour magnétique. L'architecture est purement série, l'unité de manipulation est la fiche de 119 caractères , ce qui destine la machine à la gestion. Mais la limitation du tambour à 100 fiches, et sa très faible vitesse de 30 KHz, condamnent cette machine à un mauvais rapport performance / prix : elle n'aura pas de succès et Olympia, petite société, se découragera pour un bon moment.

L'intérêt renait en 1967, avec une calculatrice de table, baptisée RAE 4/15-1 : c'est une machine minimale, avec calcul sur 15 chiffres et visualisation sur Nixie,

comportant une seule mémoire. Elle a sans doute obtenu quelques succès, mais ce n'est pas de l'informatique.

Nouvelle tentative en 1975, avec une facturière plus modestement baptisée 7000, et réalisée en PMOS. Il s'agit d'une étude sérieuse, avec un jeu de composants MOS nommé CP3F, défini par Olympia et réalisé pour elle par divers fondeurs européens, AEG Telefunken en Allemagne et SGS en Italie. La programmation s'apparente à celle d'une calculette et la société reste dans son domaine ; ce sera donc un succès, mais pas de nature à propulser la société sur le devant de la scène.

Assurant son existence avec ses machines à écrire électrique, dont une photo figure au dossier, Olympia existe toujours en 1985 au moment de la naissance du PC, et tente de participer en définissant People, un calculateur personnel basé sur le 8086 et le langage Basic. La mémoire varie de 128 à 512 KB, renforcée par deux disquettes de 5,25" = 650 KB. Ecran 25 * 80 pouvant aussi faire des graphiques de qualité. Le logiciel est CP/M 86, en option MS/DOS, et aussi GSX et Prologue. Mais le prix apparait plutôt élevé, 40000 FFHT, et la compatibilité IBM n'est pas même envisagée, ce qui exclura tout avenir.
Olympia disparait du champ de l'informatique.

PACT est en 2000 une start up qui essaye de s'introduire sur le marché des composants avec XPP, Extreme Processor Platform, architecture hautement parallèle composée de 128 coeurs 32 bits, destinée aux applications de télécommunications. Cette puce comprendrait 30 millions de transistors. Le conditionnel correspond au fait qu'à cette date, la puce n'existe pas, et la start up ne comprend qu'un ingénieur avec une idée, à la recherche d'un sponsor, et ensuite d'un fondeur.

Parsytec est une entreprise un peu plus sérieuse, qui se crée vers 1989 pour commercialiser une architecture parallèle, Megaframe, et obtient dans un premier temps un certain succès. Le produit de base est le microprocesseur anglais Transputer de Inmos, et Parsytec profite en partie de capitaux anglais. Plusieurs modèles verront successivement le jour, avec 64 à 1024 processeurs, et la société se trouvera en tête des ventes pendant la période d'euphorie : 115 machines en 1991, 130 en 1992, 122 en 1993 ; on n'a pas de chiffres plus tardifs, mais il est notoire que dès 1994 "le soufflé était retombé".
On se bornera à un coup d'oeil sur quelques réalisations :

- en 1992 MC3DE est un calculateur matriciel à base de cartes contenant deux CPU T800 ou T9000 avec 4 ou 8 MB de mémoire DRAM. La matrice est gérée par le système d'exploitation distribué PARIX, et le tout par un frontal Sun à travers plusieurs liens à 10 MB/s.
- un peu plus tard la même formule sera reprise avec un maximum de 256 modules de chacun 64 T9000, dont l'exploitation utilise des compilateurs parallèliseurs C et Fortran de ACE, une compagnie hollandaise. On reconnait la course en avant caractéristique de tous les constructeurs de cette espèce.
- en 1992 également se crée un consortium GPMIMD regroupant les anglais Meiko et Parsys et le français Telmat pour la définition d'une architecture parallèle à commercialiser par les trois participants, et par Parsytec qui doit satisfaire une commande d'un centre de recherche de Bonn.

Cette architecture Concerto regroupe a) un ou plusieurs Sparc pour le système d'exploitation et la gestion de fichiers ; b) 2 à 76 Intel 860 pour les calculs ; et c) des transputers pour les liens entre noeuds de calcul.
Le logiciel est CHORUS / MIX, version d'Unix à base de micronoyaux, exploitant des ASI en cours de normalisation européenne.
On voit clairement que ce genre de projet n'existe que par les crèdits de recherche européens et n'a aucune chance de trouver des marchés industriels, car l'efficacité de ces architectures attend toujours d'être démontrée.

- en mars 1994 PowerXplorer est une machine parallèle plus réaliste, comprenant 4 à 64 noeuds équipés de PowerPC 601 à 80 MHz, chaque noeud comportant un cache de 32 KB et 8 à 32 MB de mémoire. Les noeuds sont reliés par des T805 à 8,8 MB/s qui créent une organisation matricielle gérée par le PARIX prècédent, en cours de portage. 30 machines auraient été livrées à cette date (sans le PARIX ?).

Periphere Computer System GMBH semble résulter d'un exercice universitaire sans lendemain, après une tentative de commercialisation à 30000 DM. Il s'agit d'une machine scientifique de table, QU 68000, probablement centrée sur un 68020, capable d'adresser 16 MB de mémoire virtuelle en séparant programmes et données .
La mémoire physique est plafonnée à 4 MB, 500 ns, et dispose d'un double accès.
Deux bus sont prèvus, l'un parallèle 4 MB/s pour le processeur, l'autre est un QBus 22 bits pour les entrées/sorties à 2 MB/s. Multiples DMA. Lecteurs de cassettes et de disquettes.
Le logiciel est MUNIX, une variante de Unix III qui autorise 16 usagers, avec des traducteurs pour Pascal, Modula 2, Basic et Cobol.

Regnecentralen a construit, pendant une période très courte, des calculateurs de communication, notamment le RC 3600 d'avril 1971, concentrateur et gérant de terminal, livré à 120 exemplaires entre 1971 et 1975. Il servait de frontal à d'autres calculateurs de la même entreprise, RC 6000 ou 8000. Nous n'avons aucune trace de ces équipements.

Schoppe & Fäser ont réalisé, dans l'immédiat après-guerre, quelques prototypes de calculateurs analogiques , sans doute à la demande, dont on ne connait que les noms : Minden en 1949, Integromat en 1953, ainsi qu'un R4 qui laisse supposer l'existence de prèdécesseurs.

Siemag La politique de la société hollandaise Philips est d'établir dans chaque pays important une filiale assez largement autonome qui adaptera les modèles de la maison mère aux goûts du public national. En Allemagne, cette filiale s'appelle Siemag et son premier produit de 1962 est une machine comptable à tambour magnétique baptisée Dataquick. Voir fiche.
Vers 1966, Siemag est rebaptisée Philips Data System, et renouvelle son offre avec des machines à tores magnétiques, les Data 5000, qui sont décrites comme des facturières mais disposent d'une plus grande richesse de périphériques. Le marketing distinguera deux produits en 1967, un 4000 et un 2000, mais il s'agit bien de la

même chose ; et l'addition d'un Data 8000 en 1968 n'aura d'autre but que de permettre de graduer les prix.
Par la suite, Philips Data commercialisera essentiellement des machines choisies dans la gamme de la société hollandaise, mais sélectionnées en fonction du marché pour une production locale.

Software AG est, comme son nom l'indique, une société de logiciel. Elle nous est connue par une application qui suggère la constitution d'une société ad hoc : il s'agit de construire une Data Base Machine autour d'une unité centrale Cambex compatible IBM, et d'y installer une base de données fournie par Adabas, probablement à l'origine de l'idée. Le Cambex assure la connexion de la BD à plusieurs hôtes IBM, et permettrait d'économiser jusqu'à 60% de la charge de ces machines hôtes.
Standard Elektrik Lorenz Cette société d'électrotechnique est la filiale allemande du groupe américain ITT, et elle a bien entendu pris pendant la guerre une grande indépendance.
Son approche de l'informatique a été tout à fait indépendante à la fois de celle de son gouvernement et de celle de son actionnaire principal, l'un et l'autre très peu intéressés.
Le cheval de bataille de SEL, pour ses interventions originales, est une calculatrice baptisée ER 56, voir fiche. Il semble que la calculatrice ait été construite d'abord à usage interne, pour tester une technologie à transistors, en assurer la fiabilité par l'emploi de codes redondants, et préparer à moyen ou long terme une réorganisation du téléphone ; elle était alors équipée d'une mémoire à tambour magnétique. Ce n'est qu'en 1960 que la généralisation des tores magnétiques a permi de définir un produit commercial qui a été réalisé en 9 exemplaires. Nous disposons de deux documents sur cette machine : un article anglais sur le pupitre de commande, et une notice technico-commerciale publiée par l'associé français du groupe, LMT.
L'audace de SEL a consisté dans l'acceptation, avant même cette échéance, de contrats "temps réel" où la calculatrice était le support d'une mission particulière . On en connait trois exemples :
- DB 10 est un système de réservation de places pour une compagnie de chemin de fer du Land de Hambourg, qui dessert des liaisons avec Kiel et Lübeck, mais aussi diverses iles au moyen de ferries. La taille du tambour magnétique, 24800 chiffres, limitait gravement un système dont la principale originalité résidait dans l'emploi du réseau télétype comme périphérique d'ordinateur. Voir fiche.
- DB 40 est dans la même veine un système de réservation de places pour la compagnie SAS, Skandinavian Airline System, de caractère nettement plus universal que le prècédent : mémoires de travail à tores, possibilité de gestion d'un maximum de 20 tambours. C'était à nouveau d'abord un problème de liaisons téléphoniques, cette fois avec des postes d'agents spécialement conçus pour manipuler des plans de vols inscrits sur des cartes. Voir fiche.
La réalisation a été suffisamment universelle pour qu'un autre exemplaire soit construit en Angleterre, pour la BOAC, par la compagnie soeur STC, Standard Telephones & Cables.
- de même nature et plus ambitieux, le ES 92 est un système de vente par correspondance réalisé pour la société Quelle, le premier système européen de cette

nature qui a donné à Quelle plusieurs longueurs d'avance sur la concurrence. Le système proposait 40000 articles et pouvait prendre en charge 120 clients simultanément, tout en assurant inventaire et gestion de stock.
Dans cette application, la nouveauté résidait plutôt dans le multiplexage des terminaux et dans le logiciel de prise en charge en temps réel, car les terminaux étaient rassemblés sur le même site que l'ordinateur, le téléphone normal étant utilisé pour les appels. Voir fiche.

Après cette entrée en matière assez brillante, SEL n'a plus essayé de proposer ses produits internes aux applications industrielles, avant d'y revenir avec les produits de son groupe et dans le domaine exclusif du téléphone. Voir ITT USA.
Nous savons, par exemple, que Lorenz a proposé en Allemagne, sinon fabriqué, le ZEBRA de sa collègue anglaise, sous le nom de KA 21. Il a aussi existé une K10 de 1960 dont nous ne savons rie, sinon que le K signifie calculateur.

Telefunken Très tôt fusionnées avec celles d' AEG, les activités informatiques de Telefunken ont d'abord été foisonnantes et ambitieuses, sans aide gouvernementale semble-t'il : des calculateurs analogiques à tubes, les calculateurs scientifiques TR4 et TR 10, employant une même technologie à transistors, le calculateur de gestion TRP (TR5) utilisé par le service allemand des chèques postaux qui en avait soutenu l'étude, n'ont cependant guère soulevé d'intérêt dans le pays, et moins encore à l'étranger.
De cette époque, nous avons gardé des sigles : RA 463, RA 800, DS 1010, RAT 700, RAT 740 (1964), RAT 742, RAT 770. Il s'agit de calculateurs analogiques commerciaux transistorisés de petite taille (20 amplificateurs, pex), travaillant entre + et - 10 Volts. Rien de remarquable, sinon par le retard sur les matériels américains contemporains, aisément explicable par l'absence d'une clientèle militaire.
Ce petit métier évoluera en parallèle avec les travaux américains, le dernier avatar étant l' hybride HRS 900, combinaison d'un calculateur Univac 90/40 d'importation et d'un RA 770, à travers une interface hybride HWK 900.
On sait par ailleurs que Telefunken a réalisé une trieuse de chèques postaux puis, vers 1964, une trieuse de chèques BSM 1050 acceptant au choix les alphabets CMC7 ou E13B, peut-être sous license.

Un peu plus tard, Telefunken est titulaire de contrats militaires (TR 84) pour l'équipement du véhicule de DCA FlakPanzer Marder et pour le système Falke de conduite d'artillerie, et ce succès oriente d'autant plus la compagnie que les équipes AEG récupérées dès 1960 avaient une compétence temps réel et process control. L'essentiel de l'activité informatique de la compagnie sera par la suite au profit des militaires, ce qui d'ailleurs ne représente pas de gros contrats dans l' Allemagne d'après-guerre.

Vers 1967, la société s'estime assez sûre de sa technologie pour se lancer avec le TR 440 et son satellite TR 86 dans une opération d'informatique civile qui échouera complètement, dans un pays déjà totalement marqué par la conception IBM. Après cela, Telefunken ne s'occupera plus guère d'informatique civile. Par contre, elle maintiendra une constante activité au profit des militaires, en étudiant des versions robustes de ses matériels de process control. Il y a eu aussi des tentatives de licenses américaines :

- BIENE est un projet polymorphique inspiré par le D825 de Burroughs et destiné au Command & Control . Mémoire 16 K * 32 bits en film mince 600 ns, CPU en circuits intégrés de délai 1 ns, 32 bits, 100 opérations, 500 Kops ; IOP à 8 canaux, non matriciel. Nous ne savons pas qui a financé cet essai : Burroughs, Telefunken, les militaires ?

- B2 était un projet de construction en Europe, pour l' OTAN, de calculateurs Univac USQ 20.

Tout cela a échoué, et le succès est venu de machines beaucoup plus modestes, notamment le 80/20 de 1974, machine de process militarisée par la filiale ATM Computers.

Voir dans la boite 151 un exemple d'application avec le système de communications MH 1285 réalisé par AEG / Telefunken pour les frégates F122 de la Marine allemande et les frégates hollandaises du type Kortenaer (1980).

Triumph Adler est avant la guerre un fabricant de machines à écrire qui se recycle, après la guerre, dans la machine électrique et les facturières : la TA 10 de 1971 est d'abord une facturière à seulement 7 mémoires avant de s'enrichir d'un peu d'électronique, et de devenir le miordinateur de bureau TA 100, qui justement possède 100 mémoires. C'est vers cette époque que la firme américaine Litton ABS, filiale de machines à calculer du conglomérat Litton, cherchant à développer vers l' Europe sa clientèle, achète ue partie de TA. Voir fiche TA 10.

La firme allemande passera ensuite à un véritable mini de bureau avec le TA 1000, voir fiche ; et avec le TA 20 à microprocesseur, qui est essentiellement un terminal. Voir journal.

A l'occasion du SICOB, la firme TA a produit un exemplaire en français de son journal publicitaire, qui nous donne d'intéressants commentaires illustrés sur le TA 20, sur les périphériques et les logiciels du TA 1000, et sur les calculettes produites par la firme de Nüremberg.

C'est pour TA une époque d' euphorie, car les succès européens lui permettent de se libérer de la tutelle de Litton ABS qui, il est vrai, s'est à peu près désintéressée de son activité de machines de bureau. La firme rachète d'abord l'équipe de vendeurs bien rodée de Royal Mc Bee qui lui ouvre l'accès aux USA, puis elle procède à une augmentation de capital qui redistribue les participations : 55% Volkswagen, 25% Diehl, Litton ne gardant que 19% . Elle est alors en mesure d'acheter aux USA le fabricant de périphériques Pertec, qui élargit son marché américain à l' OEM.

On notera que Volkswagen est elle-même à 40% propriété du gouvernement allemand et du Land de Basse Saxe, de sorte que TA assure fermement ses arrières.

Nous avons la trace, en 1979, d'un TA 1630, édifié autour du calculateur Texas TI 990, avec 128 à 512 KB de mémoire, jusqu'à 128 MB de disques en modules de 16, 48 ou 80 MB, 1 à 8 écrans de 1920 caractères , 1 à 9 imprimantes associées de 50 cps ou 250 lpm, et une ligne BSC. Cette offre comportait aussi l'option d'une imprimante 4000 cps sur papier spécial. Logiciels Cobol, Basic, RPG II, Fortran.

Variante plus modeste, la 1620 réunit autour du même CPU 64 ou 128 KB de mémoire, 4 écrans, un disque en cartouches 8 + 24 MB ou deux disquettes, une ME bidirectionnelle à aiguilles 80 ou 250 cps.

Après ces réorganisations, nous disposons d'une vue 1985 sur les investissements Volkswagen en informatique, rèsumés ci-dessus. Sur un CA mondial de 17855 M$, VW n'en consacre que 452,9 à l'informatique, soit 1331,7 MDM ; c'est un accroissement de 16% par rapport à 1984, qui ramène cette activité à la profitabilité, alors qu'auparavant elle perdait de l'argent au cours de cette période difficile.
L'essentiel de ce progrès se situe d'ailleurs chez TA, car les deux groupes Pertec, Computer et Peripherals, restent tout juste équilibrés.
Dans cette année 1985, les produits de TA sont à 75% l'electromécanique, 25 % seulement d'informatique : il s'agit de PC P50 et P60 compatibles IBM, et de calculateurs M32 multipostes fonctionnant sous Tanix, une variante maison de Xenix.

Il semble qu'en 1986, Volkswagen ait vendu TA à Olivetti, contre 5% du capital de cette firme italienne, considérant que cette activité hasardeuse n'avait rien à voir avec son métier de base.

Valvo GMBHCette firme éphémère, au moins dans l'informatique, vend en 1978 une Eurocarte à $ 190, 10 * 16 cm, contenant un microprocesseur Philips Signetics 2650 (8 bits), 256 bytes de RAM, 4 KB de PROM bipolaire, une horloge et 50 bits d'entrées/sorties.

Wagner Rien de particulier à dire sur cette petite firme d'ingéniérie, créée vers 1970 par un ingénieur électronicien, et qui s'est spécialisée dans la petite gestion avec des machines WAC 40 et WAC 400 de facture très classique. On ignore ce qu'est devenue cette firme dans les années 80 : elle a nécessairement du se trouver un sponsor, ou périr.

Wanderer s'installe sur le marché en 1966 pour vendre une facturière construite autour du 820 de Nixdorf, dont il absorbe la moitié de la production. Lors de la faillite de Wanderer en 1968, Nixdorf reprendra la commercialisation sous le sigle 820, avec un succès soutenu.

Weiss Mikrocomputer System offre en 1983 un calculateur très polyvalent, puisqu'il accepte, dans une boite de table susceptible de montage en rack, les microprocesseurs 6809, 8085, Z80 et 68000, très inégaux en performances. L'unification est faite par le système d'exploitation OS9 de la société américaine Microware.
Le fond de panier Makbus datant de 1979 est compatible 8 ou 16 bits avec un adressage de 1 MB. Le chassis 12 slots accepte toutes les eurocartes. Le logiciel comprend, outre l' OS9, un assembleur, un débogueur, un éditeur et un Basic ; en option, C, Cobol et Pascal.
Prix indicatif : pour 9640 DM on peut acheter le chassis avec son alimentation, un 6809 à 1 MHz, 16 KB d' EPROM, 1 KB de SRAM, 16 KB de DRAM avec ECC, une RTC, une interface V24, et deux disquettes 5,25" de 1 MB non formattés.

Zuse KG Zuse était jeune ingénieur chez Henschel, constructeur d'avions. Ayant à effectuer de lourds calculs de flutter (modes oscillatoires des ailes d'avions), il décide de construire une machine pour allèger sa corvée : la Z1 a été construite en 1938, entièrement avec des pièces mécaniques. Elle travaillait en virgule flottante binaire avec les opérations suivantes : addition, soustraction, multiplication, division, racine carrée, conversions entre entiers et flottants. Elle contenait deux blocs de calcul, un pour les exposants et un pour les mantisses. Bien que le mot n'ait pas été inventé, on peut dire qu'elle était microprogrammée par 90 plaques encochées formant programme pour 9 fonctions logiques.
La mémoire était également mécanique, un bit étant représenté par une barre de métal passant soit à droite, soit à gauche, d'une languette de rèférence.
Les entrées se faisaient en série à partir d'un clavier à 4 chiffres, la virgule pouvant être placée n'importe où dans le nombre. Les sorties se faisaient chiffre à chiffre.
Enfin, la Z1 était programmable, au moyen de perforations sur des pellicules de film de cinéma. La machine fonctionne, mais elle est fragile et donc peu convaincante.

En 1939, Zuse reprit sa Z1 de fond en comble, gardant la mémoire mécanique, mais remplaçant le bloc arithmétique par un nouveau, construit avec 200 relais téléphoniques de rebut, et une programmation par bande perforée. C'est la Z2.

Ces deux machines ayant attiré l'attention des autorités, Zuse reçoit de l'argent du DVL (Institut de recherches aéronautiques) pour construire la Z3. Simultanément, un de ses amis qui travaille avec lui, Helmut Schreyer, propose à l' Etat-Major un projet de calculateur numérique électronique, comprenant 2000 tubes. L'armée refuse, mais le DVL accepte de financer partiellement un petit modèle expérimental ; achevé en 1943, cette machine sera détruite dans un bombardement.
Le projet Z3 de Zuse aboutit en 1941. C'est une machine à relais, comprenant 2400 relais dont 600 pour le bloc de calcul . Elle est organisée comme suit :

- mémoire de 64 nombres de 22 bits en format virgule flottante, soit signe, 7 bits d'exposant et 14 bits de mantisse. Conversion incorporée.
- bloc de calcul exécutant les opérations addition, soustraction, multiplication, division, multiplication et division par 2 et par 10, changement de signe. Débit : 3 à 4 additions par seconde, 5 secondes par multiplication.
- programmation par film perforé 8 trous.
- entrée sur un clavier permettant d'afficher 4 nombres adressables.
- sortie sur une visualisation de 4 chiffres décimaux, chacun matérialisé par 10 lampes, dont une seule est allumée. Plus une virgule.

Zuse construit aussi une S1 de même technologie, non programmable, pour des calculs concernant la bombe radioguidée HS 293 de son employeur. Ces machines disparaitront en 1944 dans un bombardement.
Entre temps, Zuse a entrepris la construction d' une Z4, qu'il achève en pleine débandade. La Z4 échappe aux bombes dans une ferme des Alpes bavaroises, où Zuse a le temps de rèfléchir aux méthodes de programmation (système Plankalkül). La guerre finie, il installe sa Z4 à l' Ecole Polytechnique de Zurich. Il construira ensuite une Z5 pour les usines Leitz de Wetzlar.

Il s'installe ensuite à Bad Hersfeld et crèe sa société, Zuse AG, pour fabriquer en série une petite machine à relais de caractère plus universel et de prix plus accessible, la Z11. Elle sera produite à 38 exemplaires. Cependant, bien avant que la demande disparaisse, cette technologie est dépassée.

Zuse réalise alors la Z22 à tubes, en service en 1958, 5 ans après que IBM et Univac aient montré que l'informatique apportait des solutions (coûteuses) à des problèmes pendants et justifiait une industrie. Certes la Z22 ne recherche pas la même clientèle, mais Zuse a clairement sept ou huit ans de retard. Cependant, dans un pays qui se relève, la machine se vend bien, 41 exemplaires en 4 ans ; on sait que son architecture inspire au moins une réalisation universitaire (Berlin TH), curieuse inversion des rôles.
Zuse ne s'attarde donc pas et, trois ans plus tard, est en mesure de présenter une machine transistorisée, la Z23. Ses goûts personnels et sa formation font qu'il n'envisage pas d'autre clientèle que scientifique ou technique, ce qui maintient ses chiffres de ventes à la frontière inférieure de la rentabilité : il n'y aura que vingt Z23, car la concurrence s'installe.

Avec la Z25, Zuse tente de déplacer son point d'application vers le process control, mais cette machine à tores ne trouve en réalité que les clients habituels de la firme. Et sa contemporaine à tambours multiples, la Z31, faite pour des problèmes comme la réservation, ne trouve pas d'application parce que Zuse n'est pas financièrement en mesure de discuter avec les réalisateurs de systèmes.
On trouve donc, comme prècédemment, ces machines dans des laboratoires, où Zuse installe des périphériques spécialisés comme les tables traçantes Graphomat, 550 * 600 mm à plat (Mle G1), ou même 1200 * 1400 mm (Mle G4), mues directement par ordinateur , ou indirectement à travers une bande perforée télétype à 5 trous.

A partir de l'apparition fracassante d' IBM sur tous les marchés, Zuse s'étiole : la Z32 est une petite machine de process control avec mémoire de 320 à 4000 mots, cycle 30 µs, addition de deux nombres de 8 chiffres décimaux en 462 µs, deux index, interruption. Entrées/sorties par LR 300, PR 30. Prix et possibilités modestes : 500 à 9500 $. Pas de client.

L' échec étant clair, Zuse analyse son marché et rèvise complètement son architecture, pour annoncer en 1970 la Z43, une machine a priori tout à fait satisfaisante et polyvalente : mémoire à tores de 8 à 64 Kmots de 16 bits, cycle de 1,8 µs , avec une petite ROM de 1,5 ou 3 Kmots pour la bibliothèque de base ; 16 registres généraux dont 15 utilisables comme index ; addition en 1,96 µs ; 2 niveaux d'interruptions ; large choix de périphériques, LR et PR, LC et PC, ME et écrans, bandes magnétiques pour traceurs off line.; logiciels assembleur, Fortran IV et Cobol ; prix $ 22000.
Mais Zuse s'est gravement endetté pour en arriver à cet excellent produit qui a besoin d'une bonne campagne publicitaire, et il en est incapable. Le gouvernement allemand, désireux de ne pas laisser disparaitre une petite gloire nationale - le premier constructeur d'une machine informatique en Europe et peut-être au monde ! - force Siemens à sauver les équipes et la machine, qui trouvera sa voie comme la 404 de Siemens.

702 - les facturières de Kienzle Data System

Comme on a pu le voir dans l' historique, Kienzle est vers 1980 le leader de la très petite informatique de gestion, telle que la conçoivent les industriels allemands.

Nous lui consacrons une rubrique propre à cause de la variété de ses modèles, qui ne se sont que lentement élevés au niveau de l'informatique générale.
Le sigle Kienzle Data System est destiné au seul marketing vers l'étranger, car le véritable nom de l'entreprise est Kienzle Apparate GMBH, une firme installée à Villingen, RFA.

M300 , 1961 La société entre sur le marché avec cette machine lancée en 1961, composée d'une modeste machine comptable et d'une électronique légère, occupant une petite partie d'un assez modeste bureau. La technologie de cette première expérience allie les transistors à une logique à noyaux magnétiques, garants d'une bonne fiabilité. Il s'agit avant tout de tester le marché, car le produit est cher, et probablement peu rentable.

K9000, 1962 A la même époque à peu près, Kienzle explore le marché scientifique en réalisant un calculateur à tambour magnétique, transistorisé, travaillant en série/parallèle sur 12 chiffres par souci d'économie. Cette machine ne trouve aucun client.

K800, 1966 Autre approche du même problème, Kienzle utilise ici un minicalculateur de la toute jeune société Nixdorf, le 820, pour faire le même travail que ci-dessus, à savoir remplacer les interconnexions mécaniques d'une machine comptable par quelque chose de plus souple, sans nouveaux frais, car il s'agit toujours d'une simple facturière.
En fait, la série 800 se décline en trois niveaux : 4800 complète avec comptes magnétiques, 3800 avec l'arithmétique mais sans les comptes, 2800 avec une arithmétique réduite. Voir fiche.

K6000 Cette machine est un véritable ordinateur de gestion, avec une mémoire à tores modulaire importante, et un prix qui reste compétitif du fait d'une arithmétique série qui autorise par ailleurs la manipulation de nombres en longueur variable.
L'une des originalités de cette nouvelle machine réside dans la technologie de son imprimante à 8 roues.

K3000 La 3000 est aussi un véritable ordinateur, mais on a complètement séparé les mémoires de programme et celles de données, les premières étant principalement cablées sur des mémoires à transformateurs comme la 360/30 d' IBM. D'autre part, il est possible de connecter plusieurs postes, dits "additionneuses on line", sur la machine principale. Le résultat est probablement un peu cher, ce qui suscite l'annonce, en 1975, de la ...

K2000 qui est un SBS économique pour PME. Ce système gère une machine comptable multi- chariots et une véritable imprimante de type matriciel avec un petit calculateur disposant d'une mémoire de 4K RAM pour le client, 4KB de microprogrammes pour les périphériques, et 6KB pour contenir le système d'exploitation. Cette mémoire sera plus tard portée à 64 KB.
Elle est proposée en trois variantes: facturière, machine comptable, VRC, avec les périphériques suivants:

Imprimante à aiguilles, 100 cps sur 167 caractères de large (10 car/") ou 201 (12 car/")

Lecteur de comptes magnétiques à introduction frontale du 6000, 685 caractères par fiche avec contrôles latéral et longitudinal.

Visualisation Panaplex 32 caractères en ligne, associée au clavier.

Jusqu'à 4 lecteurs de disquettes 300KB en enregistrements non compatibles IBM par blocs de 512.

La programmation est assurée par cassettes sur le modèle 2000, sur disquettes dans le 2200.

K6100 Avec cette nouvelle unité centrale et un choix de périphériques accru, le constructeur prolonge la philosophie du 6000 et son mode de programmation en doublant la vitesse. La capacité de mémoire est portée à 32 K caractères de 6 bits, et étendue par un disque de 16 MB. Jusqu'à 16 périphériques sont possibles, dont l'imprimante matricielle à 120 cps, et des disquettes.

Le logiciel comprend un assembleur SPM 6100, un Basic et un Cobol.

Deux variantes sont commercialisées, 6600 et 6100, avec respectivement 4 et 8 Kmots de 24 bits. Ces services concernent essentiellement les drivers de périphériques ou des procédures système.

K90XX En 1980, Kienzle renouvelle sa gamme avec un processeur 16 bits construit autour du micro processeur Texas 9900, avec un vaste choix de périphériques et un système d'exploitation multiposte à base d'écrans, bien plus économique que les additionneuses du 3000.

Cette machine est proposée en 5 variantes marketing, qui ne diffèrent que par le nombre de postes, et avec un important logiciel d'applications. Grand succès, atteignant 10000 exemplaires en 1984.

Nous ne connaissons pas les machines de la génération suivante, mais il apparait que Kienzle a quelques difficultés à financer une évolution de plus en plus rapide, ce qui le conduira à accepter le soutien financier et donc la tutelle du groupe industriel Mannesmann (mécanique) qui s'était auparavant diversifié dans l'informatique en absorbant le fabricant de périphériques américain Tally (bandes perforées, imprimantes). L'effectif du groupe est 8246 personnes.

En 1985, année charnière, le groupe Mannesmann annonce un chiffre d'affaires de 448,1 M$ (1300 MDM), dont 355,7 M$ (1040 MDM) pour l'informatique, ce qui la place au 66ème rang mondial, contre 60ème en 1984. La comparaison des chiffres montre que la mutation du groupe est pratiquement achevée.

Les bénéfices de l'année, non diffusés, sont nuls ou négatifs, car la croissance a été faible, par rapport à une année 1984 de CA 343 M$ = 977.6 MDM. Les difficultés proviendraient de ventes insuffisantes des imprimantes de Tally, et non de Kienzle dont l'évolution est favorable ; Kienzle, en plus de sa production qui doit évidemment évoluer vers plus d'électronique bon marché et moins de mécanique, se lance avec succès dans le service de maintenance, à partir d'une base située en Grande-Bretagne. Mannesmann installe à Dusseldorf une filiale de logiciels, chargée de rèdiger ceux de Kienzle mais aussi de développer le travail à façon au profit de l'industrie et des administrations.

L'étude de marché de 1990 semble indiquer que les ventes de Kienzle en 1989, bien qu' honorables, sont inférieures en pourcentage à leur part du parc, ce qui justifie donc une diversification.

703 - Les mini de gestion de Nixdorf

La société a été créée en 1951 par Heinz Nixdorf pour concevoir, produire et entretenir de petites machines de bureau. Elle s'est développée avec des hauts et des bas et s'est retrouvée en 1966 sous-traitant de Bull en Allemagne, en même temps que fournisseur de petits ordinateurs de gestion vendus tantôt en OEM, tantôt aux utilisateurs finaux ; elle s'est officiellement implantée en France en 1969, et un peu plus tard aux Etats-Unis, chaque fois avec d'excellents rèsultats initiaux.
La société met en avant une notion de service plutôt que des considérations techniques : la compagnie ne se sent pas engagée par les choix techniques qu'elle est amenée à faire, seulement par les services que ses machines peuvent rendre au client. Il arrivera souvent que le produit matériel décrit par un certain numéro change de structure interne au cours de son existence commerciale ; si le service continue à être rendu sans perte d'efficacité, le client ne sera pas informé de tels changements.

Les produits de Nixdorf, tous des ordinateurs orientés vers la gestion, ne semblent pas obéir à une autre logique que de rèduire les prix de revient en utilisant au mieux les progrès techniques. Il n'y a pas de famille, ni en matière d'architecture, ni pour le système d'exploitation. Nixdorf n'hésite pas à acheter des licenses à de petites sociétés créatrices mais désargentées, comme Auragen ou Pyramid, ni à aborder le marché des compatibles avec une machine isrélienne. Les résultats sont , peut-être de ce fait, assez chaotiques, mais dans l'ensemble excellents pendant une vingtaine d'années.
Ainsi, en 1985, Nixdorf est 23ème constructeur mondial avec un CA 1339,9 M$ (3939,6 MDM), contre 21ème en 1984 avec 1147,4 M$ (3270 MDM), ce qui par parenthèse donne une idée de la croissance impressionnante de cette industrie, 20% ne suffisant pas à garder son rang. La firme occupe alors 23290 personnes et exporte 50% de sa production.

Cependant, on sait que cette situation euphorique n'a pas duré, et que moins de cinq ans plus tard il devenait nécessaire de recapitaliser Nixdorf en l'insérant dans une alliance SNI avec Siemens. On peut probablement attribuer ce renversement à la révolution des moeurs informatiques due aux PC et à la miniaturisation permise par la logique CMOS.
Quoi qu'il en soit, la combinaison SNI a redonné une nouvelle jeunesse à Nixdorf, dont l'effectif 88 est de 30000 personnes, avec un CA mondial de 5070 MDM, dont 1,3 MdFF en France.

Le plus ancien matériel de la société est le 820, dont pas moins de 11 versions sont connues. Il en existait déjà 18000 en 1970, ce qui indique un très beau succès. C'est bien un ordinateur, mais la programmation est effectuée en usine d'après les spécifications du client ; la fiche montre bien que Nixdorf sait s'adapter, mais que le client est ensuite quelque peu prisonnier.
Le 820 a duré huit années, irrigant toute l'industrie allemande par une politique d' OEM, et assurant la notoriété de Nixdorf chez les usagers. Mais, à partir de 1973, le

marketing suggère que cette stabilité peut être interprètée comme de l'immobilisme, et Nixdorf annonce de nouveaux modèles.
880 / 45 et 55 sont des variantes du 820 dont le changement de sigle souligne l'apparition des disques, depuis un minimum de 2 cartouches de 2,9 MB jusqu'à un modeste maximum de 4 * 7,25 MB ; la programmation est, comme d'habitude, limitée à des drivers inscrits dans la ROM de 8 KB, et la mémoire de travail peut comporter 4 ou 8K * 12 bits sur tores magnétiques, pour loger les données et les programmes du client, qui séquencent les invocations de routines cablées.
Autres périphériques : cassettes en standard pour recharger les tores avant d'entreprendre une application, machine à écrire à aiguilles, et en option LC, LR / PR, lecteur de marques.

880 / 65 n'est pas un 820, mais doit son sigle au fait qu'il gère des disques, et cherche à suggérer une continuité. En réalité il s'agit d'un changement majeur, puisque l'unité centrale est un 900, mais programmée pour que l'usager garde l'impression d'être guidé et protégé. Du point de vue des services rendus, la nouveauté est l'existence de terminaux, gérés par un 820 affecté.

900 est une machine radicalement nouvelle, en particulier parce qu'elle est microprogrammée. Elle a été
imaginée par l' ingénieur Müller avant qu'il quitte Nixdorf pour aller créer CTM, mais la complexité de sa microprogrammation sur tores prètissés en a retardé la sortie jusqu'en 1972.
Il existe maintenant un système d'exploitation, en partie cablé dans cette ROM, en partie programmé pour garder une certaine souplesse de configuration. L'exploitation passe par des programmes d'application, rèdigés au choix du client en assembleur, RPG, Cobol ou Fortran.
Qu'il s'agisse d'une répugnance des clients à s'impliquer dans la programmation, ou de craintes de Nixdorf de rencontrer des difficultés logicielles, le 900 n'aura, en tant que machine explicitement programmable, qu'une vie très courte. Dès 1974, il n'est plus commercialisé en tant que tel, disparaissant derrière le sigle 8870.

620 C'est en 1974 que Nixdorf aborde l' Amérique, et cela de deux manières : d'une part, il achète la license du produit américain Entrex 480, qu'il produira à Paderborn et commercialisera en Europe dans ses produits 8850 ; d'autre part, il fait réaliser aux USA, par la société Nitron, un microprocesseur NCF1 qu'il utilisera dans ses modèles américains 8830 et 8862. Avec le 900 et les microprocesseurs qui commencent à apparaître, Nixdorf a donc quatre solutions et va les activer toutes les quatre, ce qui peut expliquer certaines difficultés ultérieures.
L'opération 620 coûte à Nixdorf 1,8 M$ de license, plus les royalties sur chaque machine qui utilise le CPU, sans parler des investissements de production.
L' Entrex sera d'abord annoncé sous son étiquette américaine, en trois versions 480, 380 pour 22 postes, et 280 pour 12 postes, pendant que se prépare la production.
Puis le 620 est annoncé en 1978 en tant que produit, en deux versions 25 et 45. Le 25 est un monoposte de base, avec un écran de 1920 caractères, une cartouche de 2,5 MB et une disquette ; le 45 y ajoute jusqu'à 4 dispacs de 66 MB. Mais ces annonces destinées à l' OEM ne durent qu'un moment, et le 620 s'efface derrière le 8850 en 1980.

NCF 1est un microprocesseur 8 bits, spécialement étudié par Nitron , filiale de Douglas, sur spécification Nixdorf. Particulièrement simple, il n'occupe que 4,3 * 4,6 mm et tient dans un DIL à 40 broches. On y trouve la distribution d'une horloge monophasée externe, un bloc de commande avec un rèpertoire de 30 opérations de durée 1,5 µs, une RAM de registres de 32 * 8 bits, une interface compatible T2L pour la ROM et peut-être la DRAM externe. Total 4500 transistors, ce qui est peu, même pour l'époque.

8870 / 4 est le nouveau haut de gamme Nixdorf de 1974, basé sur l'unité centrale 900, travaillant à 2 MHz, avec une mémoire à cycle de 960 ns. Le 4 semble indiquer qu' une série devait naître à cette occasion, mais la concurrence ne le permit pas, car le 900 était trop cher par rapport aux autres possibilités de micromachines. Une extrême confusion règne dans la documentation du fait que quatre processeurs sont attestés pour les divers 8870 vendus dans le monde:

- les modèles 2, 4, et 6, apparemment construits autour de calculateurs NCF 1 remplaçant les 900, avec comme objectif commercial la lutte contre les IBM S/32.
- les modèles 1 et 3, apparus en 1979 et suivis plus tard par un 5 et un 8, sont des 16 bits construits autour de calculateurs Nova obtenus en OEM.
- les 8870 américains, construits à Chicago, utlisent exclusivement des composants trouvés sur place : calculateur DCC D116 compatibles PDP 11, imprimantes Centronics et Dataproducts, disques Diablo.

Cette diversité n'est pas rédhibitoire vis à vis des clients dans la mesure où ceux-ci ne connaissent plus la machine qu'à travers son logiciel, mais elle est coûteuse en programmeurs. C'est dans cette période que Nixdorf s'est gravement endettée.
On trouvera ci-après quelques renseignements numériques glanés à diverses sources :

/ 4 initial, cycle de microprogrammation 1,1 µs, mémoire à tores de 40 KB * (8 + P) bits ; disque de 12 MB sur canal simultané ; 4 stations clavier + écran 12 * 80 caractères.. Prix $ 63000 à 139000 à l'achat, ou 1600 à 3700 $ / mois en location. Ces prix en dollars jettent un doute sur la machine en cause.

/ 2, /4, /6 sont décrits dans la fiche et supportent 1 à 9 terminaux avec des capacités de disques graduées, de 12 à 4 * 66 MB.

/ 8 annoncée en 1979 est une machine de batch, avec 128 à 328 KB de mémoire, jusqu'à 480 MB de disques, jusqu'à 4 dérouleurs de bande magnétique, 4 à 19 écrans, 1 à 20 imprimantes. Les langages sont RPG II et Cobol, avec SORBAS comme générateur d'édition. Il y a aussi un RJE compatible IBM.

/ 1 et / 3 de 1979 sont les 16 bits à base de Nova, utilisant le moniteur transactionnel TAMOS pour accèder aux disques à travers le système d'exploitation NIROS . La 1 utilise un chassis 9 slots, offrant 96 à 128 KB de mémoire à cycle de 500 ns, et un processeur dont le cycle de microprogrammation est 1300 ns. Cette petite machine supporte deux postes de travail.
La / 3 utilise un processeur plus rapide, cycle 700 ns, et 128 à 512 KB de mémoire à cycle de 400 ns, en un ou deux chassis de 14 slots sur lesquels on peut connecter jusqu'à 16 terminaux.

/ 5 apparue après 1980 comprend une mémoire 128 à 1024 KB, de nouveaux disques fixes de 132 MB, et peut supporter jusqu'à 24 terminaux.

Conformément à la doctrine prèférée de Nixdorf, les principaux logiciels interactifs proposés sont BASIC et COMFET, ce dernier un générateur d'applications préprogrammées qu'il suffit de paramètrer.
Nous n'avons aucune indication globale sur les ventes de 8870, seulement un bas de page indiquant qu'en 1983, 1700 machines de cette famille ont été vendues en France depuis son apparition.

8820 Après une année 74 difficile, ponctuée de coups de théatre et de décisions prises dans l'urgence, 1975 voit émerger une foule de solutions de toutes tailles. Les 8820 sont des bas de gamme centrés sur le microprocesseur 8080, et fonctionnent comme terminaux, avec clavier, écran imprimante et au plus quelques disquettes.

8830 A base de NCF 1, le 8830 est un VRC, c'est-à-dire une machine autonome monoopérateur, mono- programmation, utilisant de petits fichiers sur disquettes de 315 KB. Le logiciel est sur 6K * 18 bits de ROM, inaccessible à l'usager qui dispose pour sa part de 12 K * 4 bits. Les périphériques sont une ME 50 matricielle, une imprimante parallèle Centronics, et en option un lecteur de cartes, des cassettes et des comptes magnétiques.

8835 Bien que cela ne soit écrit nulle part, cette machine offerte la même année que la prècédente parait n'en différer que par l'apparition de dispacs, d'ailleurs bien encombrants pour une très petite capacité. Voir fiche et photos. On notera que ces deux machines ont disparu des catalogues de 1982.

8862 Toujours construits autour de la puce NCF 1, les systèmes 8862 pour supermarchés et 8864 pour
8864 banques sont essentiellement des rèseaux de terminaux spécialisés, dont la fiche 8864 donne une idée. C'est d'ailleurs à cette occasion que Nixdorf introduit son concept de rèseau NCN, intégrant des passerelles vers les rèseaux d'autres constructeurs et tout particulièrement le SNA d' IBM.
Les divers textes dont nous disposons semblent bien établir que c'est bien le minuscule NCF1, avec sa CROS de programmation externe à cycle de 125 ns, et une mémoire DRAM qui peut atteindre 1024 KB , qui gère le rèseau et les communications des divers terminaux. Il serait logique que chaque poste de travail ou self service (guichets automatiques) contienne son propre microprocesseur, mais on ne trouve pas de réponse à ces questions techniques dans la documentation commerciale de Nixdorf.
Un document de 1983 fait état de 50000 terminaux et postes de travail divers installés en Europe.

Ce même document de 1983 décrit une nouvelle version du 8864 au design rèvisé, de puissance comparable au prècédent avec une capacité de disque portée à 64 MB en deux Winchester avec streamer pour les sauvegardes, et qui serait centrée sur un nouveau processeur NR 20 S dont nous ne savons rien.

8811 En 1978 Nixdorf réalise, comme d'autres et bien après IBM, que le téléphone et l'ordinateur doivent 8818désormais travailler ensemble. Le 8811 est une expérience d'ordinateur téléphonique (PBX) capable de gérer les commutations, un écran pour les services propres, une imprimante pour le journal, un dispositif de réponse

vocale, dans le cadre d' une entreprise puisque l' Allemagne comme la plupart des pays du monde dispose d'une administration des PTT monopolistique.
La réussite technique de cette expérience, le 8811, sera suivie d'une introduction commerciale, le 8818, qui sera très bien accueillie. En 1885, la firme fête l'installation de son millième PBX.
8850 C'est seulement en 1980 que Nixdorf trouve un usage pour son calculateur 620 sous license avec le 8850, un concentrateur de postes de saisie ou de travail dont le rôle sera, en général, d'adapter les procédures locales aux liaisons avec un processeur central IBM à travers le réseau SNA. Voir fiche.

8860 Cette machine est destinée à servir de gestionnaire d'un système d'informatique distribuée, et s'appuie sur un processeur inconnu comprenant bloc de calcul et bloc de commande simultanés. Elle est proposée en trois versions :
- le / 5 dispose de 192 KB de mémoire, 2 disquettes de 600 KB, et une seule ligne.
- le / 30 capable de 12 lignes dispose de 256 à 512 KB de mémoire, 26 à 132 MB de disques, et un lecteur de disquettes pour usage local.
- le / 40 capable de 16 lignes contient 256 à 1024 KB de mémoire, 26 à 264 MB de disques fixes ou amovibles, et un lecteur de disquettes DF de service.

La mémoire est à base de puces DRAM américaines de 16 Kbits à cycle de 350 ns. Les périphériques disponibles sont un écran 25 * 80 caractères, une ME 100 bidirectionnelle à fils, une ME 45 à marguerite pour la qualité courrier, des IP 300 à 1200, des dérouleurs 9 pistes 800 / 1600 bpi, des cartes, et des multiplexeurs de lignes 9600 bauds jusqu'à 32 lignes. Il s'y ajoute, à partir de 1982, des disques fixes de 26 ou 65 MB, et des dispacs de 13 à 66 MB.
Cette variété fait que kes prix s'étagent de 15000 à 300000 $.

Le logiciel DIPOS couvre les fonctions de compilation locale ou à distance en COBOL, téléchargement, télédiagnostic, et toutes les sortes de communications : IBM BSC, SDLC, 3270 et 3770, Univac U100 et U200, Siemens 8160, inter8860, le réseau Nixdorf NPN, et le protocole HDLC. Il existe aussi un package de gestion baptisé Saturn.
Cette famille obtiendra d'excellents résultats, puisqu'en 1988 il en existe quelque 4000 exemplaires.

8890 Fin 1980, la compétition avec IBM devient si sévère que Nixdorf estime, après beaucoup d'autres, devoir se lancer dans l'industrie des compatibles. Le calculateur choisi résulte d'une coopération de deux ans avec la firme israélienne Elbit, filiale à 37% de Control Data, mais la production se fait à Paderborn. Voir fiche.
Il est fort probable que cette opération risquée a contribué à déséquilibrer Nixdorf.

8840 Il s'agit d'un multipostes de traitement de texte, par lequel Nixdorf s'introduit dans le domaine bureautique. L'unité centrale dispose de 64 à 128 KB, 2,5 / 5 / 10 MB de disque, 1 ou 2 lecteurs de disquettes, et au besoin un dérouleur de bandes magnétiques. Ce système peut accepter jusqu'à six postes de travail composés d'un clavier AZERTY et d'un écran 1920 caractères, ainsi qu'un maximum de 4 imprimantes, soit des bidirectionnelles 45 cps à papier continu, soit des marguerites qualité courrier.

Le logiciel est Multitext, qui ajoute aux fonctions d'édition (y compris catalogue de lettres-types) des possibilités d'arithmétique, de statistiques, de communications et de gestion de fichiers.
Nul n'imaginait, à cette époque, que le PC allait rendre ce système obsolète en quelques années.

8812 Il s'agit d'un terminal point de vente programmable en Basic, destiné au petit commerce plutôt qu'à la grande distribution qui dispose du 8862. Le 8812 peut travailler seul ou comme terminal pour un 8860 dans le cadre d'un supermarché par exemple.
Le 8812 organisé autour d'un microprocesseur 8 bits, comprend une mémoire de travail de 64 KB, une mémoire à bulles de 512 KB, et un lecteur de disquettes de même capacité. Sa version /10, l'année suivante, double la mémoire de travail et supporte deux lignes, permettant un travail en réseau.

8810 C'est en 1983 que le concept de Personal Computer devient réaliste, nettement avant qu' IBM ne l'impose en provoquant la révolution que l'on sait. L'approche de Nixdorf, avec deux microprocesseurs Z80A à 8 bits, 96 KB de mémoire utilisateur, deux lecteurs de disquettes de 1 MB, un écran et un jeu de claviers, coûte $ 5000. Ce n'est pas plus absurde que le projet IBM, mais comme ce n'est proposé que dans la perspective du travail avec les 620, 8870, 8860, 8890, cela ne sortira pas de la clientèle Nixdorf et n'aura qu'un très modeste succès.
En 1985, trois nouveaux modèles sont proposés, toujours dans le même esprit :
- un Mle 25, portable Matsushita sous MS/DOS, avec écran de 9" .
- un Mle 30 conforme à la conception d'origine, mais travaillant sous CP / M.
- un Mle 65 sous Concurrent / DOS, utilisable en autonomie ou comme terminal pour un 8870.

Très clairement, l'impact des PC IBM n'est pas encore perçu.
8832 Op
ration de renouvellement de l'offre américaine, avec un matériel de gestion trouvé chez un nouveau constructeur impécunieux, Auragen, dont Nixdorf prend la license. La complète séparation des activités européennes et américaines ne nous permet pas de connaître le succès de cette tentative. La machine est décrite par une fiche du dossier américain.

Targon En 1985, Nixdorf qui depuis ses origines maintient ses clients dans l'incompréhension technique, prend conscience de l'isolement où elle s'enferme : en mars, elle devient membre de l' Open Group for Unix System, qui tente de normaliser au moins les interfaces du système ; et, en novembre, elle annonce un accord de coopération avec la société américaine Pyramid Technology, pour la production sous license et la commercialisation en Europe de la famille Targon.
Cette famille comprend deux niveaux et une variante :

- le Targon 31 existe en trois modèles 10, 20 et 50 centrés sur le microprocesseur Motorola 68020. L'architecture comprend un bus de 20 MB/s, auquel sont rattachés la mémoire et tous les processeurs, cad le 68020 d'application, et trois gérants de périphériques , respectivement service, disques, autres.

Les trois machines sont très semblables : mémoire 4 (4) 16 MB en DRAM MOS, cycle 375 ns, accès 320 ns, deux processeurs 68020 à 20 MHz et 68010 à 10 MHz, puissance 2 Mips, gestion de mémoire virtuelle par pages de 2 KB dans un ensemble virtuel de 16 MB. Les différences viennent des périphériques :

10 : mémoire plafonnée à 4 MB, 2 disques, 1 cassette, 8 terminaux avec imprimante possible, IP, 2 ME

30 : 4 disques, cassette, 32 terminaux, mêmes imprimantes

50 : 4 disques, 2 bandes magnétiques, 32 terminaux, mêmes imprimantes

- le Targon 35 est une machine RISC 32 bits à 90 opérations exécutables pour l'essentiel en un CP grâce à un pipeline, 528 registres, bus 40 MB/s, cycle 100 ns, en deux versions 30 et 50 de 3,2 et 6,5 Mips qui peuvent en outre devenir biprocesseur (5,8 et 11,7 Mips). Le 50 dispose de la VF en standard, le 30 en option. Les différences proviennent des mémoires : 4 (4) 16 MB et cache 32 KB pour le 30, 4 (4, 16) 64 MB et cache 64 KB pour le 50.
Les périphériques sont 8 à 16 disques, 4 dérouleurs de bandes magnétiques, 2 IP, et 95 ou 191 terminaux selon le nombre de CPU. Ce n'est pas eux qui font la différence.

- le Targon 32 est une version à tolérance de pannes réalisée en regroupant deux processeurs 31, avec un logiciel approprié. Il ne s'imposera pas.
L'ensemble de la famille, qui se positionne contre les VAX de DEC, supporte les langages habituels, et surtout la base de données Reflex, réalisée en coopération avec l' Université de Berlin. Il y a aussi un ensemble de logiciels de bureautique constituant les 8 modules de Q-Office, disponible sur tous les ordinateurs de la maison, à savoir Unix des Targon, VM/ESX et NIDOS/VSE des 8890, et sur les 8860.

Vers 1990, au moment où se pose le problème des concurrences entre Nixdorf et Siemens sur le marché des réseaux locaux, les Targon 31 offrent de 2 à 19 Mips avec les modèles / 5, / 15, et / 45 à base de 68040, et les Targon 35 occupent le haut de gamme 10 à 50 Mips avec le Modèle / 70 à 1, 2, 3 ou 4 processeurs. Il semble que les bas de gamme devront s'effacer devant les MX de Siemens, Nixdorf se cantonnant dans le haut de cette gamme avec ses RISC.

D13, 18, 23, 28 En 1988, la compétition avec IBM s'est déplacée vers le haut avec la disparition des petits 43XX, et Nixdorf se trouve dans l'obligation de proposer des machines plus puissantes. Les nouvelles machines type D sont directement baptisées d'après leur puissance en Mips (D28 fournit 2,8 Mips), obtenue avec des cycles de microprogrammation de 60, 50 ou 43 ns, et des caches de 64 KB. La taille des mémoires est 8 ou 16 MB, le nombre des canaux est augmenté : 2 Mux à 100 KB/s, et 6 à 10 BMux à 3 MB/s, sans qu'il paraisse nécessaire d'accroitre le débit global, qui s'étage de 13 à 22 MB/s comme dans la famille prècédente.
Ces nouvelles machines sont en compétition avec les 4381, les 9370 et les S / 38 d' IBM.

Quattro Il s'agit d'une nouvelle version des 8870, qui comprend quatre modèles, du Micro 7 à 4 postes de travail au 75 quadriprocesseur pour 30 terminaux, en passant par un 25 biprocesseur à 10 postes et par un 45 de 2 à 4

processeurs et 24 postes. La compatibilité avec le passé de la famille est maintenue par le logiciel TAMOS qui facilite l'exploitation.
Nixdorf s'essaye aussi à suivre l'évolution des PC, introduisant un 386, MS/DOS 3.2 et Xenix V. Il annonce qu'il suivra OS/2, mais à cette date il n'y a pas encore Windows, et nous ne savons pas ce qui s'est passé à l'apparition du logiciel de Microsoft.

704 - Siemens & Halske AG

C'est en 1958 que Siemens & Halske, une entreprise d'électromécanique munichoise au passé déjà long, entreprend la construction d'une calculatrice originale et tout à fait ambitieuse, la 2002. Mémoires modulaires à tores magnétiques, tambour, logique transistorisée, périphériques variés, différencient cette opération des essais universitaires ; il est vrai que les américains ont depuis cinq ans déjà démontré la possibilité technique et l'intérêt économique de l'entreprise, de sorte que Siemens ne risque plus d'explorer de coûteuses impasses techniques.
La 2002 n'est tout de même qu'une machine moyenne, d'organisation série/parallèle, utilisant une représentation décimale des nombres. Environ 25 seront vendues.

Un 3003 lui succède en 1962, et c'est une machine complètement nouvelle, binaire 24 bits, parallèle mais assez lente, avec un système d'exploitation fixe sur tores prètissés. Faute de concurrence il se vendra à 37 exemplaires, mais il ne le méritait guère et il n'est pas certain que Siemens s'y intéressait vraiment.

Siemens cherche sa voie et fait encore d'autres expériences. On a trouvé dans un compte-rendu de congrès une description sommaire d'une calculatrice magnétique, réalisée en 1962 pour les problèmes de gestion et de communication. Il est aussi question d'expérimentations sur les périphériques, imprimante et tubes cathodiques, comme aux USA mais avec cinq ans de retard.

Puisque les entreprises n'ont pas l'air d'avoir besoin de calculateurs, Siemens choisit le temps réel et s'attaque, avec le DVA 303 de 1964, au contrôle de processus, dont la rentabilité à cette époque est encore à démontrer. Cette machine trouvera sa principale application dans le contrôle de trafic, sous la forme d'un VSR 16000 qui réunit un préprocesseur collecteur de signaux et un 303 optimiseur. Le préprocesseur comporte un circuit explorateur qui passe en revue tous les détecteurs, stockant leurs informations dans une mémoire affectée, une mémoire de sorties à transfluxors pour la commande des feux, et une mémoire de travail à tores magnétiques qui note l'heure de début et de fin de chacun des feux rouges.

Les débuts tâtonnants du 303 seront suffisamment réussis pour que la formule se pérennise. Nous disposons d'un manuel de rèférence en anglais et d'une description générale en français, et d'une collection de fiches sur les éditions successives du matériel :

302 de 1966, la plus performante, en logique ECL ;

304 et 305, contemporains, même technologie, répertoire étendu à la virgule flottante ;

301 de 1968, utilisant des circuits TTL plus économiques ; rèpertoire apauvri ;

306 de 1970, logique ECL, architecture améliorée ;

Cette série est donc un vrai succès, mais elle est assez chère. Siemens réalisera aussi, en 1969, un matériel plus modeste pour jouer le rôle de contrôleur de mesures , et le fera à partir d'un calculateur Nixdorf conçu pour des facturières,

probablement le 820. Ce 101 est vendu préprogrammé par mémoire à tores prètissés, et sera un bon succès. Voir fiche.

Famille 4004

Vers 1965, le succès écrasant de la famille IBM S/360, qui est commercialisée dans toute l' Europe et dont l' usine de Sindelfingen produit le Modèle 30, convainct Siemens qu'il faut créer une gamme ou disparaitre. Du fait de l'urgence et faute d'expérience, Siemens décide de suivre la voie RCA, qui n'adopte qu'une partie de la logique IBM : cible essentiellement gestion, microprogrammation par transformateurs.

Pour la première étape, les trois premiers modèles de Siemens, baptisés 4004 par souci de continuité avec les machines 2002 et 3003 - qui ne formaient pas une famille ! - sont d'exactes copies des machines RCA : 4004 / 25 = Spectra 70/25, 4004 / 35 = Spectra 70 / 35, 4004 / 45 = Spectra 70 / 45, 4004 / 55 = Spectra 70 / 55 , avec les caractéristiques commerciales suivantes:

- 25 : mémoire 1,5 µs / 4 bytes, 16 / 32 / 64 KB - répertoire tronqué à 32 opérations et seulement 2 états, canaux multiplex et sélecteur microprogrammés, cumul 670 KB/s.
- 35 : mémoire 1,44 µs / 2 bytes, 16 / 32 / 64 KB - répertoire de 144 opérations réalisé sur une micromachine à cycle de 480 ns - Entrées / sorties cumulées à 694 KB/s sur un canal unique microprogrammé selon la définition IBM du multiplex - système d'exploitation à 4 états.
- 45 : même machine et même mémoire, avec capacités 16 / 32 / 64 / 128 / 256 KB - le canal multiplex est limité à 465 KB/s parce que le modèle peut recevoir en option un sélecteur en partie cablé.
- 55 : mémoire 840 ns / 4 bytes, 64 / 128 / 256 / 384 / 512 KB - processeur microprogrammé à 4 états avec le même répertoire que les prècédents - canal multiplex 640 KB/s et sélecteurs optionnels.

On peut, pour la description de ces machines, renvoyer au dossier RCA, mais nous disposons de plusieurs documents Siemens, tous en boite 150 :

Fiches illustrées des 35 et 45

Description succincte de la 4004 / 45 (D14 / 4083-102)

Manuel de rèférence en français, 11 / 66 (3047-316)

Document richement illustré des caractéristiques techniques, en fait une collection de fiches 2-2600-2XX qui décrit non seulement les unités centrales, mais tous les périphériques.

Manuel de rèférence du système de commande TOS, en français, 11 / 66 (3037-174)

Manuel d'information Télétraitement 4004, en français, 10 / 67 (1107 - 1099)

On voit que le marketing a décidé, comme chez RCA et même comme chez IBM, qu'il fallait sacrifier la compatibilité en bas de gamme pour atteindre les PME, avec la 25. Siemens décidera même en 1968 de commercialiser la 15, encore plus modeste, mémoire 4 / 8 / 16 KB à 2 µs / byte, processeur limité à deux états et 26 opérations, canal réduit à un multiplex plafonné à 500 KB/s.

Dès 1968, Siemens estime pouvoir sans trop de risque prendre quelques libertés avec sa license, et décide de remplacer ses 15 et 25 licensiées par des machines compatibles, baptisées 16 et 26, utilisant une technique de microprogrammes conçue à

Munich , 480 ns cycle, 200 ns accès, par mot de 56 bits inscrit sur une carte perforée lue par tiges magnétiques.

En 1969, RCA fait preuve d'originalité en annonçant la 46, une version de la 45 destinée au temps partagé grâce à la création d'un dispositif de mémoire virtuelle à mémoire topographique. Siemens adoptera immédiatement cette machine, vendue comme 4004 / 46 . Nous disposons d'un document sur ce système :

Système d'exploitation en "time-sharing", 1 / 69 (9044 - 2917)

En 1970, il y aura aussi l'annonce de la 4004 / 60, abandonnée avant livraison à cause de l'apparition des S/370 chez IBM.

Cette annonce des 370 en 1970 n'est perçue par RCA et Siemens que comme un moyen de baisser les prix, et Siemens s'emploie d'abord à essayer de réduire ceux-ci en reconfigurant la 35 et la 45, rebaptisant 135 l'ancienne 45 dont la production est amortie pour pouvoir la vendre moins cher et profiter du numérotage IBM. Mais RCA décide que c'est l'occasion de remplacer ses micromachines à bout de souffle, et Siemens décide de suivre, lançant par conséquent la construction de la 150 qui est conforme à la définition des RCA 2. Nous disposons de deux documents de cette époque :

Description succincte de l' Unité centrale 4004 / 150 (D14 /4090-102)

Description générale du système d'exploitation OS 4004 (D14/4091-102)

En outre, de sa propre initiative, Siemens commercialisera la 151, qui est la transposition à la 150 des méthodes de la 46, pour prolonger le succès réel de cette machine. La notice emploie le vocabulaire de la mémoire virtuelle, mais il ne s'agit pas de celle d' IBM, non encore annoncée à l'époque :

Description succincte de l' Unité centrale 4004 / 151 (D14/4094-102)

Les deux années suivantes n'introduisent que peu d'actions nouvelles : Siemens commercialise une 4004 / 127, qui est une réorganisation de la 35 avec un peu plus de mémoire, 96 à 192 KB, une redéfinition des canaux microprogrammés (multiplex 72 KB/s, sélecteurs 694 KB/s), et l'introduction de nouveaux dérouleurs de bandes magnétiques : controleurs 4420 monocanal et 4421 bicanal pour 6 dérouleurs 1600 bpi, modèles 30 et 60 avec les vitesses de 30 et 60 KB/s .

La catastrophe survient en 1973, quand IBM annonce la mémoire virtuelle, ce qui provoque l'abandon brutal de RCA . Siemens se retrouve seul, insuffisemment prèparé à cette autonomie, et découvrant comme tous les clients cette mémoire virtuelle à deux étages particulièrement compliquée.

N'ayant pas les mêmes motifs de découragement que son sponsor, Siemens décide de continuer, et annonce deux machines à mémoire virtuelle conforme à la spécification IBM, sous la forme du système d'exploitation maison baptisé BS 1000 :

4004 / 220 dispose d'une mémoire MOS 720 ns / 4 bytes, 32 à 96 KB physique, 1 multiplex 300 KB/s et 1 BMUX à 1000 KB/s. Prix 30000 à 50000 FFHT / mois en France.

4004 / 230 est le service complet, avec mémoire virtuelle 16 MB, instruction retry, mémoire MOS 615 ns par 8 bytes, 64 (32) 160 KB physique, un multiplex à 300 KB/s et un BMUX à 1250 ou 2400 KB/s . Prix 45000 à 70000 FFHT / mois.

Cette machine sera abandonnée avant livraison à cause de l' implication de Siemens dans l'opération Unidata.

Avant de clore cette phase de l'histoire de Siemens, notons que le constructeur a construit pour la famille 4004 quelques périphériques propres (et d'autres achetés en OEM). Citons :

KL2, un lecteur photoélectrique de cartes perforées, 670 cpm en colonne par colonne, consommant 700 watts. Cycle 25 ms avant la première lecture, 50 ms pour la lecture, 15 ms pour évacuer la carte vers le bac de rèception. Il sera utilisé dans un terminal lourd comprenant aussi une imprimante 900 lpm sur 136 colonnes. C'est le 4004 / 4744 .

4004 S, un minicalculateur à usage de concentrateur et de terminal lourd, 16 bits, mémoire 8 à 64 Kmots à cycle de 1,7 µs, addition en 2,6 µs. 16 registres qui sont aussi des index, répertoire de 88 opérations, interruptions, protection de mémoire, un canal 570 KB/s .

8150 est un terminal à écran de 15 * 20 cm, présentant 20 lignes de 54 caractères, et rafraichi 60 fois par seconde. Il est construit en circuits intégrés.

Transdata 81006 est une imprimante à jet d'encre étudiée comme accessoire de l'écran 8153, la déflexion étant commandée simultanément sur l'écran et sur l'imprimante. Avec une HT de 2500 volts, on parvient à débiter 30 cps.
Par contre, Siemens ne se lancera pas dans la production de disques : il semble que le modèle 4581 de dispack 55 MB, accès en 47,5 ms moyen, soit d'origine CDC.

En marge de l'histoire du 4004, mais néanmoins liée, se situe le sauvetage de la société Züse à la mort de son fondateur. Le gouvernement, qui a certainement aidé Siemens à prendre le virage du 4004, a exigé en contrepartie que Siemens récupère les équipes de Züse. De ce fait, Siemens a intégré le Z43, rebaptisé 404 /3, comme calculateur temps réel en place des 30X, réussis mais vieillissant.
Le plus significatif est le 404 / 6, amené à maturité par Siemens et affecté aux tâches de communication. Nous disposons d'un document :

Unité centrale 06, Système Siemens 404, description et rèpertoire des instructions, 8/69 (1102 - 4957)

Un peu plus tard, Siemens a récupéré l'architecture pour la réalisation du 404 / 31, un calculateur temps réel pour environnements difficiles : chocs de 15g durant 11 secondes, température de - 54 à + 95°, humidité 100% , altitude de 30 Km. La réalisation tient dans 6 litres et pèse 6,6 Kg pour une mémoire de 16 Kmots de 16 bits. Le calculateur lui-même n'a subi aucune restriction dans le processus : on y trouve 16 registres, l'addition en 3,2 µs, la double prècision, la multiplication et la division, l'adressage indirect et l'adressage différentiel, les interruptions de panne de courant et de reprise, et un contrôleur pour un maximum de 128 périphériques. La consommation s'établit à 200 watts en 115 / 1 / 400 ou 28 VCC. On a tout lieu de supposer que ce travail a été entièrement financé par l'aviation ou l'espace.
Un an plus tard, même travail sur une version 64 Kmots, qui tient dans seulement 12 litres.

L'apparition, vers cette même date, d'une famille de calculateurs 16 bits contenant 16 registres, dont le prototype est le 320, suggère au minimum que l'équipe Züse s'est recyclée dans cette étude.
Le 320 de 1972 travaille à 1 MHz, et dispose de 4 à 60Kmots de mémoire à tores à cycle de 650 ns, la réserve d'adressage de 4K correspondant à une extension ultérieure

de 512 à 1536 mots de mémoire MOS. Il y a par ailleurs une mémoire de microprogrammes à tores prètissés de 1 à 28 Kmots, cycle de 500 ns ; pour faciliter le cablage, ces gros tores sont démontables en deux parties.
Répertoire de 143 opérations, soit 120 standard, 8 de système et 15 d'entrées/sorties. Trois niveaux d'interruptions, dont un décomposable en 5 sous-niveaux . Cinq canaux pouvant donner lieu à 8 sous-canaux.
Prix typique 70000 FFHT pour une machine comprenant 4Kmots de mémoire de travail, 1 Kmot de mémoire de programme et un télétype pour les mises au point. Supplément de 16000 FF par extension de 4 Kmots.

Le 330 de 1973 développe ce thème jusqu'à 202 opérations de 16 ou 32 bits, dont 184 standard. La mémoire comprend 8 à 64 Kmots de 16 bits avec cycle de 600 ns, ultime miniaturisation des tores magnétiques. Les entrées/sorties sont assurées par un IOP capable globalement de 900 Kmots/s, comprenant 7 canaux dont chacun peut, par multiplexage, gérer 256 périphériques. Ces canaux sont tout à fait divers, depuis un canal parallèle capable de 17000 mots/s sur 50 mètres, jusqu'à un canal série transportant 50 cps sur un cable de 26 Km. Les périphériques eux-mêmes sont également divers, et on cite les disques Vermont, depuis 512 Kmots avec accès en 47,5 ms jusqu'à 2 Mmots et 10 ms ; ou encore, des doubles dispac CDC dont chacun représente 2 * 2800 Kmots.
Le logiciel comprend un moniteur et un Fortran IV temps réel.
Prix typiques : 110000 FFHT pour le CPU avec virgule flottante, 8 Kmots de mémoire et l' IOP ; 20000 FFHT pour un téléimprimeur à 20 cps ; et 120000 FFHT pour l'un ou l'autre système de disques.

Le 310 de 1974 est une version totalement "solid state" du calculateur prècédent, LSI TTL pour la logique, LSI MOS pour la mémoire, le tout miniaturisé. Ces ordinateurs temps réel ont été un très grand succès : plus de 10000 exemplaires des divers modèles ont été produits pour des applications tout à fait variées.

Famille 7700

Siemens abandonné est heureux d'accepter la proposition "européenne" présentée par la française CII, de créer, face à IBM, une vraie gamme baptisée Unidata, qui tiendrait sa légitimité d'une véritable unité architecturale, et sa force de la solidité de ses promoteurs et de leurs appuis dans l' Administration. La leçon d' IBM ayant été comprise par les techniciens, la souplesse sera obtenue par microprogrammation, permettant d'offrir aux clients des émulations pour les principales architectures déjà sur le marché, à savoir CII, Siemens 4004, IBM S/370 VF, et bientôt Univac . Les industriels participants se répartiront la fabrication par modèle sur la base de leurs investissements, et chacun d'eux commercialisera toute la gamme dans son domaine propre.
Tel est le projet, et d'emblée les participants échangent leurs filiales commerciales pour que chacun soit maitre chez lui, de sorte que la CII vend et entretient, en attendant les Unidata, les matériels 4004. Mais Siemens tient à assurer sa position industrielle : il propose donc immédiatement sa 4004 / 230 comme Unidata 7730, disponible , et développe une industrie des composants pour être dans la mesure du possible son propre fournisseur, d'abord en matière de mémoires, puis également pour les microprocesseurs et surtout sur les microcontrôleurs. Voir plus loin.

L'accord de façade ne durera pas très longtemps, pour deux raisons : Philips et le financement. Voyant dans Unidata une structure lui permettant de vendre dans toute l' Europe ses P1000 qui manquaient de client, Philips demande à participer et met sa mise sur la table. Politiquement, il est impossible de refuser, et aussitôt acceptée Philips triche et présente comme Unidata, dans sa publicité, des machines de bureau incompatibles et directement concurrentes de celles de ses associés.
D'autre part , la CII totalement désargentée est incapable de faire les investissements indispensables, ses actionnaires privés, Thomson et CGE, refusant de suivre les augmentations de capital. Le gouvernement français, promoteur de l'opération Unidata, est contraint de se substituer aux industriels défaillants ; il est clair qu'au prochain investissement, la majorité dans Unidata passera à Siemens.
Finalement, et assez rapidement, au premier changement de gouvernement, qui se traduit par l'arrivée de Giscard d' Estaing au Ministère des Finances, Unidata est sacrifiée par la France au profit d'une alliance avec Honeywell, et Siemens se retrouve seul.

Cette fois, Siemens n'est pas surpris, et recueille tout le bénéfice de l'effort initial. Le nom Unidata disparait, Philips cesse de le géner, mais les machines restent et constituent la gamme 7700 qui s'allège simplement de compatibilités coûteuses et inutiles. Siemens est désormais assez grand pour se débrouiller seul. Voici l'évolution de la gamme Siemens :

Unidata 7730 est l'ancienne 4004 / 230, livrable en 12/75 sous le nouveau sigle. La logique utilise encore des puces américaines, produites par Texas mais sur spécification Siemens : ce T3L est compatible T2L et prélude à ce qui deviendra le TTLS ; les mémoires sont des pMOS de 1 Kbit, étudiées par Siemens qui prépare la suite. Quatre émulations sont préparées sur la micromachine pour les membres du consortium et pour IBM ; le système d'exploitation est BS 2000, un produit maison qui supporte une mémoire virtuelle de 16 MB compatible IBM. Prix 45000 à 100000 FFHT / mois.

Unidata 7750 est l'ancienne 4004/151, qui n'est autre que la RCA 7. La mémoire MOS est la même que prècédemment, 615 ns pour 8 bytes avec entrelacement pair / impair, débit 6 MB/s, extensible de 128 à 2048 KB ; la logique est ECL dans l'unité centrale, T2L dans l' IOC. Le système d'exploitation est BS 2000, qui supporte une mémoire virtuelle de 16 MB et en occupe 284 KB.
La machine est annoncée en 1976 et livrable dans l'année, coûtant 110 à 250 KFFHT/mois.

7722 est une extension vers le bas , contre les IBM 115 et 125, rendue possible par la fin d' Unidata. La mémoire utilise la technologie des machines prècédentes, en 9 tailles de 96 à 384 KB, avec ECC. La microprogrammation sur 32 KB de mémoire de commande permet d'offrir un répertoire de 169 opérations. Les entrées/sorties ont un débit cumulé standard de 750 KB/s, extensible à 1400 KB/s en option : il est organisé en un multiplex à 7 sous-canaux, 60 ou 300 KB/s, et un sélecteur de 450 KB/s ; en option on peut obtenir deux BMUX de 1000 KB/s.
Le logiciel est BS 1000, qui travaille en mémoire physique.

7738 reprend l'unité centrale du 7730, avec une microprogrammation étendue à 49152 bytes. La mémoire réalisée avec les nouvelles puces de 4 Kbits est proposée en trois tailles 512, 768 ou 1024 KB avec ECC, et elle est prècédée d'un cache de 2KB, 375 ns, qui communique par blocs de 16 bytes.
Les entrées/sorties se composent d'un MUX à 140 KB/s en 8 sous-canaux, et de 1 à 4 BMUX de 1500 ou 2400 KB/s , à trois sous-canaux 8 ou 16 bits.
Le logiciel est BS 2000 à mémoire virtuelle.

7755 est une extension vers le haut, également rendue possible par la fin d' Unidata, et qui s'attaque au domaine de l' IBM 158 en 11 / 75, pour livraison en mars 76. La mémoire est toujours à base de puces de 1 KB et 4 KB, avec 9 tailles entre 512 et 4096 KB, accessible en 615 ns/ 16 bytes pour la lecture, 785 ns / 8 bytes pour l'écriture. Le cache est porté à 8192 bytes et légèrement accéléré, 360 ns/ mot. La mémoire de microprogrammation est toujours de 48 KB.
La machine accepte les deux systèmes d'exploitation, BS 1000 réel et BS 2000 virtuel, incompatibles. Voir tarifs et périphériques dans le dossier Datapro, chemise 7700, boite 151.

7748 est une annonce marketing de 7 / 76, avec livraison prévue en octobre. C'est une 7755 détimbrée, suite à des réactions défavorables au rapport performance / prix de la prècédente. Elle en diffère par une mémoire plus simple, 1024 (512) 2048 KB, réalisée uniquement en puces 4KB, et par un cache moitié.

7760 annoncée en 12 / 76 et livrable en 7 / 1978 est 1,9 fois plus puissante que la 7755, avec mémoire extensible à 8 MB, à base de puces 16 Kbits et cache de 32 KB. Le CPU est décomposé en I et E unit simultanés, les 61440 bytes de microprogrammes sont logés dans une mémoire vive et chargés par disquette, les puces de la logique sont achetées aux USA ou au Japon.
Le système dispose de nouveaux périphériques, disques fixes de 420 MB, bandes à 6250 bpi, imprimante laser capable de 9000 pages / heure. L'usager peut choisir entre BS 1000, à mémoire réelle, permettant des conversions faciles depuis DOS ou OS4004, et BS2000 à mémoire virtuelle, acceptant les conversions des Univac VMOS et VS/9, anciens RCA.
Cette machine sera développée en fin 79 en versions biprocesseur 7661 et 7662, qui ne diffèrent que par le nombre de canaux, 2 byte multiplex et jusqu'à 12 BMUX pour le dernier. Ces systèmes fonctionnent sous BS 2000, qui a du être modifié pour accepter le fonctionnement dyadique et n'accepte que les conversions depuis Univac. Les installations seront d'au moins 200 CPU.
Voir documentation illustrée en boite 151.

3352 Cette dernière est une étude Siemens réalisée à partir de 1976, où le faisceau d'un laser hélium / néon balaye horizontalement la ligne grâce à un miroir tournant à 3000 t/min, tandis que le balayage vertical est piézoélectrique : les ultrasons stationnaires ainsi créés ont sur la lumière l'effet d'un réseau. Le débit est ainsi de 70000 cps. Transfert sur papier par xérocopie selon le brevet désormais dans le domaine public. Prix K$ 250 à l'achat, ou $ 6000 / mois.
Commercialement, ce matériel ND2 est vendu par Siemens intégré sous le sigle 3352, et exporté chez ICL qui le vend of line avec bande 1600 bpi sous le sigle LP 514.

Le logiciel associé permet 21000 lpm, choix de police et de trois espacements, variation de taille de caractère y compris dans une ligne, superposition d'overlays aux pages de texte sans recours à des imprimés. Le tambour, partie faible du produit, est remplaçable par le client après 3 millions de copies.

7708 / 7718 Ces nouvelles petites machines visent le marché des S/3 d' IBM, avec une puissance de l'ordre de 200 Kops. Ces deux machines, annoncées en 5 / 78, ne sont pas réellement distinctes, mais recherchent des économies en limitant les modularités. La mémoire de commande est limitée à 12288 bytes, la mémoire virtuelle à 8 MB.
La mémoire physique, à base de puces 16 Kbits, est définie comme 384 (128) 1024 KB pour la 7708, et 512 (128) 1024 KB puis 1024 (256) 1536 KB pour la 7718. Le choix de périphériques comprend :

- une console 8160 en standard, avec un ou deux lecteurs de disquettes pour l' IMPL.
- un contrôleur pour 12 terminaux dits "locaux", jusqu'à 2 Km
- un frontal intégré pour un nombre quelconque de terminaux plus éloignés, qui sont soit des écrans 1920 caractères, soit des machines à écrire.
- un canal sélecteur pour les disques, soit fixes 420 MB, soit en dispacks à 5 plateaux, 2 à 16 * 72 ou 144 MB. Le 7708 est limité à 1 GB, le 7718 à 8 GB. Il n'y a pas de BMUX.
- une ou deux IP 600.

Le logiciel était a priori une version tronquée de BS 2000, Siemens essayant de convaincre ses clients d'utiliser tous le même système d'exploitation. Mais les réactions défavorables des anciens clients conduisirent finalement le constructeur à accepter de conserver BS 1000 à mémoire réelle, en rebaptisant les deux machines comme les premiers composants d'une nouvelle famille 7500, les 7521 et 7531.
Les langages proposés comprennent assembleur, deux versions de Cobol et Fortran (batch et conversationnel), Basic, et la base de données UDS. En option, RPG II, PL/I et Algol.

7706 est un mini de gestion assimilable aux machines comptables d'autrefois, avec une mémoire de 384 à 1024 KB et une puissance de 90000 op/s. Mais il n'est pas absurde de la doter d'une version simplifiée du système d'exploitation BS 2000 à mémoire virtuelle, ce qui justifie son numéro.
Prix à partir de $ 3700 par mois.
7770, 7780 Derniers et plus puissants modèles de la famille 7700, annoncés en juin 1980, le construc- teur ayant décidé que pour les besoins supérieurs il recourrait aux services de Fujitsu.
La structure de ces machines comprend d'abord une mémoire de 2 à 8 MB, organisée en modules de 256 KB constitués de 40 puces de 64 Kbits. Elle est suivie d'un cache de 32 ou 64 KB, organisé en 4 lignes, avec un cycle de 200 ns.
L'instruction lue dans le cache est amenée dans une I unit organisée en pipeline à 4 étages, et microprogrammée par 2048 mots de 64 bits : le premier étage assure la DAT à l'aide de trois TLB de 64 entrées chacun, qui peuvent conserver les pages les plus récentes d'un maximum de 8 tâches, chacune dans son propre espace de 16 MB ; on trouve ensuite l' unité de branchement qui organise les éventuelles ruptures de

séquence, puis le calcul d'adresse, et ensuite l'accès à l'opérande ou à l'instruction suivante, également avec DAT. L'instruction est alors transmise à la E unit.
Celle-ci , qui sait traiter 169 opérations distinctes, comprend 8192 mots de 144 bits de mémoire de microprogrammation. Les opérations se terminent par des rangements, soit dans les registres, soit en mémoire, à travers un tampon de 8192 bytes qui lisse les temps morts de la machine.
Les entrées/sorties sont assurées par un ou deux IOP autonomes et programmés, chacun contenant un byte multiplex à 8 sous-canaux et 4 à 6 BMUX. Les débits globaux sont 6 MB/s avec un IOP, 10,2 avec deux.
Les prix de ces machines débutent à 5,5 MDM pour un 7770 de 4 MB, 9 MDM pour un 7780 de 6 MB.

Le système d'exploitation est normalement BS 2000, mais le BS 1000 est toujours possible, pour les clients réfractaires à la mémoire virtuelle. Les machines ont accès à tous les langages et programmes d'applications dont on trouvera des descriptions sommaires dans la notice Datapro, et des documents commerciaux dans la boite 151.

Famille 7500

7521, 7531 Ces deux machines, qui ne diffèrent pas physiquement des 7706 /7708 / 7718, ont changé de nom lorsque sont apparues chez IBM les 43XX de bas de gamme, dont les prix étaient incompatibles avec une simple application de la loi de Grosch aux machines de la série 7700. Désormais, le marketing imposait de donner l'impression d'une famille bas de gamme tournée vers les PME, et d'en serrer les prix. L'analyse des caractéristiques confirme que cette nouvelle famille offre bien le répertoire complet de 169 opérations, et les 43 registres de l'architecture , et d'ailleurs le système d'exploitation est BS 2000, avec ses deux étages de tables pour décoder une adresse virtuelle.
Il est à peu près certain que pour les deux premières machines de la famille, qui utilisent pour la mémoire des pu ces de 16 Kbits, la compétitivité n'a pu être obtenue que par la réduction des marges, même si le système d'entrées/sorties comporte aussi des économies sous forme de contrôleurs intégrés exploitant la microprogrammation du CPU.
Voir caractéristiques et périphériques sur les fiches de la boite 151.

7541 Machine conçue spécialement pour la nouvelle famille, avec mémoire 2 à 4 MB en MOS 16 Kbits, accès en 560 ns / 8 bytes, suivie d'un cache 16 KB à cycle de 200 ns/ 8 bytes, puis d'un CPU pipeline en circuits intégrés. Entrées/sorties constituées d'un byte multiplex à 8 ou 16 sous-canaux, et de 2 à 5 BMUX à 3 sous-canaux, sur un bus commun débitant au plus 6 MB/s. 2 à 32 disques fixes 3470 ou packs de 60, 120 ou 300 MB. Processeur de maintenance.
Logiciel comprenant BS 2000, banque de données UDS, et gestion de communications UTM.

7536 annoncé en 1980, diffère des prècédents par des puces mémoire de 64 Kbits et un cache bipôlaire de 8 KB, avec un cycle court de 80 ns / 8 bytes. Le bus principal a été porté à 8 MB/s. L'objectif est de pouvoir annoncer une puissance double de celle du 7531, ou encore une équivalence avec l' IBM 4331.2. La mémoire

est de 2 ou 3 MB, les entrées/sorties comprennent un multiplex à 5 connexions et deux BMUX à 2 sous-canaux chacun. Il y a un processeur de service pour l' IPL et les statistiques d'incidents, sans qu'on puisse savoir où s'établit le niveau de contrôle de ceux-ci.

7551 mêmes éléments techniques que le prècédent, avec mémoire 2 / 4 / 6 / 8 MB, cache 16 KB, mais le bus est porté à 16 MB/s et la puissance est évaluée à 10 fois le 7521, donc entre le 4341 et le 3031 d' IBM. Entrées/sorties par 2 multiplex à 8 connexions, et jusqu'à 6 BMUX à deux sous-canaux.

7561 mêmes éléments techniques que les précédents, avec mémoire 4 / 6 / 8 MB, et un cache 32 KB accé- léré à 52 ns / 8 bytes. Il semble qu'il soit biprocesseur, avec bus dédoublé atteignant 28 MB/s, ce qui explique une puissance estimée à 20 fois le 7521, approchant le Fujitsu 7870 ou l' IBM 3032. Entrées/sorties par 2 multiplex à 16 sous-canaux, et jusqu'à 12 BMUX à 2 connexions. Processeur de service autonome avec 64 KB de mémoire.

7571 haut de gamme de la famille 7500, biprocesseur 4 ou 8 MB avec caches 64 KB, logique ECL en circuits intégrés, puissance 35 fois supérieure à celle du 7521, comparable à celle d'un IBM 3033. Ce qui n'apparait pas est la motivation de ces machines, alors que Siemens a renoncé à de telles puissances dans la famille 7700 et importe des japonaises comparables.

7550 le succès de cette famille purement nationale est suffisant pour qu'en 1983, Siemens éprouve le besoin de la rajeunir avec des mémoires utilisant des puces de 128 Kbits, et une capacité maximale portée à 16 MB. Il existe quatre portes à cette mémoire, deux pour le CPU, deux pour les I/O. Le cycle de des accès est de 610 ns pour 8 bytes, en lecture. Le cycle des caches est 84 ns par 8 bytes.
Le processeur utilise une logique ECL réalisée dans des puces de 700 portes personnalisées par masques ; il est microprogrammé, incluant un contrôleur intégré pour les disques, un processeur de télétraitement et une console contenant un processeur de service. Le système d'exploitation est toujours BS2000, mais dans une version plus élaborée . Voir document.
Cette machine sera proposée en trois versions, comme suit :

- B = 0,8 Mips avec tampon 16 KB, cycle CPU de 126 ns, livrée en 4 / 84 - prix 1,318 MFFHT
- D = 1,2 Mips en poussant le même CPU à 84 ns, même échéance - prix 1,747 MFFHT.
- N = 1,8 Mips en version biprocesseur, livrable en 6 / 84 - prix 2,4 MFFHT avec 4 MB et 6 canaux

7570 Haut de gamme de la nouvelle famille en 1984, cette machine est accélérée à CP = 52 ns, et contient toutes les particularités inventées par IBM : répertoire de 169 opérations, adressage virtuel avec DAT, SECDED en mémoire, horloge temps réel, processeur de service ; en outre, particularité non architecturale, ils contiennent un tampon d'écriture de 8 KB. Voir document.

Utilisant la même mémoire que le précédent, mais avec une taille maximale de 64 MB, ce système est proposé en quatre modèles convertibles les uns dans les autres, comme suit :

- B = 2,2 Mips par cache 32 KB à 2 lignes, mémoire 4 / 8 / 12 / 16 MB, 1 à 4 IOP comprenant chacun un MUX à 7 sous-canaux et 3 BMUX à 2 sous-canaux. Ce modèle ne contient pas l'unité scientifique.

Prix 2,7 MFFHT avec 4 MB et un IOP en 10/84.

- C = 2,8 Mips avec mémoire doublée, 8 à 32 MB, et répertoire complet . Prix 3,538 MFFHT en 8 / 84.
- G = 4,6 Mips grâce à un cache de 64 KB en 4 lignes, mémoire de 8 à 32 MB , 1 ou 2 IOP avec 2 multiplex pour 15 sous-canaux et 7 BMUX à 2 sous-canaux.

Prix 8,235 MFFHT avec 8 MB et 6 canaux, en 8 / 84.

- P = 7 Mips pour un biprocesseur du type prècédent, où tous les maxima sont doublés : mémoire jusqu'à 64 MB, 2 à 4 IOP. Prix 14,03 MFFHT avec 16 MB et 16 canaux, en 10 / 84 .

7530 Demandée par le marketing, cette machine annoncée en 1984 utilise le CPU du 7550, la seule différence étant l'absence de cache sur les modèles G et D, le modèle F ne différant pas du 7550 Modèle B. Pour le client, la différence résidait dans la politique de prix et d'évolution : le prix annoncé pour la machine de base était K$ 115 avec 300 MB de disques et 4 terminaux. Voir document.

7590 Cette annonce de 1985 concerne forcément une nouvelle réalisation, compte tenu des puissances énoncées : 15 Mips pour le G monoprocesseur, 27 Mips pour le R biprocesseur. Les caractéristiques maximales sont 16 à 64 MB et 24 canaux pour le G, le double pour un R. On n'en sait pas plus, car on ne dispose d'aucun document.

Suite et fin Nous n'avons pas de détail, mais Siemens procèdera à une nouvelle série d'annonces en 10 / 88, puis à l'annonce de 18 "nouveaux" modèles en 2 / 91. Entendons par là que Siemens redistribue de temps à autre les ressources disponibles (technologie du CPU, densité des mémoires DRAM, rapidité des canaux) en multiples versions marketing qui gardent en commun le système d'exploitation BS 2000, lequel pendant ce temps évolue doucement par addition de nouvelles fonctionalités.
L'annonce de 1991 contient trois C30 en bas de gamme, deux C40 supportant jusqu'à 290 postes de travail, un biprocesseur H60 et huit grands systèmes H90. Une version sécurisée de BS2000 fait son apparition.
L'étape suivante de cette évolution est la fusion, dans un BS2000/OSD, des trois familles 75, 77 et 78.

Famille 7800

Malgré la reconnaissance d'une clientèle nationale pour des compatibles IBM de haut de gamme, Siemens décide de ne pas s'investir dans ce combat qui promet d'être dur : la famille 7800 sera importée en totalité de chez Fujitsu, matériel, périphériques, et logiciel., Siemens n'assurant que l'installation et la maintenance, et le choix du nom.
L'opération commence par l'annonce, au 3ème trimestre 1979, d'une famille compatible avec le système MVS d' IBM, et tout ce qui en découle. Deux machines sont prévues

à cette date, la 7870 qui utilise la M180 II de Fujitsu, et la 7880 construite autour de la M200. Le système d'exploitation est OS IV/F4 de Fujitsu, que Siemens rebaptise BS3000 par similitude avec son propre produit, et qui permet les conversions depuis OS/VS1 ou MVS; il y a aussi une base de données baptisée AIM, Advanced Information Management, et une gestion de réseau nommée FNA, Future Network Architecture.
Techniquement, ces machines sont caractérisées par l'emploi de puces NMOS 16 Kbits pour la mémoire, et d'un répertoire de 193 opérations dont toutes les opérations IBM dans les processeurs réalisés en ECL. Dès le trimestre suivant, des versions biprocesseur, 7872 et 7882, doublant toutes les caractéristiques pour un supplément de seulement 20%, seront aussi annoncées.
Les entrées/sorties sont assurées par des processeurs autonomes connectés à la même mémoire, programmés pour simuler exactement des canaux compatibles, soit un byte multiplex à 7 sous-canaux et 5 à 11 BMUX pour le 7870, un byte multiplex à 6 sous-canaux et 10 à 15 BMUX pour le 7880.

La documentation disponible en boite 151 comprend une étude Datapro, une brochure commerciale illustrée, et une brochure technique plus rècente qui évoque d'autres machines. En effet, l'extrême sévérité de la compétition à cette période de l'histoire IBM a obligé Siemens à modifier fréquemment ses configurations.

7870 Cette machine à deux niveaux I et E travaille avec un cycle de 70 ns et un cache de 16 KB, communiquant par blocs de 32 bytes avec la mémoire et par mot ou double mot avec le CPU, ce qui la rend capable d'environ 2 Mips. Le bloc de calcul est microprogrammé sur une RAM de 8K * 96 bits rechargeable.
La mémoire proposée est 1 (1) 8 MB SECDED , entrelacée 4 voies; l'adressage physique 31 bits est implanté, mais provisoirement inutilisé. Les transferts vers le cache correspondent à quatre lectures simultanées sur 4 modules de 72 bits de large.
Le débit global des entrées/sorties est 12 MB/s, dont 40 KB/s pour le byte multiplex et 1,5 MB/s pour chaque BMUX. Un contrôleur intégré pour 32 disques (IFC, 806 KB/s) est disponible.
Il existe un processeur de service pour l' IMPL et pour la maintenance, intégré dans la console du CPU.
La version correspondante de BS 3000 supporte 15 espaces virtuels simultanés de 16 MB chacun, à travers un TLB de 256 entrées et une table des origines de la table des segments.

7880 Cette machine est complètement cablée, avec un cycle de 35 ns et un cache de 64 KB (cycle 70 ns), traitant comme ci-dessus des blocs de 32 bytes. Un pipeline à 6 étages, deux voies de décodage, et un bloc de calcul performant, autorisent une puissance de 5 Mips par CPU.
La mémoire proposée est 2 (2) 16 MB SECDED, entrelacée au minimum 4 voies. Reste comme ci-dessus.
Le débit global des entrées/sorties est 18 MB/s, dont 110 KB/s pour le byte multiplex et 1,5 ou 3 MB/s pour chaque BMUX, qui peut travailler sur 2 bytes de large.
Puisque il n'y a pas de microprogramme, il n'est pas nécessaire de placer dans la console un processeur de service pour faire l' IMPL. Celui du 7880 qui s'occupe des contrôles d'erreurs est situé dans l'unité centrale.

Le BS 3000 supporte jusqu'à 128 espaces virtuels de 16 MB grâce à un TLB de 256 entrées.

7870.2 Dès 1980, il est nécessaire d'acélérer la 7870 et la 7872, ce qui est obtenu, sans rien changer à la logique du système, en descendant la vitesse de travail à CP = 59 ns. Ces nouvelles machines sont évaluées à 2,9 et 4,8 Mips respectivement. Les débits d'entrées/sorties sont accrus à 14 et 28 MB/s .
Le processeur de service, inclus dans la console, comporte 64 KB de mémoire, 3 lecteurs de disquettes, un écran couleur, une machine à écrire pour le journal, le télétraitement, et l'accès à toute la machine pour maintenance et télémaintenance.

7865.2 Cette machine est annoncée en 1981 pour lutter contre l' IBM 3033S. C'est une 7870 avec cache 8 7865.3 KB, 4 à 12 MB de mémoire, 6 ou 8 canaux. Elle est évaluée à 1,9 Mips. Elle est transformable sur site en 7870.2 ou même 7872.2 . Un peu plus tard, une 7865.3 évaluée à 2,4 Mips est aussi annoncée, très probablement par la réduction à 8 KB du cache d'une 7870.2 .

7875.2 Malgré son sigle, il s'agit d'une 7880 déclassée à 4,3 Mips sans changer la fréquence, mais seulement le cache qui descend à 32 KB. Avec 8 à 24 MB de mémoire et 6 à 12 canaux, elle se propose de concurrence la 3033U en étant 16% plus performante à prix comparable.

7880. 2 En 1982, l'annonce de l' IBM 3081, radicalement nouvelle et clairement capable d'importants accrois- 7881. 2 sements, conduit d'abord Siemens à reconfigurer la 7880 en l'accélérant à 26 ns. Elle est annoncée
7882. 2 comme capable de 6,2 Mips, avec mémoire 8 à 32 MB, et 8 à 16 canaux ; la 7882.2 est le bipro- cesseur correspondant, plafonné à 64 MB. Siemens y ajoute une 3881.2 intermédiaire à 10,2 Mips,
qui est également un biprocesseur, ne différant du prècédent que parce qu'il n'est pas partitionnable, n'ayant qu'une console de commande pour les deux CPU.
Les capacités de mémoire indiquées suggèrent que la réalisation utilise des puces de 64 Kbits.

7890 Cette machine est la réponse de Fujitsu (M380) , et donc de Siemens, à l'apparition chez IBM de l'architecture XA. Elle comprend un multiprocesseur réalisé en ECL, chacun d'eux avec deux unités I et E micro-programmées, et un multiplieur rapide en standard ; une mémoire DRAM de 128 MB à adressage entrelacé réalisée à partir de puces 256 Kbits, avec SECDED, accès par 64 bytes ; un cache L1 à cycle de 16 ns ; un cache L2 à cycle de 5,5 ns ; un TLB de 512 entrées associé à une table d'origines à 128 entrées ; deux processeurs d'entrées/sorties (CHP) contenant chacun 1, 2 ou 3 éléments de 8 canaux qui peuvent être multiplex par byte à 110 KB/s, ou BMUX à 3 MB/s, avec un maximum total de 4080 sous-canaux : le débit global peut atteindre 144 MB/s.
Tous les détails des architectures IBM 370 VS et 370 XA sont disponibles, y compris les micro-programmations d'assistance : les systèmes d'exploitation proposés sont ceux d' IBM, MVS/SP1, MVS/SP2, VM/SP, ainsi que les systèmes Siemens MSP (BS 3000) et AVM/EF, ce dernier exploitant les microcodes d'assistance.
Sept configurations sont disponibles, et convertibles de l'une à l'autre :

C : un seul CPU avec cache L1 de 256 KB avec ECC, 4 lignes ; cache L2 de 16 KB avec ECC, 4 lignes ; mémoire 8 / 16 / 24 / 32 MB avec ECC ; un seul CHP capable de 72 MB/s ; un processeur de service et une console à 3 terminaux.
D : seule différence avec C, le cache L2 n'est contrôlé que par parité.
E : seule différence avec C, le cache L2 est 32 KB avec ECC, 8 lignes.
F : monoprocesseur avec cache L1 de 512 KB avec ECC, 8 lignes, blocs de 64 bytes ; et cache L2 de 64 KB avec ECC, 16 lignes ; la mémoire est 16 / 24 / 32 / 48 / 64 MB avec ECC.
L : biprocesseur dyadique avec chacun un cache L2 de 32KB avec ECC, 8 lignes ; cache L1 de 256 KB avec ECC, 4 lignes ; mémoire 16 / 24 / 32 / 48 / 64 MB avec ECC.
M : biprocesseur dyadique avec chacun un cache L2 de 64 KB avec ECC, 8 lignes ; cache L1 de 512 KB avec ECC, 4 lignes ; mémoire comme ci-dessus ; un seul CHP avec au moins deux éléments ; et deux processeurs de service.
S : biprocesseur partitionnable avec cache L2 comme ci-dessus ; deux contrôleurs de mémoire avec chacun un cache L1 de 512 KB avec ECC, 8 lignes ; mémoire 32 / 64 / 96 / 128 MB ; et deux CHP.

7860 Comme la prècédente machine était évidemment un peu chère, Siemens offre aux clients moins exigents la machine Fujitsu M360, un peu moins élaborée : la logique utilise les mêmes puces ECL 400 portes que la M380, avec un cache 32 KB en 4 lignes, autocorrecteur ; la mémoire est réalisée avec des puces DRAM 64 Kbits, SECDED, adressage entrelacement 4, et elle communique avec les caches sur 32 bytes ; les CHP ont un débit maximum de 20 MB/s, et contiennent 8 canaux, dont un byte multiplex à 40 KB/s, 3 BMUX plafonnés à 2 MB/s et 4 BMUX plafonnés à 3 MB/s ; le processeur de service surveille tous les aspects du fonctionnement et se situe dans la console, qui contient deux écrans et une imprimante ; le système d'exploitation peut être choisi parmi les mêmes cinq options que pour les 7890, et dispose d'un TLB à 256 entrées.
La machine est proposée en trois configurations :
E : monoprocesseur avec mémoire 4 / 8 / 12 / 16 MB , un CHP, une console.
L : biprocesseur dyadique avec deux CPU, une mémoire 8 (4) 24 MB, deux CHP, une seule console.
R : biprocesseur partitionnable avec deux CPU, une mémoire partitionnable de 8, 16, 24 ou 32 MB ; deux CHP ; et deux consoles pouvant commander chacune une partition.
Les particularités de l'architecture IBM 370 XA sont disponibles à partir de fin 1984.

VP 100, 200 A partir de 1983, Siemens propose aux clients scientifiques très exigents les processeurs vectoriels de Fujitsu, compatibles IBM et construits avec les mêmes puces ECL 400 portes que les machines prècédentes. La partie scalaire est identique à celle des 7890 avec le répertoire de 195 instructions spécifique de Fujitsu (IBM +) , la DAT à 512 entrées et un cache de 64 KB.
La partie vectorielle originale - IBM n'a pas encore annoncé ses processeurs vectoriels - comprend 83 opérations spécialisées, 64 KB de registres vectoriels , 1024 bytes de registres de masque, et elle peut travailler sur 64 bits en logique, 32 bits en fixe, 32 ou 64 bits en flottant compatible. 6 opérateurs pipeline simultanés existent : add /

logique, mpy, div, mask, et deux load/store. Elle dispose de sa propre DAT, qui travaille sur des grandes pages de 1 MB ou 256 KB, et dispose d'une table de 256 entrées de 15 bits.
La mémoire est entièrement statique, à base de puces SRAM de 64 Kbits, et peut comporter 64, 128 ou 256 MB, avec complexes entrelacements.
Le CHP à 1 ou 2 éléments, le processeur de service et la console sont ceux des 7890, qui incluent en standard l'emploi d'adresse virtuelles , et donc de DAT, pour les canaux .
Le logiciel VSP est spécialisé, de sorte que la machine a besoin d'un frontal, qui est normalement un 7800 sous MSP ou une IBM 308X sous MVS/SP . Toute une série de services supplémentaires sont proposés pour l' hôte, dont deux Fortran 77 vectoriseurs (un batch, un interactif) et un JCL adapté aux problèmes vectoriels. Voir deux documents illustrés

Divers

Série 6000 Bien que ce ne soit pas réellement son domaine et que ce marché particulier soit plutôt encombré, Siemens estime nécessaire d'offrir au moins une machine de bureau, pour que sa polyvalence soit manifestée. En service en 1979, cette famille comprend trois modèles :

- le 6610 se pose sur un bureau et convient pour le traitement de texte. Basé sur un microprocesseur Intel 8080, il est comparable à l' IBM 5110 avec un plus grand écran. Il supporte un Basic interactif, et un Cobol interactif qui n'est pas tout à fait compatible avec celui des machines plus grosses. Prix d'achat à partir de 22500 DM.
- le 6620 est un mini de gestion avec 64 ou 128 KB de mémoire ; il est capable de 7 terminaux locaux , ou même à distance à travers un satellite. Il accepte de 10 à 264 MB de disques, sous forme de cartouches de 5 / 7,5 / 13 MB ou de dispacks de 66 MB. Il peut communiquer avec le monde extérieur soit en BSC selon protocole IBM 2780, soit selon le protocole Siemens MSV I ou II.
Le système d'exploitation est AMBOS 620, qui supporte Cobol, Fortran, et une base de données relationnelle DBMS 600 avec son langage MASK de définition. Siemens propose aussi un package nommé SIMAS.
- le 6640 est un processeur plus performant, enfermé dans les mêmes limites que le prècédent pour les périphériques. Le système d'exploitation est AMBOS 640, extension compatible du prècédent.

Ces deux machines sont en compétition avec les IBM S/34, et apparaissent comme nettement moins puissants et pratiques que les S / 38.

PC 100 Siemens aborde en 1979 le domaine du calculateur personnel, avec une machine de table de la taille d'une machine à écrire dont elle a d'ailleurs le clavier 54 touches. Basée sur le microprocesseur Rockwell 6502 à 1 MHz, acheté avec sa carte AIM 65, cette machine dispose d'un moniteur et d'un BASIC cablés sur ROM, d'un affichage electroluminescent de 20 caractères, d'une imprimante thermique 120 cps (5 * 7 points, alphabet ASCII 64) sur 20 caractères par ligne, et de connecteurs parallèles (2 * 8 bits) et série pour d'autres besoins.

PC 2000 Malgré son sigle, ce système est en réalité un calculateur départemental installé dans un boitier de 370 mm de large * 240 mm de haut * 450 mm de profondeur, pesant 18,5 Kg. Son originalité est de contenir deux processeurs d'application :

- un NS 32016 avec 1 MB de mémoire locale et jusqu'à 3 MB de mémoire externe s'occupe des programmes SINIX, une variante maison de Unix V, et des entrées/sorties. Il travaille en mémoire réelle.
- un processeur multichip compatible avec l'architecture 7500, disposant de 1 MB de mémoire locale et partageant l'éventuelle mémoire externe de 3 MB, traite les programmes BS 2000 et travaille en virtuel.

Les IOP sont spécialisés. Celui des disques gère les disquettes de service et un ou deux disques de 37 MB, avec un débit de 560 KB/s.
L'IOP de service fournit quatre interfacces SS97 pour écran ou imprimante, et deux RS 232C plus universels. Il y a aussi en option un adapteur de ligne pour une liaison à 9600 bauds vers un calculateur de la famille 7500.

Le logiciel permet à chaque station de travail, écran ou machine à écrire, de décider si elle travaille en local sous SINIX, en local sous BS 2000, ou à distance sur le 7500 central.

MX 300 La fin des années 80 est pour Siemens l'occasion de grandes manoeuvres, car la société absorbe successivement le français IN2 puis son compatriote Nixdorf, des sociétés saines mais manquant de trésorerie, chacune ayant sa clientèle. Il est cruellement nécessaire de faire des choix, à un moment où le marché se redistribue en trois domaines:

- le monoposte compatible PC, capable de servir de terminal d'entreprise : compétition féroce où le produit de base et les règles du jeu sont imposées de l'extèrieur, et où on ne peut survivre qu'avec une production de masse. Siemens laisse tomber.
- le multiposte à ambition locale, serveur travaillant en rèseau avec un pourcentage notable de mode transactionnel. C'est malheureusement le domaine commun de Siemens, de Nixdorf et de IN2.
- le grand système, travaillant également en transactionnel, avec de sévères exigences de sécurité et de débit ; Siemens est en bas de gamme de cette catégorie avec son BS 2000.

La gamme MX300 des serveurs locaux a été introduite ci-dessus avec le PC 2000, et se caractérise par l'emploi des processeurs NS 32XXX de National Semiconductors, et par le système d'exploitation Sinix, une variante maison de Unix SVR4. Elle obtient d'excellents succès en s'étendant vers le haut avec des multiprocesseurs sous le nom de MX 500, pour un total de quelque 40000 machines vers 1990, de 2 Mips pour le 300 / 20 à 12 Mips pour un 500 / 70 à 12 CPU.
L'évolution à partir de 1990 se fait dans deux directions :

- abandon des microprocesseurs NS en faveur des Intel 486.
- évolution de Sinix vers un Unix de plus en plus compatible avec les normes du marché, comme Posix ou XPG3 Plus, tout en offrant des services de plus grande sécurité : disques miroirs puis RAID, et un peu plus tard cryptage.

Pour situer le problème de Siemens au moment de cette mutation, les ventes de SNI en Allemagne en font le leader de ce marché, mais il n'en est pas de même en Europe . En France par exemple, une étude de 1988 attribue à Siemens les

implantations suivantes : parc total de 200 MX, vente 1988 de 95 multipostes IN2 et 45 multipostes Nixdorf, contre 1120 Bull et 1300 Altos.

Les nouveaux MX 300 de 1990, à base de 80486, sont le / 45, 6 utilisateurs pour 15 à 20 Mips ; le / 50, même puissance avec 1500 MB de disques et 44 utilisateurs ; le / 60, porté à 20 / 27 Mips avec autant de disques et plus de 50 utilisateurs. Les MX 500 suivent en 1991.

PCE 5S Siemens n'a pas souhaité s'impliquer dans la mélée des PC, mais en 1993 les décideurs estiment que les PC sont désormais des compétiteurs dans le mode transactionnel et que pour cette classe d'applications il faut participer. Le PCE 5S est un prototype de serveur à base de Pentium, présenté en forme de tour. Il comporte un bus 64 bits, et une mémoire extensible à 512 MB, avec un bus local 32 bits pour les périphériques.
Surtout, le choix du logiciel est Windows NT, qui souligne la volonté d'être un serveur. Mais on ignore ce qui a suivi, car au moment de cette information le prix du Pentium évoluait rapidement.

Un peu plus tard, on retrouve chez Siemens une offre pour des PC à base de Pentium III, qualité Tempest cad protégés contre brouillages, indiscrétions et interférences. C'est seulement avec de tels produits spéciaux que Siemens est compétitif dans ce domaine de grande concurrence. Ce sont les AMSG 720B et 788A. Voir photos dans le dossier Siemens.

2000/OSD Successeur à la fois des 7500, des 7700 et des 7800, cette famille annoncée en février 1993 est caractérisée par l'emploi du système d'exploitation 2000 / OSD, héritier élaboré du BS 2000, présenté comme devant être compatible avant 2 ans avec la norme XPG4 de XOpen. Il s'agit déjà d'une seconde génération, compte tenu des indications ci-dessous. L'unification est le fait de Siemens , car le haut de gamme est Fujitsu, et le bas de gamme de production locale.
Les modèles annoncés en 1993 comprennent, de 2 à 370 Mips :

- 4 monoprocesseurs de la famille C50, dont la mémoire peut atteindre 128 MB. Ces modèles seront remplacés en 6 / 94 par des C70/2 : 4 monoprocesseurs A2, B2, C2, D2 ; deux biprocesseurs F2 et R2; un triprocesseur S2; un quadriprocesseur U2; dynamique de puissance 1 à 7,4 .
- trois C70 contenant 1, 2 ou 3 CPU, qui remplacent un C60 antérieur ; ils disposent de 32 à 384 MB de mémoire, et jusqu'à 95 GB de disques.
- six modèles H100, production Siemens, avec 1, 2 ou 4 CPU et une mémoire de 64 à 1024 MB. Ils remplacent les H90 et H120 antérieurs. Ils seront renforcés en 6 / 94 d'un biprocesseur H100K et d'un triprocesseur H100L
- le haut de gamme H130 T à 8 CPU, qui atteint 370 Mips, soit 26% de plus que le dernier des H100. C'est lui qui est produit par Fujitsu et importé. Dix modèles sont proposés, gamme de puissance 1 à 5,9.

On notera qu'à cette date, Siemens a renoncé à assurer la compatibilité IBM avec des machines Fujitsu, et prèféré laisser ce combat à sa filiale (partielle) Comparex, qui dispose avec Hitachi de modèles plus aptes à la compétition.

RM 400 Autre domaine avec lequel il n'était pas familier, les stations de travail deviennent impor- tantes en 1993, et SNI s'y lance en prenant la license du

microprocesseur R4400SC de MIPS. Ces stations fonctionnent sous SINIX V5. 41, une variante d' Unix qui a reçu le label XPG3.
Ces stations se présentent :

- soit en minitour d'architecture EISA, pour les bas e gamme utilisant les puces 50 / 100 MHz avec un maximum de 256 MB de mémoire et de 13 GB de disques. Ce sont les modèles 120 et 220.

Exemple de prix : 19500 DM pour un 120 à 16 MB de mémoire, 425 MB de disques, et un CDROM.

- soit en tours pouvant contenir jusqu'à 512 MB de mémoire et 36 GB de disques, pour les serveurs 330 et 430, avec cache de 1 MB et CPU à 50 / 100 ou 75 / 150 MHz.
- soit en tours avec même mémoire mais disques jusqu'à 62 GB pour les serveurs 340, 440 et 540. Ce dernier modèle dispose d'un cache de 4 MB et peut supporter jusqu'à 100 postes de travail .

RM 600 est une famille de serveurs sur laquelle les informations sont ambigues. Il aurait existé d'abord une série basée sur le microprocesseur MIPS R3000, avec 2 à 12 CPU et jusqu'à 1000 terminaux, chiffre délirant qui ne s'explique que par un mode transactionnel et un nombre important de postes inactifs. Le logiciel est SINIX V5. 41 .
Le sigle aurait ensuite été repris pour caractériser une nouvelle famille de serveurs à base de R4400SC,
multiprocesseurs à cohérence de caches, avec deux étages de caches (2 * 16 KB primaires, 1 MB secon- daire) sur les CPU 100 MHz, et 4 MB secondaire sur les CPU à 150 MHz. Les notes indiquent :

- des modèles extensibles à 4 CPU, 64 à 768 MB de mémoire, 71 GB de disques, et 6 ou 9 slots Multibus II pour les terminaux.
- des modèles extensibles à 8 CPU, 1 GB de mémoire et 166 GB de disques.
- un haut de gamme à 16 CPU, avec 57 slots pour les terminaux.

Exemple de prix, très bas de gamme : un 120 avec 64 MB de mémoire et 1 GB de disques est vendu 100000 DM. En France, un 120 vaut 252 à 669 KFFHT.

En 2 / 95, ces deux familles subsistent, mais les cadences sont passées à 200 MHz, et le nombre maximum de CPU s'élève à 8 pour les R400 et à 24 pour les R600. Le logiciel aussi s'enrichit, avec la base de données Oracle, les disques organisés en RAID5, et le respect des normes Posix et DCE.

Lifebook En 2000, Siemens est officiellement sur le marché européen des PC avec un concours de Fujitsu dont l'ampleur exacte nous échappe, car les processeurs sont Intel, qui n'a donné de license à personne. Comme toujours dans le domaine des PC, il s'agit d'un instantané, et on ne prétend pas suivre la rapide évolution des annonces.

Lifebook S est un portable à base de Pentium III à 450 MHz, avec 64 MB de mémoire, disque de 6 GB, modem 56 Kbauds, écran TFT de 12" de diagonale, lecteur CDROM, avec en option lecteur de DVD et graveur dans une baie amovible. Prix 23500 FF.

Lifebook B Biblo utilise un Celeron 400 MHz et un écran TFT 10,4", reste semblable. Poids 1,4 Kg. Prix 20000 F.

Lifebook C utilise le même Celeron mais ne coûte que 14500 F. La différence réside dans une mémoire principale de 32 MB seulement, et un disque dur de 4,3 GB. L'écran mesure 12,1" de diagonale, mais c'est un LCD, pas un TFT, ce qui fait une grosse différence de luminosité et de champ visuel.

Composants

Il n'est pas question d'être exhaustif, et d'ailleurs la politique de Siemens s'est en permanence adaptée aux circonstances, pour les mémoires comme pour les microprocesseurs. Limitée d'abord aux produits stratégiques, la production propre de Siemens est devenue progressivement plus essentielle, jusqu'à la création d' Infineon en 1998 qui marque une intention dominatrice.
Pour le moment, on se borne à quelques indications ponctuelles :

SAB 4080 en 1976, est une prise de contact. Il s'agit d'un microprocesseur 4 bits, exigeant plusieurs puces NMOS silicon gate. Le répertoire comprend 120 opérations, l'adressage est 16 bits, donnant accès à une mémoire de 64 Kmots. La logique se compose d'un registre de données, d'un registre d'instructions à 16 bits, d'un registre d' entrées/sorties à 16 bits, et de 4 registres d'adresse à 12 bits.
Il existait, pour les mises au point de logiciel, un calculateur avec PROM, disquette, clavier, et interface pour accès en temps partagé.

SMP 80 Expériences 1977 de construction de microordinateur à partir d'un microprocesseur qui est très probablement un 8080 de Intel., le SMP 80 utilise des cartes imprimées en format demi-long, avec connecteur de 32, 48 ou 64 broches : ces cartes sont le CPU avec interface série, une RAM de 4 ou 8 KB, une REPROM de 8 KB avec 1 KB de RAM, 72 lignes d'entrées/sortiies, et enfin l'alimentation. Ce mini plutôt encombrant utilisait une bibliothèque logicielle SME 800.
Autres expériences, SBC 8010 et 8020 sont des réalisations du même ordre sur cartes au format américain.
Et pour finir, SYS 8010 est un mini complet, mis en boitier avec alimentation, bootstrap et interface série RS 232 C. Tout cela, sans doute nécessaire, est historiquement de faible intérêt.

SKC 85 Un an plus tard, la filiale AMG de Siemens est en mesure de réaliser un microordinateur sur une carte, regroupant un microprocesseur SAB 8085, 4 KB de ROM, 512 bytes de RAM volatile + 256 bytes de RAM protégées par trois batteries incorporées donnant à l'ensemble une vie de 8000 heures, et 46 lignes d'entrées/sorties.
La carte 100 * 160 mm peut fonctionner de façon fiable entre 0 et 55°C. Voir document.
SDA 2010 En 1980, Siemens est capable de dessiner et produire un microprocesseur spécialisé, conçu
SDA 2110 spécialement pour la commande de synthétiseurs de fréquence pour les téléviseurs. Cette puce, qui tient dans un DIL 40 bornes, contient un sous-ensemble des opérations du micro-contrôleur 8048 (65 opérations de 1 ou 2 bytes exécutables en 2 CP), 8KB de ROM, 64 bytes de RAM, une base de temps, un

compteur / timer de 8 bits, 2 portes de 8 bits, 2 portes de 4 bits, deux interfaces série avec leur propre base de temps, et 4 convertisseurs D/A sur 6 bits. La puce contient encore deux dispositifs spécifiques, un démodulateur plaçant sur le bus un signal PCM dérivé de la télécommande infrarouge de la TV, et un signal binaire associé à un passage par zéro pour commande d'un thyristor.
Le logiciel de ce circuit est mis au point sur le MDS 800 de Intel, conçu pour les 8048 et ICE 48.

Par la même occasion, Siemens a aussi produit un SDA 2110, destiné aux jeux video et aux récepteurs de radio. C'est une simplification du prècédent, avec 1 KB de ROM, 40 bytes de RAM, un seul port de 8 bits, et aucun décodeur. Présentation en DIL 28 broches.
Ces deux circuits sont produits en NMOS 4 µ et alimentés en + 5 V.
Siemens produit aussi le 3010 et le 3110, versions de test comportant un socle pour une PROM placée en "piggyback", remplaçant la ROM interne.

SMS 201 toujours en 1980, est un processeur parallèle dans la lignée du Propal français, réalisé par juxtaposition de cartes processeur, ici jusqu'à 128. Le processeur de chaque carte est un 8080, et un total de 2,5 MB de mémoire est distribué sur ces cartes, pour données, programmes, entrée/sortie, et tampon d'interface avec l' hôte.
L'ensemble devrait être programmé avec des langages usuels, dont le compilateur est évidemment à écrire, permettant d'atteindre 32 Mops en fixe ou 550 Kops en flottant. On sait que cela n'a pas eu plus de succès que le Propal, la recherche n'ayant pas été menée au point où il aurait clair que le dispositif était pratique et rentable.

SAB 80199 Ce circuit de 1983 est une expérience de nouvelle architecture, menée par Siemens dans la perspective d'applications temps réel. Cette puce qui contient 40000 transistors sur 45 mm2 est en particulier capable de commutation parmi 8 tâches en 1 µs
Voir article du 11 / 8 / 83 dans Electronics, suite à une présentation à un symposium tenu en Suisse.

SMP E19A8 est en 1985 une monocarte à base de CPU SAB 80188 à 8 MHz, avec 128 KB de DRAM, jusqu'à 64 KB d' EPROM, entrées/sorties série et parallèle, interruptions, DMA, compteurs et timers, le tout dans le format Eurocard de 100 * 160 mm, adapté au bus SMP.

UFC 400 est un calculateur modulaire étudié par Siemens pour les besoins du véhicule de DCA bicanon Gepard. Voir fiche.

Megafile est une tentative de Siemens de s'introduire dans le domaine des disques, en l'occurrence le format 5,25" avec plateaux recouverts de film mince, têtes de lecture à film mince manipulées par bobines de haut-parleur, et électronique VLSI en réseaux de portes. Le tout occupe 3,25" de haut * 5,75" de large et 8" de profondeur, soit 82,5 * 146 * 203 mm, 3 Kg.
L'information est organisée en 1216 cylindres de 35 secteurs, plus un de secours, serrés à 1207 tpi, avec une densité longitudinale de 19331 bpi.. Non formattée, chaque face contient 21280 bytes par piste, soit en tout 25,88 MB ; après formattage,

il y a 21,1 MB/ face, 17408 bytes par piste, 512 bytes par secteur. Le disque tourne à 3524 t/min, ce qui assure un temps d'accès de 5 ms piste à piste, 25 ms en moyenne, 50 ms maximum. Il y a une face consacrée à l'asservissement.
Trois tailles sont proposées :

Modèle 1100 est 103 MB en 3 disques, 4 faces de données.
Modèle 1200 est 207 MB, 5 disques, 8 faces
Modèle 1300 est 310 MB, 7 disques, 12 faces.

Le débit de l'electronique est 10 Mbits/seconde. L'interface du disque avec le contrôleur est ESDI, celui du contrôleur avec le système est SCSI.

SAB 80515 Version Siemens du 8051 de Intel, réalisée avec 8 KB de ROM et 256 positions de RAM, et commercialisée au prix de $8 en lots de 1000.
Plus généralement, Siemens, ayant d'abord pris pour son marché la license du 8051 à travers un simple accord de seconde source, s'est émancipé lorsque le succès a été constaté.
Les nouveaux compatibles 8051 de 1984 sont des études purement Siemens, et très souples. Citons :

- les SAB 80C5XX sont des composants CMOS acceptant 8 à 32 KB de mémoire programme, au choix ROM, EPROM ou Flash ; 256 à 2304 bytes de RAM ; 3 à 5 timers, 1 ou 2 ports série, 40 à 68 bits d'entrées/sorties parallèles ; convertisseur A / N 8 à 10 bits avec multiplexeur 8 à 12 voies ; boitier DIP, PLCC ou QFP ; suport logiciel en C.
- les SAB C5XX180 offrent la même variété sans qu'on puisse discerner le motif de la duplication : 2,5 à 16 KB de ROM ou EPROM; 128 à 3328 bytes de RAM; 3 à 5 timers dont 1 ou 2 chiens de garde; 1 ou 2 ports série ; 16 à 68 bits d'entrées/sorties parallèles; codeur 10 bits avec multiplexeur 8 à 15 voies; même choix de boitiers ; l'absence d'un soutien en C, les minima plus faibles, l'absence de possibilités flash, font penser que cette série, toujours supportée en 1984, serait plus ancienne que l'autre.

SAB 8XC166 est une famille de contrôleurs RISC 16 bits qui atteint sa majorité vers 1991, avec quatre modèles tous caractérisés par une frèquence de 20 MHz, 1 KB de RAM, un port série, 7 timers, 8 canaux rapides et un codeur A / N 10 bits, avec multiplex 10 voies. Les modèles ne diffèrent que par la taille de la ROM incluse : rien pour le 80C166-S, 8 KB pour le 83C166-3S, 32K pour le 83C166-5S, et 32 KB de flash pour le 88C166-5S.
Les systèmes d'exploitation proposés sont Hightec, Articus, et un produit Siemens.

Cette série réussira suffisamment pour qu'elle existe toujours en 1998, où elle est proposée sous le nom de famille 161. Par rapport à la précédente, le coeur 166 se retrouve au milieu de périphériques très semblables aux prècédents, sans augmentation de performances, mais plus raffinés : contrôleur synchrone SPI, USART, codeur 8 bits à 4 voies, interface I2C à 10 bits d'adressage, contrôleur d'interruptions, prescaler programmable sur l'entrée d' horloge. La nouveauté rèside dans une organisation pipeline, et une grande extension de la mémoire externe avec un contrôleur de bus :

Modèle 161 V, adressage 4 MB dont 1K interne, 63 I/O, 3 timers 16 bits, 14 vecteurs d'interruption, dans un boitier MQFP de 80 broches.

Modèle 161 K y ajoute 2 chip select, un mode veille, 6 autres interruptions, et un bootstrap.

Modèle 161 O porte la mémoire interne à 2 KB, avec 4 chip select, 5 timers, 20 interrupt, bootstrap.

Modèle 161 RI peut adresser 8 MB dont 3 KB internes, et dispose de 5 chip select, 5 timers, 76 I/O, mode veille, 27 interruptions, interface I2C, bootstrap. Le boitier MQFP est porté à 100 broches.

SAB 82258 Exemple de périphérique produit par Siemens au profit du Intel 80286 : il s'agit d'un ensemble de 6 voies DMA microprogrammables, capable d'un débit global de 8 MB/s, soit 50000 transistors sur 48 mm2. Le circuit est présenté en leadless 68 broches.

SAB R4000 Il s'agit d'une production sous license du microprocesseur de MIPS, qui est ensuite utilisé dans des stations de travail et des serveurs. Il est réalisé en trois versions:

- PC pour Primary cache ne dispose que du cache interne à la puce, il est fourni en boitier 179 broches.
- SC pour secondary cache est celui qu'utilise Siemens pour ses propres besoins. La puce est interfacée avec un cache externe, ce qui exige une liaison très large et très rapide, au total 667 broches.
- MC est destinée aux multiprocesseurs et utilise ce même boitier.

Dans sa version initiale, la puce reçoit de l'extérieur une synchro 50 MHz, qui sert au bus, et la transforme en 100 MHz pour les besoins de la logique. Performance mesurée 60 Specmark.
Par la suite, Siemens a construit et utilisé une version fonctionnant à 75 / 150 MHz.

SNI 2240 est en 1993 une imprimante destinée à une commercialisation dans les environnements IBM et Bull. Elle est capable de 340 pages / min avec une densité de 240 ppi, sur papier continu. La technique utilisée est à base de diodes LED.

Mémoires Sans en tirer aucune conclusion de caractère général, car de telles alliances intéressées ne durent que tant qu'elles sont avantageuses, on peut signaler qu' IBM et Siemens s'allient en 1994 pour étudier une DRAM de 64 Mbits. Cette puce de 10,7 * 18,1 mm, utilisant une géométrie 0,4 µ, fonctionne en 3,3 Volts. Le bit occupe 1,5 µ² .

Un peu plus tard, cad vers 1998, Infineon, nouveau nom de Siemens Microelektronik, installe à Dresde une usine de DRAM 128 Mbits sur tranches de 300 mm qui produit en moyenne 3000 tranches par mois jusqu'en septembre 2001, date à laquelle la production se met à diminuer tandis que croit doucement la production de DRAM 256 Mbits, entreprise à titre de test depuis mars 2001 ; la montée en puissance de ce nouveau produit a lieu de décembre 2001 à mars 2002, où la production s'établit au niveau remarquable de 7000 tranches par mois, avec un rendement excellent de 79% .
Ces puces de 65 mm² sont réalisées en CMOS 0,14 µ.
On notera que le concurrent AMD est lui aussi installé à Dresde, où il produit divers microprocesseurs Athlon, MP et XP en cuivre en CMOS 0,13 µ .
Tricore est une architecture 32 bits où Siemens, en 1997, fusionne ses objectifs de télécommuni- cations en matière de microprocesseurs et DSP, jusque là

séparés en deux coeurs même au sein de puces affectées. Dans les nouvelles puces Tricore, il n'a plus qu'un seul processeur "superscalaire" (bloc de calcul entiers et load/store unit simultanés), avec deux jeux de registres généraux (données et adresses) , encadré par un cache d'instructions et un bloc de commande distributeur, en amont, et un cache de données à deux ou trois accès, en aval. Un bus dessert les deux caches et tous les périphériques internes.
L'architecture Tricore exécute jusqu'à trois instructions par CP, 1,4 en moyenne. Les interruptions distribuées en 255 priorités ont un temps de latence de 4 cycles, et une commutation de contexte en 2 ou 4 CP selon ce qu'on range. Il y a deux formats d'instructions 16 et 32 bits pour accélérer l'obtention des programmes, et il existe des instructions SIMD sur petits entiers. L'opérateur comprend un MAC travaillant en un CP.
Le bus est multiplexé, 32 bits d'adresse et 32 ou 64 bits de données, autorisant un débit maximal de 800 MB/s à 100 MHz.

Le planning de Tricore commence en mi 98 avec les puces réalisées en CMOS 0,35 µ, 75 puis 100 MHz, 128 KB de DRAM et 6 KB de caches SRAM sur la puce. Les prix se situent entre 10 et 15 $, le logiciel est disponible simultanément.
Les prévisions ultérieures sont un format 0,25 µ, une fréquence de 150 MHz, un opérateur 64 bits, et des possibilités de mémoire incorporée jusqu'à 2 MB de DRAM ou 512 KB de Flash.

Les données de 1999 montrent que la clientèle cherchait autre chose. L'architecture Tricore est incluse dans le SAB TC10GP qui tourne à 66 MHz, et se signale plutôt par sa souplesse que par sa vitesse. Cette puce réalisée en 0,25 µ dispose d'un accumulateur et d'un décaleur barrel 64 bits, d'un arbitre de bus permettant le travail d'un maître avec un maximum de 10 esclaves, et de nombreux périphériques : 2 UART, un SSC full duplex à 12,5 Mbauds, 3 ports parallèles de 8 bits, une PLL intégrée, un support Jtag .

Carmel On ne sait si Tricore a trouvé sa clientèle, mais dans ce même domaine, l'annonce de juin 98 porte sur un coeur DSP 16 bits travaillant sur entiers, capable de 1800 Mips à 120 MHz, effectuant en 17 µs une FFT de 256 points. Réalisé en CMOS 0,25 µ, fonctionnant sur alimentation 1 à 2,5 Volts, cette puce consomme 120 mW en 2 Volts.
En plus de n'être pas compatible Tricore, cette puce utilise un double jeu d'instructions : d'une part des opérations DSP classiques exécutables en un CP, d'autre part des CLIW à deux mots contenant une sorte de microprogrammation dont tous les champs simultanés s'exécutent en un CP. En outre, préparant l'avenir, ce coeur est synthétisable.

705 - Systèmes informatiques d'origine allemande

Les tout premiers systèmes informatiques conçus en Allemagne sont le fait d'une firme qui n'est qu'à moitié allemande, la Standard Elektrik Lorenz, filiale du groupe américain ITT. On a mentionné plus haut (rubrique 701) les systèmes DB10 (chemins de fer de la Baltique), DB40 (réservations de SAS), ES 92 (vente par correspondance chez Quelle).
Par la suite, les constructeurs allemands ont pris leur part de ce type d'activité. Ce qui suit n'est qu'un échantillon mais nous sommes assez mal renseignés :

Sierra est le système installé par Siemens pour le compte des chemins de fer espagnols (RENFE). Au coeur du système se trouvent deux ordinateurs Siemens 3003, qui gèrent un vaste réseau de postes d'agents (photo) et d'imprimantes pour les compte-rendus de remplissage des wagons transmis aux gares lors du départ des trains (photo d'un état).

Contrôle aérien : Les premières expériences de contrôle aérien sont entreprises à Francfort avec des calculateurs Telefunken TR4. La video brute du radar était présentée aux opérateurs qui assuraient l'extraction à vue, ce qui en constituait la principale faiblesse. Le reste du système se composait de téléimprimeurs et d'écrans .
Avec les premiers efforts de la CEE, Telefunken a obtenu la fourniture du calculateur TR4 pour le simulateur d'entrainement au contrôle aérien de l'association Eurocontrol. La CSF, maitre d'oeuvre du projet, s'en est attribué la simulation des radars, et donné aux anglais la responsabilité des visualisations.
Voir deux photos et un schéma à la chemise Europe.

Lufthansa : le système de réservation de cette compagnie aérienne, installé à Francfort en 1965. Centré également sur une paire de calculateurs Siemens 3003, il comprend au départ 200 postes d'agent, avec un maximum de 16000 transactions par heure, et se développera jusqu'à 280 postes. Outre la mémorisation de 6 mois de réservations, ce système fournit tous renseignements sur les vols et leurs horaires, calcule les plans de chargement et l'optimisation des routes aériennes.
Ce système cèdera la place, en 2 / 73, à une deuxième génération à base d' Univac 494 se partageant 192 Kmots de mémoire et supportant sur 24 canaux à travers 22 SPI qui permettent une complète redondance des calculs :

- deux 9300 pour les fonctions de service : lecteur de cartes, console, journal.
- deux imprimantes 0758
- quatre Fastrand II organisés en deux groupes sur deux contrôleurs bicanal
- deux groupes de quatre tambours FH 432 sur contrôleurs simples
- deux groupes de cinq tambours FH 1782 sur contrôleurs bicanal
- un Fastrand II et une paire de 1782 sur canaux simples, probablement pour des fonctions moins urgentes que la réservation.
- douze dérouleurs de bande magnétique VIII C sur contrôleur bicanal
- quatre contrôleurs de communications CTMC desservant 1250 écrans Uniscope 100 (extensible à 1580) à travers des concentrateurs BTM contenant un tampon de 1024 caractères, chacun pour 8 postes.

Le logiciel de ce système s'appelle STARS. Voir cette seconde version dans la boite 151.

Postes fédérales : cette administration a pris très tôt un contact avec l'informatique en achetant à SEL un ER 56 destiné à l'automatisation du travail des chèques postaux : cette machine comportait une mémoire de 3600 mots, un tambour de 12 Kmots, et 15 canaux, sur lesquels s'attachaient les périphériques suivants :

- une collection de tambours jusqu'à 12 Mmots.
- un lecteur optique de l'alphabet CZ13 travaillant à 1500 cps, point d'entrée du système après saisie manuelle des ordres des usagers dans le code CZ13.
- une imprimante parallèle

- une trieuse NCR à 12 casiers, fin de processus.
- une machine à envelopper.

De cette époque datent les premiers essais de réalisation d'une trieuse de chèques chez Telefunken. Ils aboutiront en 1962 à la création du système BFS 660, très spécifique et très lourd . Voir un document et trois photos en boite 151.
En 1964, la même société construit la BSM 1050, trieuse polyvalente (CMC 7 ou E13B) pour 1500 chèques / min, 16 clapets, 1500 Kg pour 1150 ht * 3219 large * 940 prof mm.

Pour la génération suivante, la Poste fédérale a suscité et financé chez Telefunken l'étude d'un calculateur TRP, destiné notamment à l'organisation du routage et du tri. Voir fiche.
Minist
re des Finances : ce système, installé à Dusseldorf en 1974, comprend initialement un TR 440 de Telefunken. Ce matériel se révélant inadapté, il sera "renforcé" cette même année de deux Honeywell 6060 avec 2 MB de mémoire, qui disposent, à travers un H 316, de 1,8 Mmots sur disques magnétiques. Ce système gère 578 terminaux Nisdorf 820 / 03 au travers de 27 concentrateurs Nixdorf 820 / 54, chacun plafonné à) 31 connexions.

Chemins de fer fédéraux : un système ITS de 130 M$, installé en 1978 autour de calculateurs Siemens, gère pas moins de 6000 terminaux Triumph Adler, et on voit bien que les commu- nications représentent la part la plus importante du prix de ce système.

Adler est un équipement d'état-major, destiné aux liaisons de ceux-ci avec l'artillerie, et qui doit succèder au système Falke mis en service en 1973/74. Adler comme Falke sont des noms de rapaces choisis a priori, auxquels on a associé après coup des acronymes, ici Artillerie Daten, Lage und Einsatz Rechner : la date objectif est 1988. Adler reçoit ses renseignements à travers HEROS, ci-après.

Le matériel comprend le calculateur MR 80/20 d' ATM Computer, choisi comme standard pour les calculs de l'Armée ; le disque RDS 80 (70 Mbits) de Miltope, acheté aux USA ; le périphérique d'entrées/sorties DEA 64 de SEL, un écran standard mais militarisé ; le chargeur de programmes PLG 39 d'ATM Computer ; l'imprimante MT 120 de Mannesmann / Tally ; la radio SEM 80 / 90 de SEL .

A l ' aval de Adler, dans les EM de batteries, IFAB (Integrierte Feuerleitmittel für Artillerie Batterien) assure la distribution du travail entre les batteries avec des mécaniques Thyssen Henschel et des electroniques de ESG, Elektronik-System-Gesellschaft ; et ARES (Artillerie Raketen Einsatz System) étudié par Dornier fait le même travail pour les bataillons de lance-fusées MLRS. Les véhicules appartenant à ces systèmes sont des adaptations Thyssen de M113 d'origine américaine, servant de PC et de postes d'observation. Voir photos.

AGIS est le système de commande et contrôle des vedettes allemandes de 300 tonnes de la classe S143B, en réalité les dix premiers bâtiments de cette série, non refondus. Compte tenu de sa date, 1975, ce système est modérément encombrant, mais il est tout de même puissant, comprenant :

- deux calculateurs Univac AN / UYK 20
- un dérouleur de bande en meuble séparé, pour le chargement des programmes

- deux meubles d'entrées/sorties, connectés aux équipements et armes décrits ci-après.

Equipements: liaison 11, pour compatibilité avec le NTDS américain et OTAN.
Télépointeur à visée optique
Radar WM27 de Signaal Apparaten, avec aérien en radome boule, qui diffuse une video réelle.
5 consoles, soit : une console d'initialisation des pistes, à trois postes - disposition à plat
deux visualisations alphanumériques pour ECM et info générale
un plot tactique vertical
trois consoles tactiques pour artillerie et torpilles
Liaison artillerie : deux canons de 76 mm Oto Melara, chacun avec un coffret de liaison
Liaison torpilles : deux coffrets d'électronique SAT 27 alimentent le pointage de l'affut bitube par un coffret à deux voies d'accès. Deux coffrets NüG 504 assurent des liaisons simplex avec les tubes.
Liaison Exocet : un panneau de coordination dessert à travers un commutateur l'un ou l'autre des affuts latéraux de lancement., chacun contenant deux missiles.

Logiciel : le logiciel opérationnel représente 328 KB et comprend :
Programme opérationnel, en date du 18 / 11 / 75
Programme de test de tous les équipements
Programme d'alignement des composants du système
Programme d'entrainement des personnels du CO, qui représente 128 KB et date de 1 / 6 / 75.

HEROS est un système de communications étudié pour la Wehrmacht à partir de 1986, avec des objectifs de robustesse et de sécurité analogues à ce qui se fait dans d'autres pays (Wavell britannique, RITA français). En 1986, la tâche la plus facile, concernant l'installation fixe de l' Etat-Major de l'armée de terre, est prête : le HEROS 3 utilise simplement les matériels civils Siemens 7541 sous BS 2000.
Les matériels mobiles HEROS 1 des brigades et divisions, et HEROS 2 des corps d'armée étaient à l'époque au début de l'étude, avec objectif d'entrée en service en 1992. Voir fiche.

706 - Histoire de l' Informatique britannique

Sans être perçue comme une discipline en soi, l'informatique anglaise est née pendant la guerre pour résoudre le problème du décryptage des messages chiffrés transmis par les allemands qui utilisaient la machine de codage Enigma. Tout en s'efforçant de se procurer une Enigma sans que les allemands puissent le savoir, ce à quoi ils parviendront finalement, les anglais avaient rassemblé à Bletchley Park des équipes de mathématiciens qui essayaient de casser les codes, et avaient fini par construire à leur intention un calculateur spécialisé à base de lampes de radio, Colossus ; une dizaine de Colossus étaient en service à Bletchley Park à la fin de la guerre.

Cependant, le caractère ultrasecret de ces opérations et la nature spéciale de Colossus s'opposaient à une transposition industrielle. L' informatique anglaise nait en 1945 dans les universités, en acceptant dès l'origine la conception de Von Neuman ramenée par les chercheurs anglais travaillant aux USA, plutôt que celle de Harvard. C'est d'ailleurs un de ces chercheurs, Williams, qui est à l'origine de la première mémoire rapide pour ordinateur, la mémoire à tubes électrostatiques, qui s'est imposée de 1946 à 1954.
Dans le domaine architectural, les anglais ont inventé l'organisation Source / Destination : ils l'ont utilisée pour eux-mêmes (DEUCE) et exportée aux USA (Bendix G15). Ils ont aussi inventé le registre d'index, qui apparait dans les machines en 1954.
C'est encore à un anglais, Wilkes de Cambridge, que l'on doit la première reflexion ordonnée sur les problèmes de logiciel, exprimée dans un livre célèbre resté longtemps la bible du programmeur de système ; on lui doit aussi la première expression du concept de microprogrammation (1958). Voir boite 153.

Cependant, si le gouvernement autorise et soutient les expériences entreprises dès 1947 par toutes les universités et beaucoup d'établissements militaires, s'il patronne même le vaste projet ACE (Automatic Computing Engine) du National Physical Laboratory, il se désintéressera rapidement du sujet lorsqu'il apparaitra que l'industrie est au travail, et en particulier il ne songera guère à équiper les ministères.
Ainsi, l'histoire de la première génération de machines au royaume Uni est celle d'une industrie pleine d'idées mais dépourvue de clients. Citons quelques noms :

IBM, constatant qu'il n'y aura pas d'administrations à équiper, n' investit pas en Grande Bretagne où elle limite son implantation à une représentation commerciale.

Ferranti est le plus dynamique des constructeurs, qui travaille en liens étroit avec l'université de Manchester et produit en petites quantités une demi-douzaine de prototypes couvrant toutes les appli- cations, mais avec très peu de débouchés.

English Electric vend une petite machine, DEUCE, qui représente la synthèse commerciale des réflexions entreprises pour la préparation du projet national avorté, la Pilot ACE.

Elliott construit quelques machines à tubes, puis mise sur une alliance américaine ; il vend aux USA son
excellente 803 et commercialise en Angleterre la 4100 de NCR.

Power-Samas et Hollerith, deux constructeurs de matériels mécanographiques, fusionnent pour former ICT, International Computers & Tabulating Co, qui commercialise des machine 1201 fortement marquées par leur origine.

EMI, General Electric Co (sans lien avec GE USA), Leo Computer, Marconi, produisent chacun quelques exemplaires de machines qui ne diffusent que très peu, même lorsque leur architecture le mériterait.

Le gouvernement, qui constate cette inefficacité, intervient pour favoriser des rapprochements et faire naître une entreprise qui mérite d'être soutenue. En effet, après l'apparition du transistor puis l'annonce des IBM 360, il sait que l'informatique est une industrie utile et viable, qui deviendra nécessaire. Le résultat d'un travail patient qui s'étale de 1959 à 1968 peut se résumer ainsi :

ICL, International Computer Ltd, est le constructeur national , dont le gouvernement possède 10,8% . Il souffre d'un sureffectif important, 35000 personnes,

à la suite des multiples fusions qui lui ont donné naissance, et de l'obligation de gérer un parc incohérent composé des héritages ICT, English Electric, EMI, Marconi, Leo et Ferranti, plus des licenses RCA (501) et Univac (1004) . En outre, il n'est pratiquement pas connu en dehors du Commonwealth et de l' Europe du Nord.

Elle ne soutient que deux gammes :

- un compatible IBM, le System /4, héritage d' English Electric.
- une famille nouvelle, la 1900, trouvée dans les dossiers de Ferranti Canada, qui va pendant dix ans constituer le cheval de bataille de la compagnie.

Ferranti a laissé à ICL ses équipes "grands systèmes" et ne s'occupe plus que d' applications industrielles (Argus) et militaires (Poseidon, Hermes).

GEC, resté en dehors des discussions, produit des calculateurs d'automatisme industriel, les GEC 40X0.

Elliott a renoncé également aux machines universelles et concentre son effort sur les applications militai- res avancées avec les 902, 903, 920.

Plessey, actionnaire important d' ICL (24,42 %) se cantonne dans les applications de l'informatique au téléphone. En 1978, elle vendra ses parts pour se procurer des liquidités, et n' apparaitra plus que comme un utilisateur temps réel de calculateurs dans des systèmes, civils ou militaires.

Diverses petites compagnies d'informatique naissent autour d'une idée ou d'une application, mais en sachant qu'elles ne seront pas aidées par l' administration et ne participeront pas aux appels d'offre, ce qui en restreint le nombre et le domaine, essentiellement la petite gestion.

Bien qu'appliquant, pendant dix à quinze ans, une politique "Buy british" au profit de ICL (26,5% du marché), la Grande-Bretagne ne découragera pas les investissements américains, et l'on verra se créer des usines et des laboratoires , notamment par Burroughs (banques) , IBM (à Hursley) et Honeywell (en Ecosse). L'investissement réalisé, ces compagnies seront consultées comme la compagnie nationale.

Dans ce nouveau cadre, ICL se développe lentement, évitant d'embaucher pour résorber progressivement ses excédents de personnel. Elle aborde prudemment le marché américain, sans grand succès jusqu'en 1975 où elle rachète l'informatique de gestion abandonnée par Singer, et commercialisant un System Ten/220 trouvé prêt au lancement.

En Europe, elle lance une nouvelle famille à l'architecture ambitieuse, les 2900, et atteint en 1978 un CA de 1 B$. Les bénéfices restent modestes, car la priorité est à l' effacement de lourdes dettes, mais la société peut consacrer 8,2% de son budget aux recherches indispensables ; en 1979, elle devient totalement privée avec le retrait du National Enterprise Board, souhaité par le gouvernement Thatcher.

Cette ICL indépendante, qui ne doit plus rien à l' Etat, est désormais en mesure de rejoindre les normes de productivité de la profession . Elle change de directeur général, pour embaucher sur un pont d'or Monsieur Robb Wilmot, qui vient de Texas Instrument UK : sa tâche est de rendre confiance à la city, qui ne croit plus à une informatique britannique.

Non seulement il mène à bien une politique de licenciements évidemment impopulaire (2000 en 1980, 5200 en 1981), mais il épure dramatiquement le catalogue et, créant pour l'avenir une provision de 78 M£, il ose se présenter devant les banques avec une perte de 133 M£ durant l'exercice 80-81.

Le sérieux de son plan rétablit la confiance. Le gouvernement ouvre une ligne de crédit de 200 M£ qui, délibérément, ne sera que légèrement entamée, et les actionnaires acceptent deux augmentations de capital de 32 puis 104 M£. Aussi peut il se lancer dans des réformes techniques, automatisation de la production, accord avec le japonais Fujitsu pour la fourniture de composants ECL dont la production nationale parait n'intéresser personne, nombreux autres petits accords sectoriels avec des constructeurs européens ou américains.
Résultat : dès 1981 / 2, ICL est en mesure d'annoncer un bénéfice, et cette situation se maintiendra dans les années suivantes, en particulier en l'année 1984 pour laquelle nous disposons de renseignements prècis.

Cette année-là, les produits anglais se vendent dans le monde entier, et ICL a un excellent taux d'exportations ; le développement du télétraitement en Angleterre est remarquable, avec un nombre de terminaux par habitants qui place le pays juste derrière les USA.
En matière de services, la Grande-Bretagne satisfait ses propres besoins, mais la très faible productivité de ses personnels lui interdire de réussir à l'étranger.

Restait l'avenir : invitée à Tokyo pour la conférence qui rendit public le programme japonais de 5ème génération, la délégation officielle britannique revint avec des conclusions alarmantes : l'informatique ronronnante pratiquée par le pays tout entier n'avait aucune chance de survivre aux prochains assauts de la concurrence étrangère, américaine ou japonaise. Le gouvernement, convaincu, créa une commission qui déposa ses conclusions en un temps record, et il décida d' en tenir compte.
Le plan de cinq ans, annoncé en 1984, s'élève à 375 M£, répartis en quatre volets : génie logiciel, technologie VLSI (englobant le plan VHPIC du Ministère de la Défense), interfaces hommes / machines, intelligence artificielle, à l'image des japonais. C'est un plan participatif, dont l'industrie doit fournir 50% .

Le drame est que l'industrie ne s'y est pas réellement intéressée, de sorte que les années suivantes ont aggravé la dépendance d' ICL par rapport à Fujitsu, son fournisseur de composants, jusqu'au moment où la société, incapable de procéder aux investissements indispensables, a du accepter ceux du japonais. Bien avant la fin du siècle, ICL n'est plus que la tête de pont de Fujitsu en Europe, cachant derrière son système d'exploitation 2900 le fait que les dernières machines sont produites sous license de ce constructeur : une situation très semblable à celle de Siemens, mais en beaucoup pire puisque les capitaux de ICL sont désormais majoritairement japonais.

La créativité britannique, cependant, n'a pas disparu, et certaines licenses anglaises, comme celle des coeurs ARM synthétisables d' Acorn, se retrouvent dans le monde entier. C'est certes flatteur, mais regret-tablement marginal.

Le bilan de l'informatique anglaise en l'an 2000 est assez sombre : sans doute une large part des besoins britanniques sont satisfaits par des machines construites sur le territoire national, probablement pas la majorité mais presque. Mais ces usines qui font travailler des ouvriers anglais ou écossais appartiennent à des capitaux étrangers.
707 - Industriels anglais de l'informatique

ACT International affirme, au moment où il crée l' Apricot, avoir derrière soi 20 années de succès au service de l'informatique. Du fait que la société est inconnue en France, on peut affirmer qu'elle faisait au mieux quelques

périphériques, peut-être seulement la fourniture de consommables ou des services marginaux.

Quoi qu'il en soit, son entrée en 1983 dans la concurrence du PC a quelque panache, même s'il apparait assez vite que son promoteur n'a pas compris les demandes du public, comme la plupart des constructeurs il faut le dire. L' Apricot est donc une sorte de portable avant la lettre, avec un écran de 40 caractères et la possibilité de se connecter à un moniteur non portable. Le calculateur est un 8086 avec option 8087, et le logiciel est MS / DOS. Voir fiche et document très illustré. Le succès n'est pas à la hauteur des espoirs, car le créateur n'a pas essayé de fabriquer un compatible XT, mais plutôt une machine meilleure, ce que la clientèle ignare ne lui demandait pas. Il semble que, nullement découragé mais prudent, le fabricant ait alors filialisé son activité Apricot avant de s'attaquer à la seconde génération.

Le XEN.i de 1986 est un compatible AT, à base de 80286 + option 80287, et vitesse sélectionnée par commutateur de 6 / 8 / 10 MHz. La machine est proposée en deux versions :

HD comporte une mémoire vive de 1 MB, extensible à 5 MB en interne, ou 11 MB dans un boitier externe. Le disque est un Winchester de 20 MB. Prix 32900 FFHT avec écran monochrome 12".

XD offre une mémoire de 2 MB, extensible comme ci-dessus, et un disque de 50 MB. Prix 42900 FFHT avec écran monochrome, 51900 FFHT avec écran couleur 640 * 350 pixels.

Les périphériques comprennent un DMA à 7 canaux, ce qui avec la disquette standard de 1,2 MB en 5,25" laisse 4 voies pour l'imprimante et autres services.

Le système d'exploitation est MS / DOS 3.2 avec le RAM BIOS de Phoenix, MS Window, MS Write, MS Paint, calendrier, bloc-notes, horloge, calculatrice, émulateur de VT 52 pour le moniteur (trop petit), GW Basic et le noyau graphique GEM. Le succès tout à fait insuffisant mit fin à l'expérience, Apricot et ACT disparaissant des publicités..

Allied Business System produit en 1973, cad avant la définition du Multibus de Intel par l' IEEE, une machine de bureau Multibus 100 qui a tenté sa chance en France, apparemment sans succès. La mémoire de seulement 32 Kmots parait faible pour une capacité affichée de 54 périphériques, et aussi pour le prix élevé de 250000 FF. Le logiciel comportait une multiprogrammation.

Amstrad Fabricant de consoles de jeux depuis 1968, ce constructeur vient au traitement de texte vers 1980 avec le PCW 8256, puis au calculateur familial avec le PC 1512 et le 1640 à disque dur. Il ne parviendra pas à atteindre les entreprises avec les PC 2000 trop fragiles, ni même avec les PC 3000 plus professionnels.

Arcturus Electronics Cette société peu connue, et dont on ne parlera pas longtemps, se manifeste en 1971 en annonçant un calculateur 16 bits dont l'architecture est familière à un français de cette époque : bloc de calcul à 4 registres dont deux peuvent servir d'index, bloc de commande avec registre d'instruction et compteur ordinal, mémoire partagée avec registre d'adresse et tampon.

La mémoire à tores de cycle 900 ns comprend 4 à 64 Kmots de 17 bits + parité, pour pouvoir loger les instructions de 17 bits, offrant un répertoire de 90 opérations. En option, multiplication / division, double prècision, virgule flottante, et décalages divers. 11 à 60 interruptions. Prix $ 9950.
Mais, bizarrement, et cela bien sûr a nuit à la machine, aucun logiciel n'est proposé.

L'année suivante, la version 18D n'est qu'une mise à jour de la machine prècédente, avec une mémoire stabilisée à 16 Kmots, un cycle amélioré à 850 ns, une alimentation réduite et moins coûteuse, un répertoire étendu par l'addition d'une microprogrammation au sens de Van der Pol, et la mise en place d'un DMA travaillant à 250 KHz sans incidence sur la performance du CPU.
Pour finir, le prix est abaissé à 8500 $, mais cela ne changera pas l'indifférence des clients.

Barr & Stroud On peut signaler que cette société, connue pour ses productions d'optique militaire (télémètres notamment), a construit à titre expérimental en 1959 une calculatrice baptisée Solidac, parce que transistorisée, qui nous est connue par un article du Computer Journal. Les caractéristiques soulignent qu'il ne s'agit pas d'un produit commercialisable : fréquence de travail 30 KHz, mémoire à tores magnétiques de 1024 * 20 bits, entrées/sorties réduites à un téléimprimeur.

Bleasdale Computer System Bien que les justifications de cette machine ne soient guère plus convain- cantes que celles d' Arcturus quelques lignes plus haut, et que son succès ait été aussi éphémère, la description est caractéristique d'une évolution de 10 ans.
Destin
e aux applications de laboratoires, susceptibles d'évolution fréquente, la machine prend place dans un chassis Multibus avec une carte CPU, une carte mémoire de 256 KB DRAM, et 5 emplacements supplémentaires : sont notamment fournis en option des cartes IEEE 488 (GPIB) et Polynet, ce dernier version du réseau Cambridge ring réalisée par Logica, ainsi qu'une carte pour deux interfaces parallèles et une autre pour huit RS 232.
La mémoire utilise des puces de 64 Kbits et peut s'étendre à 3 MB, avec au choix contrôle par parité ou par ECC. Le disque dur de 8" est 10 / 20 / 32 / 42 MB ; une disquette de 0,5 MB est possible aussi dans un coffret extérieur.
Le logiciel est l' Unix de Microsoft (Xenix ?) vendu par Logica.

Bletchley Park Cet établissement très secret relevant du Foreign Office était consacré au déchiffre- ment des messages de l'ennemi, saisis à l'occasion d'écoutes radio par exemple. Mené par des mathématiciens, le travail toujours urgent avait tout intérêt à s'appuyer sur des aides matérielles, dont les premières furent les machines Robinson, construites à l'établissement militaire de Malvern.
La première, Heath Robinson, se composait de deux lecteurs de bandes perforées à 2000 cps, contenant l'une le texte à analyser, l'autre des séquences à rechercher. L'électronique très simple combinait par des fonctions logiques les informations lues

sur les deux voies, et notait les résultats dans des compteurs, finalement imprimés sur un télétype.
Trois autres machines de même inspiration furent construites ultérieurement, baptisées Peter Robinson, Robinson & Cleaver, et SuperRobinson (1944), ce dernier à 4 bandes.

Beaucoup plus ambitieuse, Colossus, construite en 1943 par Tommy Flowers au Post Office Research Laboratory de Dollis Hill, ne comprenait pas moins de 2500 tubes electroniques pour le même genre de manipulations, en plus complexe et plus rapide . Son bon fonctionnement établi, la machine fut reproduite en dix exemplaires installés à Bletchley Park et mises en oeuvre, 24 heures sur 24 avec une très bonne fiabilité, par des membres du Women's Royal Naval Service. Les Colossus ont permis la traduction des codes Fish (Bill Tutte) et Lorenz (machine Enigma) ; deux machines seulement ont été conservées quelque temps à la fin de la guerre , puis détruites avec les plans en 1960 parce que l'existence même de ces machines semblait devoir être gardée secrète.
Ce secret devenant de moins en moins justifiable, deux anciens de Bletchley Park finirent par faire de petites révélations à la presse en 1970 et 1972 ; en novembre 93 une association d'historiens de l' Informatique, la Computer Conservation Society, et le directeur du musée des Sciences de Londres, Tony Sale, prirent la décision de reconstituer un Colossus. Compte tenu de la disparition des plans et des composants, le fait qu'une version exacte à 90% d'une de ces machines ait pu être mise en route publiquement le 6 juin 1996 dans une des salles de Bletchley Park devenu musée parait presque miraculeuse.
On retiendra de cette histoire que la première véritable calculatrice à tubes du monde a été anglaise, et qu'elle a été construite en série. Toutefois, il ne s'agissait pas d'une machine universelle, et notamment elle n'était pas réellement programmable, seulement paramètrable.

Britannia Computer Limited Cette société présente à partir de 1981 une petite gamme de machines de gestion, Microword, qui semble comporter trois niveaux :

- en bas de gamme, un traitement de texte avec 64 KB de mémoire, 2 disquettes de 350 KB, un écran sur 80 colonnes, et une machine à écrire.
- en milieu de gamme la 363 est une machine bureautique dont le logiciel est écrit en Basic ou en Microcobol. Elle comporte trois lecteurs de disquettes 1,2 MB, une ME 55 à marguerite ou une imprimante matricielle 120 cps, un écran sur 80 ou 132 colonnes.
- en haut de gamme, la 1010 est un multiposte interactif pour 6 terminaux, avec disque en cartouches 10 MB fixe + 10 MB amovible. Le logiciel interactif est écrit en Microcobol.

British Aerospace Cette société très impliquée dans les programmes de haute technologie n'a pas spécialement pour vocation de s'occuper d'informatique, et l'équipement réalisé pour les liaisons de DCA de l' armée britannique (batteries de missiles Rapier) ne parait pas très convaincant. La photographie d'une présentation de salon montre un matériel civil Hewlett Packard construit autour d'un microprocesseur Motorola 68000, des périphériques également

civils, et une liaison radio de profil plus militaire. Ce matériel doit se monter sur véhicule Rover tout terrain : on peut craindre qu'il supporte mal les déplacements en tous terrains, et certainement ni les sables du désert ni l'air marin.
Néanmoins, le matériel était prèvu pour installation en 9 / 84 dans les unités.
Autres productions occasionnelles : la gamme MCS 80, compatible Intel, est produite sous license de Titan/SESCO. A la mi 87, BAé produit aussi un monocarte MCS 1750A, compatible avec la gamme prècédente, et construit autour d'une puce Fairchild 9450A, avec 64 KB.

British Tabulating Machines Co Cette compagnie vouée à la mécanographie est l'héritière anglaise des brevets Hollerith pour la carte perforée, rècupérés par ailleurs par IBM et Bull. Elle commercialise les machines mécanographiques d' IBM, au titre d'un accord qui prend fin juste après la guerre, et n'est pas renouvelé.
Son intérêt pour l'informatique nait tout naturellement de l'exemple IBM, et prend plus particulièrement la forme d'une commande à Booth, professeur au Birbeck College de Londres, pour une copie APE (H) C de sa machine à tambour magnétique. Toutefois, pour réduire les risques, cette machine est confiée à une filiale, Computer Development Ltd (CDL).
De façon indépendante, BTM est aussi le constructeur de la machine à dékatrons du laboratoire atomique de Harwell, récupérée après remplacement par une solution plus moderne, et donnée au collège de Wolverhampton, où elle travaillera 16 ans. Cette machine de conception assez unique avait été rebaptisée WITCH, Wolverhampton Instrument for Teaching Computation from Harwell. Elle a été donnée en mars 1973 au musée de Birmingham. Elle comportait 99 totalisateurs, 6 lecteurs de bande perforée 5 trous, et une machine à écrire particulièrement lente, 1 cps.

Après ces débuts CDL conforte sa compréhension des machines en construisant HEC 2M puis HEC 4M, dont on ne sait rien sinon qu'elles reprennent le schéma de l' APE (H) C en l'adaptant aux cartes perforées. C'est cette expérience qui amènera CDL, en 1958, à construire et commercialiser HEC 1201, qui constituera son apport lors de la création d' ICT. Voir fiche.

Business Computer Ltd Cette petite société est créée en 1972 pour commercialiser une machine de gestion, Molecular 18, qui obtint rapidement un honorable succès (pour l'époque, 250 machines vendues) . Voir fiche.
La Molecular 6M qui lui succède en 1974 est simplement une réorganisation des ressources.

La société dépose son bilan en 1974, faute de trésorerie dans la période du premier choc pétrolier qui réduit les investissements. Son produit étant excellent, BCL est rachetée et devient BCSL, revendue en 1978 à Allied Business Systems, dont nous avons déjà signalé le calculateur Multibus 100 : il existe alors quelque 300 machines en service.

Le nom Molecular étant très original, il est difficile de croire que la société Molecular Computer, qui propose en 1979 des machines de gestion construites autour du microprocesseur 8086, soit indépendante de la prècédente. Voir fiche SM 200.

Ceta Electronics Le Ceta 1600 de 1970 est un rassemblement de modules reliés par cables enfichables, à des fins pédagogiques ou de laboratoire. Les quantités transportées par ces cables sont des nombres de 24 bits, circulant en série à 10 KHz. Il existe un clavier qui est lui-lême un générateur de tels nombres pour les entrées.
Il existe principalement deux types de modules, réalisés en TTL 74 : le multiplieur, fonctionnant par additions et décalages, et qui occupe 2 cartes ; et l'intégrateur qui en comprend trois. Le prototype, comprenant six multiplieurs, six intégrateurs, deux convertisseurs A/D et deux D/A, occupe une boite de 508 * 508 * 305 mm, visualidsation incluse, et se vend $ 25000. Le concept est extensible à 99 modules de chaque type.
Cette description laisse supposer que le calculateur est une sorte de DDA , et que les conversions ont pour but de relier ce processeur numérique à des phénomènes physiques, ou à la visualisation.

Computer Electronics Le CE 8000 Streaker, annoncé en 1974, n'est autre qu'une version anglaise du calculateur américain Naked Mini LSI2, parallèle sur 8 bits. Dans cette version OEM, le processeur tient sur une carte 10 * 15" (254 * 381 mm), et le chassis se complète par une mémoire de 76 KB maximum, en cartes de 4 ou 8 KB de RAM ou de ROM, cycle 1 µs.
La machine de base comprend la base de temps, une horloge temps réel, et deux canaux asynchrones ; extension possible à 6 canaux, qui peuvent commander des cartes périphériques logées dans une armoire d'extension à 9 slots.
Computer Engineering Cette société entreprend dès 1960 de réaliser des calculateurs à tambour magnétique, et son premier modèle, le CE 102, avec un tambour de 4096 à 28000 mots de 32 bits tournant à 10000 t/min, est tout à fait ambitieux. En dehors de cette mémoire, le bloc de calcul disposait de 20 mots sur tores magnétiques 10 µs, jouant un rôle de registres. La durée de l'addition, 340 µs, montre que la machine est construite autour de son tambour. Cependant, une option tardive prévoit de remplacer le tambour par 4096 mots de tores, ce qui n'est guère adapté à un bloc de calcul série. Il est aussi prévu une protection de mémoire, ce qui parait assez disproportionné.
Enfin, les entrées/sorties sont elles aussi série, LR 25, PR 33, et ME. Prix 700 à 1600 $/mois.

En 1962, cette machine un peu disproportionnée est remplacée par la CE 55, construite autour d'un tambour de 1000 mots de 16 bits, encore plus rapide, 15000 t/min, qui fait tomber la durée de l'addition à 225 µs. A part cela, on retrouve la protection de mémoire et les périphériques série à bande perforée.

Pour finir, la CE 201 de 1964 reprend le tambour d'origine porté à 32 Kmots, et les mots de 32 bits, avec l'option de 4 Kmots de tores, et la protection de mémoire. Les nouveautés, qui justifient un prix de $ 600 à 2100 par mois, sont la virgule flottante et un LR 200. A cette date, cependant, l'architecture série n'est plus guère défendable, et la compagnie abandonnera un marché qui prend désormais ses rèférences chez IBM.

Cossor Cossor est un industriel spécialisé dans la radio, et son implication dans l'informatique est tout à fait accidentelle, probable conséquence d'une commande d'équipements de communi- cation. Le calculateur CMP 9000 , dont 10 exemplaires ont été vendus en 1978 à l'aéroport de Gatwick, est construit autour du microprocesseur Texas 9900.

Database Ltd Autre produit tout à fait marginal, le Database 404 est un mini 16 bits construit en 1970 sur le thème alors expérimental du mode transactionnel. Mémoire 64 Kmots, cycle 2 µs, répertoire de 50 opérations, mais surtout 4 DMA permettant 470 KB/s au service de 16 canaux pouvant soutenir jusqu'à 256 contrôleurs de terminaux. Le produit ne devait sans doute être qu'un outil au service d'une base de données, mais en 1970 il n'existait pas de support d'un prix acceptable pour une base justifiant un tel nombre de clients.

Davies Il s'agit d'une petite entreprise de 25 ouvriers qui construit et exporte aux USA, vers 1953, un calculateur analogique de table baptisé ANSER, occupant une armoire de 90 cm de haut. De haut en bas, on y trouve les panneaux suivants :

- un à quatre chassis de chacun 5 amplificateurs à courant continu, à base de tubes 12AX7. Les signaux se situent entre + et - 50 Volts, avec un courant de 2,5 mA, qui peut être porté à 10 mA par enfichage d'un étage de puissance. L'ampli done un gain de 10000, avec un déphasage qui ne dépasse pas 1° à 10 KHz, et une dérive inférieure à 5 mV/heure.

Chaque emplacement permet l'introduction de deux blocs enfichables pris parmi 20 types différents pour intégration, différentiation, sommation. Pour l'intégration, on dispose de RC = 1 - 0,1 - 0,01 - 0,001 . En outre, sont prévues deux jacks d'entrée, deux jacks de sortie, un jack de test et un bouton de calibration.

- un panneau de 10 potentiomètres dont le réglage se fait par équilibrage avec un hélipot de rèférence situé en bas.
- une alimentation règulée fournissant les 50 V de rèférence, les tensions continues pour les amplis, et logeant aussi le potentiomètre de rèférence.

Ce petit matériel était vendu $ 2070, auxquels il fallait ajouter quelque 500 $ de composants enfichables, rèsistances, capacités, ainsi que quelques non linéaires.

Decca est née pendant la guerre pour la matérialisation d'une idée : un système de navigation à moyenne portée permettant aux bombardiers de nuit de se localiser au dessus de l' Europe du Nord. Ce système est resté en action autour des iles britanniques plusieurs années après la guerre, avant de disparaître, remplacé par les systèmes américains plus performants, Loran et Omega.

La license du système Decca avait été prise en France par CSF et en Allemagne par Telefunken, et a donné lieu à plusieurs réalisations dans ces deux pays, notamment un calculateur Omnitrac, d'abord en version Mk 1 à tambour magnétique, puis en version Mk2 utilisant 4 Kmots de mémoire à tores. Voir fiche avec photo.

Par la suite, Decca s'est efforcée de continuer à justifier son existence en proposant TANS, Tactical Air Navigation System, qui reprenait les mêmes principes en offrant

une plus grande précision au prix éventuel d'une moindre portée. Le calculateur correspondant se présente en boite cubique de 6,1 Kg contenant 8 K * 8 bits, dont la face avant présente deux lignes de 8 caractères en LED et 21 poussoirs dont un clavier décimal pour déclarer les coordonnées de l'objectif. Le système devait pouvoir se raccorder au radar doppler de l'avion. Consommation 35 W en 28 VCC.

Dicoll Electronics Ce fabricant de terminaux à écran n'a pas rèsisté , en 1986, à la tentation de transformer son produit vendu aux militaires en un véritable PC, offrant des possibilités de travaux techniques en local ; on peut trouver audacieuse l'allusion à l'analyse de sonar et à la poursuite de missiles, qui figure dans la publicité. Voir fiche avec photo.

Digico Ltd Cette société propose en 1968 le Micro 16, un calculateur de laboratoire 16 bits, construit avec le soutien de la National Research Development Corporation, organisme étatique de soutien à la recherche. Prix de base $ 10000 avec un téléimprimeur à 10 cps. Commercialisation entreprise aux USA en même temps qu'en Grande-Bretagne.
Par souci d'économie, le bloc de calcul, construit avec des circuits DTL 930 de Fairchild, est série/parallèle par 4 bits. et tout à fait minimal : accumulateur, bit de report, registre d'instruction et compteur ordinal. Une extension à $ 1300 autorise multiplication et division.
La mémoire de 4 à 64 Kmots en tores magnétiques offre un cycle de 6 µs qui conduit à un temps d'addittion de 20 µs ; une option à cycle de 2 µs fait tomber cette durée à 14 µs. L'adressage est limité à 12 bits, ce qui oblige à n'avoir à chaque instant qu'une page active de 4 Kmots, qu'il faut changer par une opération spécifique. Une autre extension à $ 1700 comprend un lecteur rapide de bande perforée et un canal simultané fonctionnant au profit de l'un quelconque des 64 périphériques possibles, reliés en standard à la mémoire.

Grâce à son soutien, ce produit assez ordinaire survit quelques années et , en 1971, Digico en construit une version compatible à architecture parallèle, mais avec le même jeu très pauvre de registres. C'est le Micro 16P. La mémoire 4 à 16 Kmots ayant adopté le cycle de 2 µs, l'addition dure maintenant 4 µs. Il y a toujours 64 canaux mutuellement exclusifs. Le prix de base est maintenant 11750 $.
Nombreuses options : jeu de 16 niveaux d'interruptions, multiplication / division, manipulation de bits, tambour magnétique de 16 à 64 Kmots, lecteur de bandes rapide, multiplexeur 32 voies, bande magnétique, convertisseurs A/D et D/A, horloge temps réel, transmissions.

La société existe toujours en 1976, où elle annonce le Micro 16E, qui se présente comme une boite de 5,25 " (133 mm) de haut, dans laquelle on trouve DMA, interruptions multiniveau, RTC, partitionnement de la mémoire, interfaces pour un téléimprimeur et pour un lecteur de cartes Pullman (petit modèle de table), un bootstrap, et le couple d'interruptions power fail / restart : bref, les standards du petit calculateur temps réel, tous périphériques exclus.
Prix : 4870 £ pour le calculateur avec 8 Kmots de mémoire, un lecteur de disquettes et un écran / clavier.

Digital System Cette sociéte de Portsmouth propose le P240, un calculateur 24 bits à mémoire MOS, destiné aux applications temps réel des services publics, tels que la police et les pompiers. Clientèle probablement assurée mais limitée, le choix d'un mot assez long influant sur le prix.

Dobbie Mc Innes est un fabricant de périphériques dont nous connaissons quelques produits, brièvement décrits ci-dessous :

Mk I est un multiplieur mixte de conversion D / A commandé par relais. C'est un des premiers produits de la firme, datant de l'époque du calcul analogique.

Mk II est un lecteur de bande perforée 5 trous, accompagné d'un sélecteur de code qui permet d'effectuer des recherches sur la bande.

1010 est un traceur 10 * 10" (254 * 254 mm) qui est proposé en deux versions, la plus ancienne entiè- rement analogique, la plus récente comportant des parties numériques.

1018 est un traceur 10 * 18" (254 * 457 mm) contemporain du prècédent, avec les mêmes variantes.

3018 est un traceur 30 * 18" (762 * 457 mm) purement analogique, proposé en multiples versions à un ou deux chariots.

3030 est une table traçante de 30 * 30" (768 * 768 mm) purement analogique, existant en versions à un ou deux chariots.

Comme le montre cette courte liste, Dobbie Mc Innes était très marqué par le calcul analogique : la société ne lui a pas survécu, malgré ses très modestes tentatives d'adaptation au numérique.

DSP Design est apparemment un bureau d'études qui a choisi de créer des cartes enfichables pour divers calculateurs ; celle qui est décrite ici est destinée au bus d'un PC/XT qu'il s'agit de renforcer ou même de renouveler totalement.

La carte GCAT, annoncée en 12 / 92, mesure 86 * 65 * 20 mm, fonctionne à 14 MHz, et coûte 4,7 KFFHT. On y trouve, autour d'un microprocesseur F8680 de Chips & Technology :

- 1 MB de DRAM en barettes
- 256 KB de SRAM
- 512 KB d' EPROM ou de Flash contenant notamment le BIOS
- un contrôleur d'écran, CGA ou LCD 640 * 200 pixels
- un haut-parleur et une horloge
- un connecteur PCMCIA
- et une sortie série pour clavier, écran et RS 232C, sans le connecteur cependant.

Le même constructeur propose en outre une seconde carte de même format et d'épaisseur 35 mm qui peut prdendre place jointive et contient :

- un contrôleur de disquette
- un contrôleur IDE pour disque dur
- un boitier A / D à 8 voies, type LM 12458 de National Semiconductors
- et une carte PCMCIA de mémoire complémentaire

Le logiciel nécessaire à l'exploitation de ces ressources sera compilé sur un PC extérieur, puis intégré dans la mémoire flash.

DTC Il s'agit, comme dans tous les pays du monde, d'un constructeur opportuniste profitant à la fois de l'arrivée des microprocesseurs et de celle de CP/M, le système d'exploitation de Digital Research. Dans une boite posée sur la

table, on trouve donc une carte CPU 8 bits à base de 8085 A2, une mémoire de 64 KB, un socle pour puce de 2 KB ROM, 4 sorties série RS 232C, deux lecteurs de minifloppy BASF représentant un total de 300 KB.
Le logiciel fourni comprend CP / M, un interprèteur Business Basic, et l' Extended Basic de Microsoft.

EMI Electronics Ltd EMI est dans l'immédiat après-guerre un éditeur de musique, semble-t'il. Son ouverture à l'électronique est une nécessité, l'intérêt pour les ordinateurs purement occasionnel. La première machine étudiée par la nouvelle filiale est plutôt un succès, puisque vendue à 20 exemplaires, bien que ses performances, quelques milliers d'opérations par seconde, soient tout à fait modestes. Les périphériques, assez complets, sont achetés en OEM. Voir fiche.

EMI se lance aussi dans la recherche et met au point, avec FRED, Figure Reading Electronic Device, une méthode de lecture optique ou magnétique qui préfigure le futur système international CMC 7 des lecteurs de chèques. Voir un court article dans la fiche E 1100.

EMI se lance alors, deux ans plus tard, et sur crèdits de la NRDC, dans l'étude d'une seconde machine visant le monde de la gestion, et dotée à cet effet d'opérations de manipulation de symboles. Cependant, à une époque où la gestion est complètement satisfaite par les 1401 d' IBM, la machine ne remporte aucun succès ; trois exemplaires seront produits.
C'est pourquoi EMI ne fera guère de difficulté lorsque le gouvernement, cherchant à éviter les gaspillages et à organiser une industrie informatique nationale, suggèrera à EMI de vendre à ICT, nouvellement constituée, sa filiale informatique et son petit parc de 23 machines.

C'est beaucoup plus tard, en 1979, et dans un contexte complètement changé, que EMI fusionnera avec Thorn pour constituer un conglomérat de 100000 personnes extrèmement diversifié, dont le groupe Engineering comporte, depuis 1982, une division Information Technology. Celle-ci interviendra sur le marché européen avec son petit ordinateur de table WICAT. La ressemblance de celui-ci avec les terminaux de Dicoll Electronics, présentés plus haut, est trop frappante pour être le fait du hasard. Un peu plus tard, il y aura un portable intitulé Liberator. Mais, au total, le groupe ne souhaitera pas se lancer dans la guerre des PC, et ses produits resteront marginaux.

Eurologic System Ltd est un constructeur de mémoires de masse, utilisant des modules de disques du marché et fournissant des sous-ensembles à grande fiabilité pour cause d'organisation RAID. Nous le connaissons à travers une représentation en France, qui montre surtout le souci d'ouverture vers le plus grand nombre possible de constructeurs. Vers 1995.
Le module est un groupe de 7 disques enfichables plus deux positions vides, acceptant les organisations RAID 0, 3 ou 5 dans les capacités de 5 à 120 GB. Un disque de secours est inclus dans chaque module, enfichable à chaud, la reconfiguration étant automatique. Le logiciel RCM permet de gérer, soit localement, soit à travers un réseau, les paramètres d'optimisation et les messages d'erreur.
Le produit est proposé en deux variantes, le Mle 200 pour un canal et le module 300 pour 4 canaux. Le 300 accepte trois interfaces CPU , qui lui permettent d'être

compatible avec DEC, Sun, IBM RS 6000, Novell, Hewlett-Packard, Silicon Graphic, etc...

Feedback Instrument Ltd Cette société ne nous est connue que par une seule production de 1970, un calculateur d'enseignement dont tous les registres sont rappelés par des groupes de lampes et des schémas en façade. Voir fiche et photos.
Ce matériel, Abacus, est une modernisation d'un prototype construit par Elliott pour le collège de Battersea.

Foxboro - Yoxall Cette société semble être une émanation de la société américaine Foxboro, dont elle présente en 1971 le calculateur de process control FOX 1, 24 bits, surpuissant - voir fiche USA - et en 1972 le modèle Fox 2, 16 bits . La photographie du FOX 2 dont nous disposons montre manifestement un matériel d'origine américaine, avec minicalculateur en rack, machine à écrire IBM à boule, et télétype. Les prix vont de 25000 à 50000 £ . Voir fiche.

General Post Office Cet organisme officiel ne se préoccupe pas d'ordinateurs, tout au moins dans les débuts de l'informatique, mais il considère de sa responsabilité de produire des modems pour autoriser les transmissions de données. Deux services sont disponibles dans ces premiers temps: DATEL comprenant des modems de 100, 200, ou 600 bauds, et Wideband qui comprend des modems synchrones de 48 à 240 Kbauds.

Husky Computer Ltd construit un ordinateur de poche plat, au format A5, baptisé Hunter. Cet appareil, dont nous avons une photo, est intégré par Racal Communications comme terminal dans sa proposition à Singapour pour le système de communication tactique Bold Eagle.
Le Hunter, qui pèse 1300 g, comporte une mémoire de 208 KB, un écran LCD de 8 * 40 caractères, et un clavier de 58 touches. Husky est responsable de l'écriture du programme d'émulation qui permet au Hunter d'apparaître comme un terminal VT 100.

Information Computer Ltd est une société anglaise, filiale de la Magnetic Head Corporation, créée en 1970 à New York par une équipe anglaise, sans doute afin de commercia- liser des têtes magnétiques pour disques, à en juger par son nom.
Le produit proposé en Angleterre par IC est un système MULTUM, comportant un calculateur baptisé ALP, en trois versions :
ALP 1 comporte 7 modes d'adressage, un registre de calcul, et un répertoire de 85 opérations. Il est vendu $ 11500 avec 8 KB de mémoire.
ALP 2 comporte 15 modes d'adressage, la mémoire virtuelle, et un répertoire de 135 opérations. Il est vendu $ 14000 avec 8 KB de mémoire.

ALP 3 ajoute à ce dernier la virgule flottante, et coûte $ 15000 avec 8 KB de mémoire. Les modules supplémentaires de 8 KB coûtent $ 3750.
Les circuits sont réalisés en TTL.
La mémoire est construite à base de modules à tores de 8 Kmots de 16 bits, avec un cycle de 650 ns. 8 modules forment un bloc pourvu d'une porte vers le CPU, et la mémoire peut comporter 4 blocs simultanés, pour accès par des IOP en plus du CPU.
L' IOP est un processeur autonome capable d'un maximum de 32 canaux, pour 32 à 128 périphériques. Il existe aussi un concentrateur pour un maximum de 64 lignes asynchrones.
Le fond de panier est un multiplexeur modulaire asynchrone pour un maximum de 13 cartes : processeur, mémoire, contrôleur . Le prix du chassis est $ 450 par carte enfichable.
Le logiciel comprend un système d'exploitation , soit un RTOS, soit un DOS, et deux langages : un compilateur Fortran et un interprèteur Basic.

Inmos a été fondée en 1978 par Ian Barron sur un concept radicalement nouveau : un microproces- seur de caractère universel, mais conçu dès l'origine pour coopérer avec ses semblables dans la construction d'une très grande puissance de calcul. Le concept se concrètise effectivement en 1982 avec le Transputer T225, processeur 16 bits. Ce qui apparait le plus important, a posteriori, dans cette architecture, est la présence de 4 liens série programmables indépendamment, avec lesquels il est possible de créer des matrices de processeurs. L'idée parut si novatrice et si utile que le français SGS Thomson prit la license du
T225, bien que n'ayant pour le moment aucun projet de parallélisme., et bien que le mot de 16 bits ne soit pas cohérent avec un projet de très grande puissance de calcul.
Dans les années suivantes, ce premier produit a donné naissance aux microprocesseurs suivants :

T222, contenant 4 KB de SRAM, le processeur, et une interface bus multiplexée 16 bits capable de 20 MB/s, à laquelle s'ajoutent les 4 liens bidirectionnels série à 2,4 MB/s.

T212, version réduite commercialisée pour $ 350 en 1 / 86, contenant 2 KB de SRAM, le même proces- seur, et des liens à 1,6 MB/s.

M212 est une version spécialisée du T212, auquel elle ajoute 4 KB de ROM. Côté entrées/sorties, elle ne contient que deux liens série complets, plus un lien spécialisé organisé en deux voies séparées indépendantes 8 bits, avec un contrôleur capable des disques Seagate 506 / 412 et SA 400 / 450, y compris les circuits nécessaires aux contrôles ECC et CRC. Prix $ 200 en 2 /86 .

Inmos définit en outre et fait fabriquer des circuits spécialisés pour faciliter les connexions des liens série soit entre deux transputers distants, soit avec les canaux de microprocesseurs plus classiques : C011 et 12 adaptateurs de canaux, C004 crossbar pour 32 * 32 liens, par exemple.

C011 est une puce de conversion série / parallèle 8 bits, travaillant à 10 ou 20 Mbit/s du côté série, consommant 120 mW, et compatible TTL ou CMOS, présenté en DIL 28 broches. Une des broches permet de choisir entre deux modes permanents d'exploitation :

- un mode bus bidirectionnel dont les registres sont des adresses de mémoire, avec possibilité d'interruption, et interface trois états.

- un mode périphérique avec deux bus In et Out pratiquement indépendants

C012 est le même circuit en boitier 24 broches, avec seulement le mode bus.

C004 est un crossbar pour 32 liens série, consommant 1 W et présenté en boitier PGA 84 broches ; la traversée du commutateur coûte 1,75 temps de bit sur chaque lien concerné. Les liens sont compatibles TTL et, pour les distances supérieures à 300 mm, doivent être fermés sur une résistance de 100 ohms.

La commande d'une commutation se fait sur une interface à 3 fils série, config in, config out, choix de vitesse (10 ou 20 Mbit/s), et comprend trois bytes de message pour établir, interroger ou supprimer une connection entre un parmi 32 liens d'entrée et un parmi 32 liens de sortie, sans toucher aux autres liaisons en cours.

En 1983, Inmos récidive en annonçant un T414 32 bits, compatible et surtout conservant la même philosophie, qui sortira effectivement en 1985. C'est un processeur de 20 Mips, avec une synchro 50 ns qui en souligne la simplicité conceptuelle (une instruction par CP !). On trouve aussi sur la puce une mémoire de travail de 2 KB de SRAM, deux timers battant 1 et 64 µs, et les quatre liens à 1,6 MB/s. La consommation s'établit à 500 mW.

Un logiciel compatible est annoncé en même temps, le multitâche OCCAM dont l' objectif est de décrire les parallélismes intrinsèques aux applications "temps réel" auxquelles sont destinés les Transputers. Suivront :

T424 (1986) reprend la même architecture avec une mémoire SRAM portée à 4 KB. C'est une puce CMOS à géométrie 2 µ, qui loge 250000 transistors dans 45 mm², consomme 900 mW, et se présente dans un boitier 84 broches, à cause de la multiplicité des bus :

80 MB/s sur le bus interne d'accès aux SRAM.
25 MB/s sur le bus externe 32 bits, qui peut adresser 4 GB.
4 MB/s sur un bus multiplexé 8 bits.
et les 4 liens série full duplex à 1,6 MB/s.

Le processeur exécute 10 Mips.

T425 (1988) développe le même thème à 25 MHz avec une synchro 40 ns. Rétrospectivement, puisque nous possèdons la notice de ce dernier, nous pouvons dire que le T425 est la version virgule fixe du futur T800.

En 1989 l'intérêt de Thomson pour Inmos s'est renforcé, et finalement l'entreprise est achetée par la société française. Son bilan ne parait pas à la hauteur de la publicité qui lui est faite, puisque les statistiques font état de seulement 200000 composants T800 et T414 vendus à travers le monde, dont 62000 T800 en 1989. Le T800 est vendu $ 146.

Le T800, dont nous avons une notice en anglais qui consacre d'ailleurs un chapitre aux généralités de la famille, ne diffère du T425 que par l'incorporation d'un FPU. La documentation officielle détaillée dont nous disposons souligne la simultanéité du FPU et du CPU, ce dernier faisant les calculs d'adresse pour le compte du système. Voir fiche.

Les années suivantes voient Inmos faire lentement son trou dans un petit nombre d'applications de type temps réel, et devenir profitable. Un chiffre d'affaires de M$ 40

est cité pour 1992 . L'une des activités qui ont permi cette survie consiste dans l'acceptation de contrats de sous-traitance : c'est ainsi que, en 10 / 91, Inmos a été chargée par IBM de produire pour son compte les puces qui matérialisent l'interface XGA de visualisation.

IMS G200 contient le coprocesseur graphique, conçu pour les couches Windows ou Presentation Management du système d'exploitation : ce processeur sait faire le tracé de lignes ou le remplissage de zones, ainsi que le transfert-bloc de pixels. La puce contient aussi une interface vers le bus MCA, un contrôleur d'écran et de mémoire VRAM ; les transferts correspondants s'effectuent à travers deux tampons externes, adresses et données.

IMS G190 contient précisément ces tampons, ainsi que le sérialiseur qui recueille ces sorties VRAM pour les transformer en signaux video. On y trouve aussi la palette, table de conversion entre le code du pixel et la sélection de couleur, à travers trois convertisseurs N / A 6 bits. On y trouve encore le mécanisme d'incrustation, par lequel le contrôleur graphique peut superposer au fond un symbole 64 * 64, caractère ou curseur, recevant d'ailleurs d'une mémoire externe le code à présenter.
Les deux puces ci-dessus reçoivent leurs ordres du processeur x86 à travers des registres de commande qui lui apparaissent comme des adresses d'entrées/sorties (mapping).

Lent à mettre au point, le successeur du T800, le compatible T9000 est annoncé en 4 / 93. Réalisé en CMOS 0,8 µ, c'est un 32 bits qui groupe 3,3 Mtransistors dans 10 * 20 mm, y compris un cache de 16 KB ; il travaille à 50 MHz et peut délivrer 200 Mips ou 25 MFlops, et ses quatre liens série travaillent à 100 Mbit/s. Le pipeline permet d'avoir jusqu'à 8 opérations à des degrés divers d'avancement, dans 6 processeurs dont le CPU 32 bits, le FPU 64 bits, et les 4 canaux virtuels de communication.
Le logiciel a fait d'importants progrès qui contribuent à une meilleure diffusion des techniques implicites dans ces machines : outre OCCAM, il existe maintenant des compilateurs C et C++, et des programmes de développement sur Sunstation et sur PC.
Le T9000, dix fois plus puissant que le T800, est échantillonné à 685 $.

Probablement à cause du soutien de Thomson, Inmos existe toujours en 1995, sans pourtant qu'on évoque de grosse application. Les études portent, cette année-là, sur un transputer 64 bits, contenant 10 Mtransistors, réalisable en CMOS géométrie 0,5 ou 0,35 µ, et accompagné de composants de soutien, tels que cache, processeur de communication programmable, routeur de lien, coprocesseur de virgule flottante, processeur video. On ne sait ce qu'il est advenu de ce programme.

Integrated Computer Ltd semble être un groupe d'enseignants qui a décidé de matérialiser son support d'enseignement sous une forme commercialisable. Le support en question est une carte de circuits imprimés construite autour d'un m manuels.
Voir document publicitaire illustré en boite 156.

Integrated Microproducts est une firme opportuniste qui réalise, en 1985, un calculateur universitaire autour d'un microprocesseur 68020 et d'une mémoire DRAM de 2 à 8 MB. Le bus central porte également deux contrôleurs d'entrée/sortie, construits chacun autour d'un 68000, auxquels peuvent se raccorder jusqu'à 30 terminaux. La puissance est estimée à 8 Mips, sur la base des particularités du 68020, qui doit travailler de ce fait à 20 MHz au moins.
Le logiciel est, bien entendu, Unix. Le produit, qui n'a pas eu grand succès, était baptisé Mentor.

Kode Ltd ne nous est connu que comme un fournisseur, dans les années 1970, de produits périphériques conçus autour de la bande perforée. On peut évoquer plus particulièrement le Kode 77 de 1970, une perforatrice / vérificatrice de bandes comprenant clavier, lecteur et perfo. L' UKPV 72 semble viser exactement le même but et, d'après son numéro, être un peu plus ancien.

Logicraft Products ne nous est connue que par son offre, en 1980, d'un portable construit autour d'un microprocesseur 386 + 387. Un peu lourd avec 7 Kg, et n'englobant que des services limités. Voir fiche illustrée.

Loughborough Sound Image Créée en 1983 dans la petite ville de Loughboro, Leicestershire, cette société est un équipementier qui a choisi de monter sur cartes standard pour PC ou pour chassis VME les DSP fabriqués aux USA par Texas Instruments, et par quelques autres.
Cette société LSI suit de très près l'actualité des produits DSP. Nous trouverons ci-après un échantillonnage de ses productions :

PCS / 56001 (1987) est une carte pour PC, sur laquelle sont rassemblés:

- un processeur Motorola DSP 56001 à 20 MHz
- trois mémoires SRAM de 64K * 24 bits, pour X, Y et P.
- deux convertisseurs A/D et deux D / A 16 bits, capables au mieux de 153 Kech/s.
- une interface série SSI pouvant suivre 5 MHz
- une interface ISA 8 bits, avec 16 adresse en mémoire Host et 6 interruptions. Le PC peut interrompre le 56001.

Cette carte est fournie avec un logiciel qui comprend les bibliothèques de LSZI et de Motorola, un progiciel CLASA de Motorola, et un progiciel de simulation Hypersignal. Le logiciel de base comprend assembleur, éditeur de lien, simulateur, compilateur C ; le déboguage se fait en assembleur sous Windows.

Il existe une variante sans A/D ni D/A, avec CPU 27 MHz, baptisée PCP / 56K.

PCS / 320C25 (1987) est une carte pour PC cotenant :

- un processeur TMS 320C25 à 40 MHz.
- un port série à 5 Mbit/s
- un bus parallèle interne qui dessert jusqu'à 64K * 16 bits de SRAM programme, jusqu'à 64K * 16 bits de SRAM données, un DSPLink d'expansion I/O à 2,5 Mmots/s, un canal A/D au choix 12 bits/13 µs, 14 bits 15 µs ou 16 bits 17 µs, un canal D/A 16 bits / 3 µs.
- une interface ISA 8 bits vers un PC / XT

Logiciel comme ci-dessus bien que provenant de Texas.

Variantes : carte de calcul avec moins de mémoire et ni A/D ni D/A.

carte de mise au point équipée d'un C50 à 40 ou 57 MHz, avec zone de prototyping pour l'usager et interface ISA 16 bits à travers 4K * 16 bits de mémoire double accès.

PCS / 320C30 (1990) est toujours une carte pour PC, contenant :

- CPU TMS 320C30 à 33 MHz
- bus mémoire qui dessert 64 à 192 K * 32 bits de SRAM locale zero wait state

64 à 128 K * 32 bits de SRAM 1 wait state double accès, interface PC.

et en externe, jusqu'à 4M * 32 bits de DRAM capable de 16,66 Mmots/s.

- bus DSPLink 16 bits parallèles, jusqu'à 5 Mmots/s, qui dessert en local deux A/DE 16 bits du type BB PCM 78, et deux D/A 16 bits du type BB PCM 56, maxi 150 Kech/s.
- deux interfaces série synchrones jusqu'à 8,33 Mbit/s.
- l'interface ISA 8 bits, 6 interruptions, du PC.

Logiciel comme ci-dessus.

Variantes : carte C31 avec plus de mémoire locale, varte de prototyping avec emplacement pour circuits de l'usager.

PCS / DSP32C (1991) est toujours une carte pour PC, comprenant :

- un microprocesseur DSP32C de ATT, 50 MHz soit 80 ns par instruction.
- une zone A de mémoire, 32 à 512K * 32 bits de SRAM 2 wait state.
- une zone B de mémoire, 8K * 32 bits, SRAM zéro wait state.
- un DSPLink à 3,33 Mmots/s .
- deux A/D et deux D/A 16 bits, 160 Kech/s .
- un port série sur la face avant, cachant regrouper 8, 16, 24 ou 32 bits.
- une interface ISA 16 bits de PC/AT, associée aux DMA 5 à 7 du PC et à 4 interruptions. Le PC peut en sens inverse interrompre le DSP.

Logiciel comprenant assembleur, compilateur C pour la virgule flottante, bibliothèque LSI avec 87 fonctions, et deux débogueurs fonctionnant sous Windows, de prix et raffinementds différents. Il y a aussi la simulation Hypersignal.

Variante : carte de prototyping comprenant 1280 adresses de mémoire utilisateur, et ni A/D ni D/A.

carte pour application téléphonique contenant deux mémoires A et B de 256 K * 32 bits, un codec capable de 960 KHz sur 15 bits, et une interface de ligne isolée optiquement.

PCS / 96002 (1992) est toujours une carte PC contenant :

- un DSP Motorola 96002 à 33 ou 40 MHz.
- 2 ports A et B avec chacun jusqu'à 640 K * 32 bits de SRAM sur connecteur Motoway, 66 MB/s, 33 MHz.
- une interface DSPLink capable de 5M * 16 bits par seconde.
- deux codeurs Motorola DSP56ADC16 delta sigma, capables de 100 Kech/s * 16 bits ou 400 * 12.
- deux décodeurs 16 bits
- une interface ISA 16 bits à travezrs 2K * 16 bits de mémoire double accès avec 6 interruptions.

Logiciel : progiciel Motorola assembleur / relieur / simulateur, compilateur C optimiseur d' Intermetrics, bibliothèques de LSI et de Motorola, débogueur Mon96 fonctionnant en assembleur, ou View96 travaillant sous Windows.

DBV 44 (1993) est une carte VME standard destinée au traitement d'images, contenant :

- quatre socles disposés en anneau pour des cartes Texas TIM 40.
- trois portes ramenées en face AV pour chacun des processeurs
- un bus d'extension DBeX32 pour collecte de données à travers les cartes maison d'entrée/sortie.

Les cartes TIM40 sont des cartes standard 10,7 * 6,4 cm dont chacune contient un DSP TMS 320C40 avec de la mémoire, selon diverses variantes depuis 384 KB SRAM jusqu'à 64 MB DRAM. Le total représente une capacité de 200 MFlops. Le JTAG ramené sur la face AV permet le déboguage de l'anneau de C40 en C ou en assembleur, à travers le système de développement XDS.

Variantes : il existe bien d'autres cartes VME pour les processeurs Texas 320C80 et C31, Motorola 56001 et 96002, ainsi que des cartes d'entrées/sorties pour les bus DBeX32 et DSPLink.

QPC 40 (1993) est une carte PC standard pour traitement d'images, contenant :

- les mêmes socles pour quatre cartes TIM 40, et le même JTAG.
- un bus d'extension de mesures, DSPLink 33 MB/s sur 32 bits.
- 18 connecteurs de communication, pour l'accès individuel aux DSP.

Logiciels : RTOS Virtuoso de IS, ou SPOX de Spectron Microsystem
Compilateur C et assembleur de Texas Instruments
Bibliothèque DSP de LSI
Débogueur DB40C en langage source
Compilateur C++ de Tartan, ou Parallel C de 3L .

Variantes : autres cartes DPC/C40B à deuc DSP, ou PC/C40 EVM à un DSP, avec mémoire.

MVP EVM (1994) est une carte VME 64 bits grand format, consacrée au DSP exceptionnel de Texas, le MVP ou TMS320C80 qui est un groupement de 4 DSP. Voir fiche.

LEO Computers Ltd Dès 1950, la célèbre firme d'épicerie et thés Lyons se rend compte que l'ordinateur devrait rendre d'importants services à la distribution. Pour expérimenter ces méthodes sur lesquelles on n'avait aucune lueur, la société prend le risque de créer une filiale Lyons Electronic Office, qui se lance dans la construction d'un prototype.
La technologie est celle des lignes à mercure, sans qu'on sache si l'inspiration venait directement d'Univac, ou des travaux du NPL sur Pilot ACE. Quoi qu'il en soit, le prototype LEO I a été mis en service en 1954, et une ou deux années de plus ont été consacrées à la définition d'un logiciel.

En 1956, le concept est reconnu viable, et la filiale est élevée au rang de société, LEO Computer Ltd, qui va effectivement produire et installer 11 LEO II très voisins du prototype, puis une quinzaine de LEO III transistorisés. Ces machines étaient aussi honorables que leurs divers contemporains, mais il était clair que l'électronique n'était pas la vocation des Etablissements Lyons, et que la rentabilité était faible ou nulle. Aussi la société ne fit aucune difficulté pour céder sa filiale en vue de la création, sous l'égide du gouvernement, de la société EELM, English

Electric / Leo / Marconi, qui se lancera dans la création d'un compatible IBM sous license RCA. Voir trois fiches.

Meiko Ltd s'est créée dans l'enthousiasme qui a suivi l'invention du Transputer par Inmos, en vue d'utiliser celui-ci dans la construction d'un calculateur parallèle, la Computing Surface.
Cette machine est construite à base de transputer T414, dont les cartes prennent place dans une armoire prévue pour 40 slots Eurocard. En 1985, lors de l'annonce, les cartes suivantes existaient :

- carte mémoire, contenant 1 transputer et 2 MB de DRAM 120 ns
- carte de calcul, contenant 4 Transputers associés chacun à 48 KB de SRAM. Chaque Transputer consacre un lien aux trois autres, de sorte que 4 liens existent vers l'extérieur.
- carte graphique, contenant deux Transputers associés chacun à 16 KB de SRAM, 4 contrôleurs NEC 7220, et la puce Inmos G170 de recherche couleur, qui peut travailler sur un balayage video.
- carte d'entrées/sorties, contenant un Transputer avec 16 KB de SRAM et 32 KB d' EPROM, et servant deux interfaces RS 232 et une interface IEEE 488.
- la carte de calcul n'est pas négligeable, mais elle n'est pas non plus très puissante, de sorte qu'une carte scientifique, à base de puces Weitek travaillant en virgule flottante, était à l'étude.

Le logiciel associé comportait le système de développement Inmos fonctionnant sur VAX / VMS, PC ou 68000, et sachant notamment traiter le langage OCCAM. Il pouvait prendre en charge entre 4 et 1024 processeurs, soit 1 à 256 cartes de calcul, formant matrice 16 * 16.

Estimant que le marché européen ne suffisait pas à son développement, Meiko s'introduit aux USA en créant une société Meiko Scientific qui commercialise la CS1 dans une version adaptée à ce marché. La version américaine de 1989, à base de Transputer T800 et de Intel i860, n'a aucun rapport que de nom avec l'original, et selon toute apparence, c'est elle qui s'est vendue à une centaine d'exemplaires sur trois ans, selon les statistiques de International Data Corp.
Dès 1992 on perçoit sur celles-ci que l'engouement initial s'affaiblit, et pour survivre en 1994, Meiko doit s'associer avec d'autres sociétés qui ont cru au calcul parallèle et au Transputer, à savoir Parsys en Angleterre et Telmat en France.
La CS2 comporte des noeuds formés d'un SuperSparc à 45 MHz gérant un ou deux pipelines vectoriels d'origine Fujitsu, capables de 200 MFlops, ainsi qu'une mémoire de 64 MB et, s'il y a lieu, des disques jusqu'à 1,2 GB. Leur interconnexion est assurée par un réseau reconfigurable à base de Transputers, travaillant à 50 MB/s.
On connait quelques succès de ce produit : Livermore aux USA, le CERN à Genève pour un modèle qui grossira de 8 à 32 noeuds, et le CERFACS de Toulouse fort de 64 noeuds et destiné à la météo. Néanmoins, c'était tout à fait insuffisant pour survivre, et il n'y aura pas de CS3.

Melcom System Ltd semble être une filiale du japonais Mitsubishi, créée pour une expérience d'introduction sur le marché européen. Il s'agit d'un SBS 16 bits, avec 8 à 64 Kmots de mémoire et jusqu'à 64 périphériques parmi

lesquels un écran de 1998 caractères, une imprimante thermique associée, une imprimante parallèle , et jusqu'à 4 disques de 25 Mbits.
Fournie avec un système de multiprogrammation, un assembleur, un compilateur conversationnel, et quelques applications. Pas plus en Europe qu'aux USA, cette expérience n'aura de suite.

Metropolitan Vickers est une société du groupe Vickers (chantiers navals, armement) qui travaille dans l'équipement électrique et s'est essayée, dès les premières annonces américaines touchant aux machines à calculer, à cette nouvelle technologie. Le fait que son premier produit, la 950, utilise une logique à transistors, montre qu'il y a tout de même eu une notable période d'attente, mais que, dès l'apparition du nouveau composant a été bien comprise, la société l'a utilisée.
La 950 est une machine scientifique à tambour magnétique, plutôt lente, et n'a été construite qu'à trois exemplaires. Voir fiche, article et photos.
Une seconde machine, disposant de la virgule flottante, la Metrovick 1010, était en cours d'étude dès l'année suivante, nettement plus rapide pour les raisons suivantes:

- mémoire de travail à tores magnétiques, 2048 ou 4096 mots de 44 bits avec accès 3,5 µs, cycle 10 µs.
- bloc de commande à deux instructions par mot.
- bloc de calcul parallèle capable de 50000 add / s, avec deux unités de calcul simultanées, 13 et 44 bits.
- tambour magnétique de 8192 mots rejeté dans un rôle de mémoire secondaire.
- tous périphériques accessibles à travers des mémoires tampons, comprenant un tambour - fichier de 60000 mots, diamètre 30", et deux bandes magnétiques Decca à 80000 car/s.

Cette machine était honorable pour l'époque, mais sa mise au point paraissait délicate, et Metrovick décida de ne pas poursuivre, ne croyant pas possible de faire tomber les prix de revient suffisamment pour vendre plus de quelques machines : à la différence des USA, il n'existait pas en Grande-Bretagne de besoin militaire justifiant le prix très élevé d'une machine à calculer.

Ainsi, le savoir-faire acquis par Metrovick fut vendu à AEI, Associated Electrical Industries, qui assuma d'abord la seule responsabilité d'entretenir les machines existantes, tout en acceptant un contrat d'étude du Ministère de l'Air .
Objectif : la gestion des stocks de l'aéronautique.
L'architecture 1010 n'était pas du tout adaptée, mais AEI ne disposait d'aucune autre expérience. La mise au point fut donc plutôt longue, avec abandon des tambours lents au profit de mémoires fichiers à tores, trop coûteuses pour qu'on en acquit suffisamment, et pas d'autre moyen d'entrée/sortie que la bande perforée. Il semble néanmoins que le Ministère de l' Air a été au bout de sa logique, et que 8 machines aient été construites.
Après cette première expérience, économiquement peu convaincante, AEI s'est essayée au process control avec une 959 qui ne doit pas grand chose à la 950 de Metrovick dont on l'a rapprochée abusivement. C'est une machine série lente, avec deux arithmétiques : binaire 10000 add/s pour les calculs de commande, décimale 4000 add/s pour l'édition des résultats. Peu de succès.

MicroComputer Ltd semble issue des travaux d'un chercheur de l'Université d' Essex, Georges Kent, désireux de tirer quelque argent de ses essais. Ce qui le conduit en 1970 à créer une société portant son nom pour produire la machine MINIC, puis à rechercher une structure pour la commercialisation. Voir fiche. Après quelques petits succès initiaux, il faut évidemment une suite, qui est annoncée en 1974. C'est une machine à pile avec un répertoire microprogrammé de 107 opérations, activé par une ROM de commande en TTL de 512 * 40 bits. La mémoire peut atteindre 1 MB, et utilise des tores magnétiques avec un cycle de 850 ns. Peu de succès pour cette MINIC-M, et pas de suite.

Miles est un constructeur britannique de petits avions qui n'est plus en état, après la guerre, da faire les investissements nécessaires pour rester compétitif dans ce métier. La société s'est donc laissée racheter par Link, filiale de Singer spécialisée dans les simulateurs. On trouvera dans G3 une brève fiche illustrée concernant un simulateur construit par Link-Miles pour la Royal Navy, et destiné à l'entrainement des équipages d'hélicoptères Sea King.
Deux articles de la Revue Internationale de Défense sont joints à cette fiche, illustrant d'autres simulateurs construits par Link-Miles, pour les avions Hawk (entrainement) et Tornado (chasse).

Neurocomputing est une tentative isolée de proposer un accessoire pour l'étude des machines à apprentissage. En l'occurrence il s'agit d'une carte, enfichable sur PC / AT ou sur Sun à processeur 386, carte qui porte un DSP Texas Instruments TMS320C30, capable de 33 MFlops.
Puisqu'il s'agit de simuler les interconnexions en couches de machines à seuil, le programme proposé est capable de 16 millions d'interconnexions par seconde, ou 3 millions pendant la période d'apprentissage.
Prix $ 9900 .

Noble & Dowden Ltd ont réalisé au profit des écoles une machine pédagogique, la Nadec 1000, qui permet de concrétiser sur des lampes témoin les mouvements d'information. Compte tenu de la date, 1967, la mémoire est un tambour magnétique et la logique est RTL, deux solutions destinées à disparaitre rapidement. Il n'y aura pas de suite à ce qui n'était sans doute qu'un exercice mené par des professeurs. Voir fiche et photo.

Parsys a été créée par les sociétés Thorn EMI, British Gas Venture Ltd, et Electra Invotec Ltd, en vue de commercialiser les résultats de l'étude Supernode d'un calculateur massivement parallèle proposée au jury du programme européen ESPRIT. Compte tenu de ce qu'à la même époque existe déjà Meiko, on peut voir que l'industrie acceptait encore de croire ses conseillers scientifiques, passionnés de parallélisme.
Supernode SN 1000 est une pyramide de crossbar à 32 voies permettant d'organiser, en seulement deux étages, les accès de 1024 processeurs Inmos T800 à une mémoire

distribuée. Chaque noeud , relié matriciellement à ses quatre voisins par ses liens travaillant à 20 Mbit/s, comprend un T800 , un cache et 4 à 16 MB de mémoire. Certains noeuds peuvent gérer des disques ou une connexion Ethernet.

Le logiciel temps réel développé simultanément s'appelle IDRISS, et son interface est conforme aux normes Posix d' Unix, pour pouvoir intégrer le Supernode à un réseau scientifique disposant de la bibliothèque BSD 4.3 de l' Unix de Berkeley. La base de données Oracle a été adaptée à cette architecture, chaque CPU disposant d'une copie de l' Oracle Parallel Server, tous restant cohérents grâce à un Parallel Cache Server, tampon physique des disques consulté par un module spécialisé du logiciel.

A titre d'application, on a parallélisé pour Supernode la bibliothèque PAFEC FE de l' Université de Nottingham, rèdigée en 1976 et dont existent à l'époque plus de 1000 licenses. Elle contient plus de 5000 routines traitant d'éléments finis, un domaine particulièrement adapté au calcul matriciel.

On ne dispose pas de chiffres de ventes mais, compte tenu de la date à laquelle l'étude a été achevée, il est assez clair que Parsys est arrivé trop tard. On a signalé un peu plus haut, en traitant Meiko, qu'il avait fallu associer Meiko, Parsys et le français Telmat pour construire et commercialiser en 1994 la Computing Surface CS2, vendue à quelques exemplaires avant la faillite commune.

Power - Samas Cette firme de mécanographie est à l'origine des brevets utilisés aux USA par Remington Rand, et dans l'immédiat après-guerre elle diffuse les produits RR au titre d'un accord antérieur. Mais cet accord ne sera pas renouvelé quand RR se découvrira une vocation informatique.

Pour appuyer ses tabulatrices, Power-Samas consacre ses efforts de recherche, comme ses concurrents IBM et Bull, à la réalisation d'un calculateur, c'est-à-dire une unité capable d'effectuer des calculs arithmétiques, plus particulièrement des multiplications et des divisions, sur des opérandes en provenance d'un lecteur de cartes, et de perforer les résultats dans cette même carte.

Le PCC, Programme-Controlled Calculator, est cette nouvelle machine qui inclut un LC / PC à un seul chemin de carte, travaillant à 100 cartes/minute. La machine, décrite sur une fiche jointe, est programmée par tableau de connexion permettant de spécifier jusqu'à 36 opérations élémentaires sur le contenu d'une carte : multiplication et division, réalisées comme des sous-programmes internes à partir d'un simple adder série/parallèle , sont dans ce tableau des opérations élémentaires.

Ce qui différencie Power-Samas d' IBM, c'est qu'à l'époque (1958) où cette machine est annoncée, IBM qui fait de même avec sa 604 est déjà par ailleurs le leader de l'informatique américaine. Lorsque le gouvernement anglais suggérera, en 1962, la fusion de Power-Samas avec British Tabulating Co, le PCC n'aura pas encore été lancé commercialement et PS n'aura aucun argument pour refuser.

Voir la suite à la rubrique 716 ICT / ICL .

Redifon apparait vers 1960 avec un calculateur RADIC dont on ne sait rien. La société vivote quelque temps en faisant du calcul analogique, puis elle décide de s'introduire sur le créneau des simulateurs de vol, jusque là monopolisé par la firme américaine Link et sa branche anglaise Miles. Redifon crée à cet effet en 1967 le calculateur R2000, à base de circuits intégrés SSI

et de tores magnétiques, avec une architecture à trois registres tout à fait simple. Les armées soutiennent cette tentative nationale en passant quelques comma,ndes qui donnent satisfaction, et désormais Redifon est de tous les appels d'offre. Voir fiche.

Dix ans plus tard, Redifon élargit son registre en créant le R3000A, un mini 16 bit très proche du Nova, qui va trouver de nombreux débouchés :

R100, contrôleur pour 8 terminaux écrans

R300, contrôleur pour 20 écrans

R400, contrôleur pour 48 écrans

R550, ensemble de saisie pour 30 postes plus un lecteur OCR 80 colonnes de Recognition Equipment.

R830, petit SBS avec terminal intelligent inclus pour servir d'interface avec IBM (3270), ICL (7181) ou Burroughs (TD 830). Le logiciel Virtual Terminal Operations permet l'accès aux fichiers du système visé et l'échange de fichiers avec lui.

R850, SBS 128 KB, avec 264 MB de disques, disquettes, stations de travail, bande magnétique, imprimante.

Il a été commercialisé sous le nom Seecheck.

Sanderson Computers Ltd n'est en 1986 qu'un importateur des calculateurs japonais de C. Itoh, basés sur l'emploi du microprocesseur 68020 et utilisant les systèmes d'exploitation PICK et RM/COS pour des applications de tous types, mais probablement surtout gestion : 2,7 GB de disques, possibilité théorique de connecter 128 terminaux.

Saunders Roe fabricant d'hydravions pendant la guerre, cherche à se recycler à la fin de celle-ci en produisant des calculateurs analogiques. Nous disposons de renseignements techniques sur ces matériels, qui paraissent destinés plutôt au fonctionnement itératif jusqu'à plusieurs KHz., mais c'est un peu en dehors de notre sujet.

Citons le Miniputer, un meuble de 20 Kg mesurant 280 mm haut * 406 mm de large * 515 mm de profondeur, dans lequel on trouve :

- 10 amplificateurs à courant continu accompagnés chacun d'un inverseur, gain 5000, dérive 10 mW, capables de débiter des signaux +/- 50 V dans 12500 ohms en garantissant 1% d'erreur maximale..
- 20 potentiomètres de 50 Kohm à 1%, dont quatre doubles (= 18 cadrans). Ils sont fournis avec des graphiques de correction de charge, ce qui indique un compromis vers l'économie.
- un écran à double canon pour présentation de résultats, avec trois balayages en 10, 20 ou 40 ms, ce qui donne une idée des fréquences d'itération envisagées.
- 10 clamps pour décharger les capacités de calcul des intégrateurs entre deux balayages.
- un panneau de préaffichage, où prennent place les résistances et capacités de calcul.

auxquels il faut ajouter un second meuble de 30 Kg fournissant toutes les alimentations, toutes stabilisées, à savoir + 200, - 200, - 500, + 50, - 50 Volts, ainsi qu'un courant de chauffage 6,3 volts pour les tubes, lui même stabilisé. On voit clairement que ce matériel concernait les petits laboratoires, ou les écoles.

Un tiroir supplémentaire de 3 Kg, 483 * 89 * 178 mm, pouvait fournir, par simple commutation sur un panneau, les opérations suivantes entre X et Y, signaux 1% compris dans +/- 50 V. :

Z = - X. Y Z = - Y / X, X positif Z = - Y² Z = sqrt (abs (Y))

mais ses alimentations sont supposées fournies par l'extérieur.
Cette société n'a pas survécu au calcul analogique.

Short Brothers Autre compagnie d'aviation reconvertie pour un temps dans le calcul analogique, sans grande envergure et sans grand succès.

Senosa Ltd Cette société dont on n'a pas eu d'autre nouvelle proposait en 1974 un terminal portatif baptisé Direct Data 16, comportant cassette et clavier décimal, pour trans- mission à 1200 bauds sur n'importe quelle ligne téléphonique.

Sinclair Research Cette société se crée en 1980 sur le thème du calculateur familial, avec la même idée qu' Apple ou IMSAI aux USA, à savoir une petite console ne contenant que le clavier et le microprocesseur, utilisant la télévision comme moniteur et un lecteur de cassette comme chargeur de programmes. Le choix fondamental est celui du microprocesseur 8 bits, un Z80A à 3 MHz, pour lequel il existe de nombreux logiciels d'application. Moyennant quoi il était possible de commercialiser la console pour $ 199,95, plus 5 $ pour frais d'envoi.
La seconde bonne idée, pour les britanniques à l'origine de l'opération, était de s'installer aux USA, dans le Connecticut. La simplicité des opérations de création d'entreprise, la percée des calculateurs familiaux dans ce pays, devaient concourir au succès initial, soutenu par le gouvernement britannique qui donnait une subvention de démarrage de 6 M$. Bilan 50000 consoles ZX 80 placées en 9 mois. Voir fiche.

Dès l'année suivante, il est possible d'améliorer tous les aspects de l'opération, avec une nouvelle édition utilisant les mêmes ingrédients, le ZX 81. Même encombrement, mêmes services, de nouveaux logiciels fournis par ICL, et un prix réduit à 150 $, ou même seulement à 100 $ si le système est acheté en kit. Résultat brillant, 250000 machines vendues en 1981, un million au total en 1983, 2 millions en 1984 car l'enthousiasme ne faiblit pas. Voir fiche.

Dès 1982, le public est suffisamment satisfait de la formule pour qu'on lui propose des extensions . Le ZX Spectrum est une nouvelle remise en boite des mêmes éléments, conçue pour que les extensions s'effectuent aisément par enfichage. Voir fiche.

La société décide de n'en pas rester là, les éditeurs se chargeant désormais de maintenir l'intérêt des acquéreurs grâce à de nouvelles cassettes de jeux ou d'éducation. La diversification se fait dans le domaine de la petite gestion, au profit espère-t'on de petites sociétés de une seule personne.
C'est le QL, une machine à moins de 500 $ basée sur le 68008. Voir fiche.
On ignore ce qu'est devenue cette firme, dont on n'entend plus parler au delà de 1984.

Software Sciences Comprite Cette société commercialise des systèmes conversationnels à base de calculateur Nova de Data General, dont elle prépare essentiellement les logiciels Newsmaker , en 4 niveaux :

- correction d'épreuves
- préparation de publicités
- préparation de bandes perforées pour commande de photocomposeuse
- gestion d'une base de données d'articles ou sujets.

Solartron commence sa longue carrière en proposant, comme beaucoup d'autres d'origines très diverses, des calculateurs analogiques (1956). Nous avons des noms, mais pas grand chose à leur associer : ERA (1956), Minispace (1958), Mle 247 (1963), Tutor II (1964).
En 1967, Solartron propose toujours des calculateurs analogiques travaillant dans l'intervalle +/- 100 V, les HS7, en trois tailles comportant respectivement 72, 144 et 288 amplificateurs, avec en outre la possibilité de travailler en hybride avec un calculateur numérique quelconque, comme le PDP 8.
A la même date toutefois, Solartron a commencé une évolution vers le numérique avec IDAS, une sorte de meccano pour l'édification à la demande de systèmes de mesure et commande. La programmation de ces dispositifs se fait soit par pinboard, soit au moyen de cartes imprimées que l'on enfile sur des tores magnétiques, à l'image d'IBM sur la 360 / 30.
En 1970, la série 2 est un ensemble hybride composé d'un calculateur analogique complet et d'une interface hybride, conçue pour s'adapter à la plupart des calculateurs numériques.

Quand l'activité de calcul analogique s'éteint, Solartron se reconvertit dans la sous-traitance électronique, et devient progressivement un important prestataire de services qui dépasse les frontières nationales, investissant notamment en France dans des filiales affectées au même type de travail.

Sperry Gyroscope est l'émanation britannique du groupe Sperry, dont l'activité principale consiste à produire et vendre des systèmes de navigation. Cependant ce type d'activité a besoin de calculateurs numériques, et Sperry s'efforce de leur trouver d'autres applications, notamment militaires.

En 1971, Sperry propose ainsi son système 1412A, qui est un calculateur 12 bits. La mémoire à tores magnétiques peut comprendre 4 à 32 Kmots, le bloc de commande réalisé en TTL dispose d'un répertoire de 47 opérations dont les instructions tiennent aussi dans 12 bits.
La machine fonctionne à 8 MHz et tient en deux cartes de 123 * 196 * 317 mm, soit 7,25 Kg pour une version à 4 Kmots. Cette machine a été utilisée en conduite de tir, et fait notamment l'objet d'un contrat de la SNIAS en 3 / 71 pour le missile Exocet.

Le plus beau succès de Sperry est, à partir de 1978, la conduite de tir Sea Archer pour petits bâtiments, réalisée en 50 exemplaires. La première livraison porte sur 8 système destinés à trois sortes de navires commandés chez Vosper par le sultan de Brunei, et se poursuit avec des vedettes pour le sultanat d' Oman. La fourniture comprend un télépointeur à visée optique, avec télémètre laser et camera TV de Marconi-Elliott, et un pupitre de conduite de tir incluant un calculateur 1412A qui fait

essentiellement les calculs de but futur à partir des mesures du télépointeur. Voir fiche.
En 1978, ce succès initial conduit Sperry à perfectionner son offre avec un Sea Archer Mk2 incorporant un radar à 94 GHz fourni par Sperry USA (faisceau étroit, fréquence imbrouillable, portée 20 Km), un télémètre laser Ericsson travaillant à 1,06 µ (IR), un écartomètre TV à faible niveau de lumière provenant soit de Sperry US soit de Marconi, et un écartomètre IR (3,4 à 4,2 µ) produit par Sperry US sous license allemande, le tout dans un télépointeur de 350 Kg stabilisé à deux axes et commandé par un calculateur SP 1000 avec 64 Kmots de mémoire. Performances : 90 °/s pour les pointages, 150 °/s² d'accélération.

Il semble qu' un télépointeur Sea Archer ait été installé sur certaines frégates anglaises type 22 pour la commande du canon de 114 mm, l'homonymie étant improbable.

Standard Telephone & Cables Cette société de téléphone est devenue, dès avant la guerre, une filiale du groupe américain ITT. Cela, et la nature de son activité, lui assurent une grande stabilité. C'est la raison pour laquelle les PTT hollandais, qui avaient fait étudier par le professeur Van der Poel un calculateur original, se tournèrent vers Stantec pour la réaliser.

Cette Zebra est le prototype d'un type particulier de microprogrammation, dit prècisément "au sens de Van der Poel", dans lequel chacun des bits du code opération est directement interprèté pour commander une action, l'ensemble de ces actions composant une opération. Cela suppose, bien entendu, que ces actions soient logiquement indépendantes, ce qui n'est pas toujours facile; en fait, c'est si délicat que la Zebra est la seule machine où ce type de microprogrammation a été appliqué à tout le code. On trouve assez frèquemment, par contre, ce mode d'interprètation dans le groupe d' opérations "de registre à registre" de nombreux minicalculateurs des années 60 / 70.
La Zebra a été un important succès pour l'époque, avec 40 exemplaires vendus. Voir fiche et manuel.

Du coup, Stantec se retrouve avec une vocation informatique, qui la conduira en 1961 à proposer une version transistorisée de la Zebra, le Stantec System, un peu plus étoffé en périphériques. On voit tout de suite les lilmitrations du concept dans le fait que 10 machines seulement ont été réalisées. Il est néanmoins possible, sinon probable, que Stantec ait été rappelée à l'ordre et priée de ne pas s'écarter du téléphone, sa vraie vocation.

En fait, elle n'avait pas cessé de s'en occuper, réalisant par exemple sous le sigle GH210 une logique de transmission point à point, 600 à 4800 bauds, de lecteur de bande à perforatrice, autrement dit du télégraphe, mais fonctionnant sur ligne téléphonique et beaucoup plus rapidement.
Elle essaiera en 1965 d'aborder la question des centraux numériques avec le 8300 ADX, une version anglaise du 7300 ADX américain, construite apparemment autour d'un calculateur DEC PDP 7 ou 9 à 18 bits puisqu'il s'agissait essentiellement d'une étude.
Retournée à son domaine, où il y avait beaucoup à faire après la guerre, la Stantec reste donc après cela très en dehors de l'évolution de l'informatique. Disposant cependant d'une importante trésorerie, elle se laissera convaincre par le gouvernement

d'investir dans ICL naissante à partir de 1967, ce qui explique sans doute que ce constructeur ait largement utilisé le télétraitement.
Vers 1975, le groupe canadien Northern Telecom, en pleine expansion, rachète les parts d' ITT dans Stantec, et devient ainsi actionnaire majoritaire dans le téléphone anglais, et accessoirement actionnaire important dans ICL. Mais lorsque ce constructeur aura des problèmes financiers, l'industrie du téléphone ne souhaitera pas participer au nouveau tour de table, et c'est ainsi qu' ICL deviendra japonaise.

Systeme Ltd Il s'agit d'un assembleur qui a choisi de réaliser des systèmes à la demande à partir de calculateurs DEC de la classe PDP 11. Nous ne sommes pas en mesure de mettre une étiquette sur chacun des modèles du catalogue, mais nous disposons des chiffres de ventes en fin 78 :

Série 5000 (1974), 254 appareils vendus
Série 6700 (1974), 21 appareils vendus
Série 1000 (1976), 145 matériels vendus
Série 3000 (1976), 84 matériels vendus
Série 6000 (1978), 7 matériels installés, à base de PDP 11 / 60, avec cache 2 KB et mémoire MOS 600 ns jusqu'à 4 MB. Maxima 8 disque = 2 GB, et 50 à 100 terminaux écrans de 2000 caractères.
Série 700 (1979), à base de PDP 11 / 04, monoposte 64 KB équipé d'un ensemble disque fixe + cartouche, 4,8 ou 9,6 MB, avec écran 25 * 80 car, ME 120 * 132 car en matrice 7 * 7, et logiciel Basic+ .

Prix 97,5 à 117,5 KFHT. Evoluera vers trois postes.

Tadpole Technology est un constructeur de PC intéressé par les portables et les connexions Unix. Sa clientèle étant largement située en dehors de l' Angleterre, on renvoie en particulier pour son Sparcbook S1 au catalogue américain.

Thorn EMI Technology Thorn et EMI ont fusionné en 1979 pour former un conglomérat où, espère-t'on, la variété des centres d'intérêt permettra de faire face aux fluctuations dues à la conjoncture. Le groupe comporte en particulier un sous-ensemble intitulé Thorn EMI Technology, qui s'intéresse aux ordinateurs petits et moyens.
En particulier, ce département est à l'origine de la famille Wicat d'ordinateurs de bureau construits autour du microprocesseur MC 68000, depuis la machine de table 150 WS jusqu'au SBS Wicat 160 ou 200. Voir photo et documentation en boite 156.

Un peu plus tard, en 1985, Thorn EMI lance le Liberator, un portable extraplat mesurant 250 * 285 * 35 mm et pesant 1,7 Kg, qui s'apparente par conséquent aux notebook mais comporte un clavier de 62 touches, et un écran à cristaux liquides d'origine japonaise de 16 * 80 caractères. La réalisation est en CMOS et le dispositif fonctionne sur 4 piles alcalines AA fournissant 16 heures d'autonomie, ou encore sur accu rechargeable donnant 12 heures.
Périphériques : 2 ports série et un port parallèle sur connecteurs arrière.

La date d'annonce, cependant, pèse lourdement sur cet appareil qui ne dispose que de 40 KB de mémoire, avec une extension possible à 64 KB par une cartouche enfichable. Le logiciel baptisé SE est installé sur ROM et comprend une interface utilisateur et un traitement de texte, plus en option un PC Link permettant d'échanger des fichiers avec un PC.
Prix : 755 £ en version 40 KB, 847 £ en version 64 KB. Cela parait cher pour une libération aussi partielle du voyageur de commerce ou de l'ingénieur.

Torch Computers nous est connue comme la société qui a réussi à vendre son calculateur de table 32 bits, baptisé Triple X Unix, à divers établissements du Ministère de la Défense: 53 au centre de sélection des personnels navigants de Biggin Hill, 26 à l' aviation turque, d'autres à la Royal School of Military Engng ou au RSRE. Choisi expressément parce qu'il peut fonctionner en réseau soius Unix V, ce système comporte un CPU 32 bits, clavier, souris, écran, et coûte 4200 lbs. Voir fiche photo.
Transtec Parallel System est une société créée pour profiter de la vague supposée en faveur des processeurs massivement parallèles. Les produits qu'elle propose en 1987 comprennent :

- des cartes pour introduire un processeur parallèle, à base de Transputers ou de Intel i860, dans une station de travail. Valable pour PS/2, PC/AT, Sun, Silicon Graphic, VME Bus.
- le système d'exploitation Genesys, version commerciale de Trollins, étudié à Cornell et Ohio State University autour du Transputer.
- le système d'exploitation Helios de Perihelion Software Ltd, multiCPU, qui offre un service très complet autour de processeurs parallèles : C, Fortran, Pascal, Modula 2, macroassembleur, débogueur, X Window, package graphique, serveur de fichiers, bibliothèque vectorielle.

Il est à craindre que ces belles ambitions n'aient pas duré longtemps.

Trend Communications est un autre industriel qui a choisi de fabriquer, à l'usage des militaires et des hommes d'affaires paranoiaques, des terminaux aux normes Tempest qui évitent la violation du secret par mesures de rayonnement. Le 625 TC est une sorte de PC compatible comportant clavier et pointeur à boule; on peut lui rajouter une carte avec microprocesseur 32 bits et logiciel de compatibilité avec Unix.

Trivector System Ltd propose en 1978 un minicalculateur édifié autour de trois Z80 se partageant une mémoire 64 KB, avec option d'un AMD 9511 permettant la virgule flottante 16 ou 32 bits. Les trois CPU peuvent se partager un travail (supposé coopératif ?), ou travailler indépendamment ; on peut même les rendre effectivement indépendants en portant la mémoire à 192 KB, chacun d'eux ayant alors sa propre mémoire. Entrées/sorties par DMA, interruptions vectorisées.

Tycom Corporation Microframe est une architecture d'ordinateur absolument polyvalente, conçue pour offrir tous les systèmes d'exploitation courants, auxquels sont habitués les principaux logiciels dont on est frèquemment appelé à se servir . A cet effet, la structure matérielle est un chassis dont le fond de panier est un bus 16 / 32 bits fonctionnant à 8 MHz, avec 6, 12 ou 22 slots sur lesquels on peut enficher diverses cartes :

- Le processeur principal, maître du bus, est un 8088 doté de 128 à 576 KB, avec un système d'exploitation 16 bits, CP / M86 ou MS / DOS et les services standard d'un PC, cad des interprèteurs pour Basic, Fortran et Pascal.
- une carte Z80 avec 15 à 64 KB de mémoire convient pour les systèmes CP / M ou Xenix, avec l'assembleur, et les compilateurs Fortran 80, Cobol 80 et PL/I 80.
- une carte 68000, avec 128 KB à 2 MB, fournit une interface Unix, avec un compilateur C au moins.

L'ensemble constitue le M12, qui englobe quelques périphériques de service : deux lecteurs pour disquettes 5,25" de 400 ou 800 KB, ou en alternative un lecteur de disquettes et un Winchester 5,25".

En variante, le M22 contient une carte maître à base de 8080, et tous les autres processeurs sont subordonnés, mais les services rendus sont les mêmes.

Comme on peut le constater, cette machine de 1983 est très datée, et n'aurait pas pu longtemps remplir sa mission, tant l'évolution technologique a vite modifié celle-ci. A la vérité, un tel convertisseur de standards est probablement une totale illusion ; il parait en outre très insuffisamment doté en périphériques.

708 - Travaux des laboratoires d' Etat

AERE à Harwell L' Etablissement Royal pour l' Energie Atomique a été installé à Harwell dès la fin de la guerre, car les savants britanniques avaient participé au projet Manhattan et se trouvaient en mesure de lancer, dès 1945, les études d'une bombe britannique. Le calculateur conçu pour le premier équipement de ce centre et mis en service en 5 / 52 s'appuyait, comme ceux de Stibitz aux USA, sur les composants existants les plus fiables, à savoir les relais téléphoniques ; mais ici, on avait décidé d'utiliser aussi les sélecteurs décimaux des centraux, les dekatrons, avec lesquels était réalisé le bloc de calcul. La Grande-Bretagne est le seul pays du monde ayant essayé cette idée, rejetée ailleurs pour cause de lenteur.

Ainsi, cette machine comprenant 40 mémoires de 8 chiffres décimaux, un accumulateur de 16 chiffres et une programmation par bandes perforées s'apparentait à la première machine de Harvard plutôt qu'au modèle Von Neuman. La représentation des nombres est entre + 10 et - 10. Les temps de calcul sont 2 secondes pour une addition, 10 à 15 secondes pour une multiplication ou une division.

Les instructions à 2 adresses occupent 5 chiffres décimaux sur bande perforée.

L'avantage essentiel de cette machine était sa fiabilité, autorisant plusieurs jours de fonctionnement sans surveillance (92,5 % de disponibilité constatée). En cas d'erreur, la bande reculait jusqu'à un check point, ou bien on abandonnait pour passer au problème suivant.

Cette machine a permi à l' AERE de travailler jusqu'à l'arrivée de calculateurs commerciaux, en 1956 ; après quoi elle a été donnée au collège de Wolverhampton, où elle est restée 16 ans.

NEL à East Kilbride Le National Engineering Laboratory est installé à East Kilbride, Glasgow, Ecosse.

Son activité ne nous concerne pas en général, bien qu'il dispose d'un ordinateur au moins, en l'occurrence un Univac 1108 à l'époque. Il est cité ici parce que nous disposons, dans la documentation qu'il produit, d'une notice d'information destinée aux industriels susceptibles d'être intéressés par les machines à commande numérique. Plus particulièrement la notice en anglais décrit les langages EXAPT 1 et 2, d'implantation internationale mais d'origine allemande, ainsi que le nouveau langage 2CL, créé par le NEL lui-même. Voir boite 156.

NPL à Teddington Le National Physical Laboratory de Teddington est un établissement scientifique du gouvernement britannique dont on peut comparer les missions à celles du Bureau français des poids et mesures. En matière de calcul, le fleuron de la maison était un analyseur différentiel mécanique inspiré par le travail de Vannevar Bush au MIT, dont une description a été données dans les Actes d'un congrès national de 1946.

C'est là que le Professeur Alan Turing, célèbre pour ses travaux d'avant-guerre sur la logique et la calculabilité, avait passé la guerre ; et, en 1945, ayant pris connaissance des travaux américains, Turing lança l'idée d'un projet de calculateur national, l' ACE pour Automatic Computing Engine, dont un groupe de travail posa les bases.

Faute d'élément de comparaison, et sur la base de réflexions techniques sommaires et d'évaluations financières très peu étayées, ce projet qui envisageait une puissance de calcul de moins d'une centaine de milliers d'instructions par seconde parut "pharaonique", au point que :

- d'une part certaines autorités "scientifiques" se laissèrent aller à dire que deux ou trois de ces machines suffiraient à tous les besoins de la Science et de l' Industrie.
- d'autre part les responsables financiers du NPL estimèrent impossible de passer immédiatement à la réalisation, et imposèrent l'idée d'un Pilot ACE , économiquement plus raisonnable, pour expérimenter la validité des solutions techniques proposées.

Le Pilot ACE utilise une mémoire de travail série constituée de lignes à retard à mercure, ce qui entraine assez naturellement une architecture Source / Destination ; un tambour magnétique sert de mémoire auxiliaire. Lignes et tambour étaient en 1949 des idées nouvelles, et le Pilot permit la mise au point de ces techniques. Voir fiche. Cette machine modeste est restée en service de mai 1950 à 1956, pour être finalement donnée au Musée des Sciences. Elle a servi de prototype au calculateur commercial DEUCE de English Electric.

Après achèvement du pilote, les créateurs ne souhaitaient pas perdre la main , bien que ne disposant toujours pas d'argent pour aborder le "grandiose" projet ACE. Le NPL n'eut donc aucun mal à accepter de définir autour de concepts voisins, pour le compte du Ministry of Supply, une importante machine scienti-fique baptisée MOSAIC, Ministry Of Supply Arithmetical Integrator & Calculator , qui fut construite par une société privée sur des données techniques du Post Office de Londres, pour installation finale au RRE de Great Malvern. Voir fiche.

Finalement la construction de l' ACE fut entreprise en 1956, toute exaltation retombée, et terminée en 1958. La réalisation était un peu plus modeste que le projet original, principalement parce qu'il était devenu clair entre temps que l'architecture et la

technologie étaient toutes deux périmées à brève échéance. Il eut été logique de s'abstenir, à la vérité, mais c'était se renier ; l' ACE, largement dépassée à sa mise en service, a vite été remplacée.

RAE à Farnborough Base de chasseurs pendant la bataille d'Angleterre, cet établissement est devenu, dès la fin de la guerre, le centre de la recherche en matière aéronautique, dans lequel se rassemblaient, tous les deux ans, les industriels et les militaires du monde entier, curieux des plus récentes créations de l'Aviation britannique, attirés aussi par un spectaculaire meeting.

Suivant en cela l'exemple des Bell Laboratories, le Dr Hollingdale a construit, à partir de 1947, le premier calculateur scientifique anglais, à base de sélecteurs téléphoniques : c'est le SCC, Sequence Controlled Calculator, qui travaille en virgule flottante sur 11 chiffres décimaux. Voir fiche, ainsi qu'un document rèdigé par Hollingdale sur la solution, sur cette machine, de certains problèmes algébriques.
Dès 1954, le Dr Hollingdale entreprendra une importante modernisation consistant surtout dans l'introduction d'un tambour magnétique de 10000 mots comme mémoire principale, ce qui donne un gain de vitesse de 100 : addition 10 ms, multiplication 20 ms. Les instructions comme les nombres occupent 11 chiffres.
Les entrées/sorties sont également améliorées, avec un LR 500, un LC 250, une PR 36, et même une télécommande portative.

Malgré cet exercice, il s'est passé de nombreuses années avant que le calcul numérique supplante définitivement le calcul analogique, et c'est au RAE qu'en 1956 a été installé TRIDAC, le monumental simulateur sur lequel ont eu lieu, pendant au moins dix ans, toutes les études de missiles.
Construit par Elliott, ce simulateur occupe un vaste bâtiment de 560 m² en deux étages, avec il est vrai beaucoup de place consacrée aux servitudes, garage, atelier electronique, atelier hydraulique, transformateurs, etc... Mais sa véritable ampleur est mieux décrite par sa composition (8000 tubes à vide) :

a) 600 amplificateurs à courant continu à 7 tubes, gain 60000, occupant chacun un module. Pour obtenir une précision de 0,1%, chacun de ces amplis est associé à un amplificateur à chopper (350) ou à modulateur magnétique (250), portant le gain global à plusieurs millions. Cette partie de l'installation comprend de l'ordre de 2000 chassis de 305 * 203 * 89 mm, installés dans 44 batis. Cette partie électronique contient aussi des amplificateurs de servos, des limiteurs, et des générateurs de fonctions à diodes.

b) 2000 potentiomètres d'affichages de constantes.

c) 9 servos assurent les fonctions de multiplieurs et la trigonométrie. Pour obtenir une bonne précision dynamique, on n'a pas lésiné sur la puissance et recours à l'hydraulique. Chaque servo a sa propre source d'énergie, une pompe à huile de 35 CV délivrant un fluide à 3000 psi (210 Kg/cm²), et un moteur rotatif commandé par une soupape principale.
Les neuf soupapes sont elles-mêmes mues hydrauliquement, alimentées par une pompe commune à 18 Kg/cm² et commandées par des tiroirs mus electriquement.

Ces servos sont spécialisés, plus par des adaptations successives que par un souci prècis :

- 6 sont consacrés à des variables angulaires et portent des résolveurs.
- 2 entrainent 24 potentiomètres multiplieurs, disposés en deux couronnes par face de chacune 6 potentiomètres entrainés par des planétaires.
- le dernier comporte 48 potentiomètres, simplement en doublant l'installation prècédente.

Ces servos hydrauliques occupent deux locaux séparés, en prèvision d'accidents hydrauliques : un pour les pompes, un pour les servos proprement dits, avec un étage pour les tiroirs de commande.

d) il s'y ajoute quelques servos electriques dont un à 60 potentiomètres, en trois groupes de chacun quatre arbres de 5 potentiomètres autour d'une roue centrale. Il y a aussi un servo spécialisé qui entraine 6 potentiomètres mus par cames (changeables) en plus de deux potentuiomères linéaires.

e) au rez de chaussée de la salle principale organisée en deux galeries superposées autour d'un puits central, on trouve deux tables traçantes xy de 80 * 200 cm.
Au 1er étage, un vaste console centralise les commandes et contient un écran de contrôle et trois écrans qui peuvent afficher des courbes résultats. Il y a aussi plusieurs enregistreurs.

f) et pour finir, un local est consacré aux régulateurs qui concernent non seulement les rèférences de plus et moins 100 Volts, mais aussi les HT des amplificateurs.
Citons encore CORSAIR, un DDA installé en 1960 et dont l'existence est signalée par la revue Electronic Engineering, 12/60, p 740 , rèférence 269-7. Outre cette présentation, nous disposons d'une étude du RAE sur la précision accessible avec cette machine.
Vers la même époque, on voit le RAE expérimenter sur les nouveaux transistors à barrière de surface travaillant en couplage direct (269-18).

Au delà de cette date, on peut supposer que le RAE s'est équipé de calculateurs universels du commerce et peut-être de simulateurs hybrides, mais nous n'avons plus aucun renseignement.

RRE à Malvern Cet établissement militaire du Pays de Galle a plusieurs fois changé de nom, s'appelant Royal Radar Est., Royal Signal & Radar Est., Royal Research & Develop-ment Est, etc... Ce qui compte est la vocation d'établissement de recherche qu'il a très tôt assumée, avec une faveur notable pour l'informatique. Malvern deviendra le spécialiste des applications de Command & Control. Parmi ses nombreuses activités, on peut citer les moins secrètes :

COSMOS, une étude technologique, qui a pris la forme d'une machine utilisant le répertoire du Ferranti Mk I*, mais 60 fois plus rapide.

Gemini, un émulateur universel construit pour des expériences architecturales.

FLEX, précisément une de ces expériences. Il s'agissait de définir une machine-langage, en prenant com- me objectif Algol 68 initialement, et plus tard ADA. Le support des premiers essais était Gemini.

Trois essais semblent avoir été faits, utilisant comme architecture celle des ICL 2900 : les nombres à manipuler étaient longs de 48, 64, et 80 bits.

SCP2 est une étude de base de données protégée réalisée en 1985 sur un calculateur civil GEC, ce qui veut dire qu'elle s'appuie sur le logiciel, qui exploite des procédures protégées. Le SCP2 sera amené, au cours de 1987, au niveau de protection B3 défini par le Livre Orange du DOD ; l'objectif ultérieur, qui concerne un SCP 3 à l'étude, est le niveau A1 de la même norme.

Mousetrap est une version militarisée du Supernode, construite en 1990 en liaison avec Parsys, chargée de développer des applications. La machine, qui tient dans 28 * 25 * 12 cm, et ne pèse que 2 Kg, contient 16 noeuds formés chacun d'un T800 avec 256 KB de mémoire, avec la topologie du modèle ; capable a priori de 200 Mips, elle a soutenu un débit de 25 MFlops.

La réalisation ajoutait au processeur une alimentation de 20 à 40 W sur batterie, et un écran LCD de 12,5 cm de diamètre.

Il est assez clair que cet échantillon ne rend pas réellement compte de l'activité de l' Etablissement, où mon unique visite n'a pas été particulièrement fructueuse.

TRE à Great Malvern Le Telecom Research Establishment nous est connu seulement par la réalisation, entreprise dès la fin de la guerre, d'un calculateur parallèle expérimental utilisant une mémoire de Williams, le TREAC, qui s'est avéré très fiable pour sa technologie.

C'est également dans cet établissement qu'a été finalement installé le MOSAIC, construit à Teddington pour le Ministry of Supply. Il y a servi à des études de logiciel. Voir fiche à la rubrique NRL.

La localisation de cet établissement pose un problème, car Malvern n'est pas une grande ville : est ce que le TRE et le RRE sont des établissements distincts, ou deux époques d'un même laboratoire ? Voir fiche.

709 - Travaux universitaires

Birbeck College à Londres C'est le professeur Booth de cet établissement universitaire londonien qui entreprend, en 1947, la construction de l' ARC, une machine à relais, suivant l'inspiration de Stibitz et le succès des Bell Labs. Cependant, le manque d'argent le conduit à une définition plus modeste , sans redondance ni virgule flottante, avec une particulière recherche d'économie dans la conception de la mémoire qui a essayé successivement trois principes différents.

La machine s'étant avérée pédagogiquement utile, et ayant été recopiée en Hollande (ARRA), Booth décide de se consacrer à plein temps à la construction de machines.

La SEC est son premier calculateur électronique, et son processeur très simple (230 tubes, 90 diodes) sera reproduit dans les machines suivantes qui ne diffèrent que par la mémoire. La mémoire expérimentale du SEC, un tambour de 256 mots lu et écrit en série à la vitesse très faible de 12 KHz, sera récupérée au profit de l' ARC quand une meilleure machine l'aura remplacée.

L' APE (X) C, pour All Purpose Electronic X Ray Computer est le modèle "de série" officiellement justifié par des études locales sur les rayons X. Son processeur est le même que prècédemment, mais la fréquence de travail du tambour, qui est en fait celle de toute la machine puisque son organisation est série, est portée à 65 KHz. De plus, la capacité du tambour est portée à 32 mots pour chacune des 256 pistes et

le temps d'accès, fixé par la vitesse de rotation de 3750 t/min, est de 16 ms ; cependant, comme on l'explique dans la fiche, 1024 mots seulement sont disponibles à chaque instant, pour des raisons d'adressage. L'extension décrite à 8192 mots n'est pas d'origine.
On trouvera dans la fiche le répertoire ultramodeste de cette machine qui a beaucoup évolué pendant sa dizaine d'années d'existence, ainsi qu'un article sur la connexion des périphériques. Tout cela reste largement expérimental, sans réelle invention ayant marqué l'informatique.

Néanmoins, compte tenu de la date , cette expérience était la première de Grande - Bretagne, et Booth qui soignait sa publicité reçut de multiples commandes, qu'il exécuta dans un court délai :

APE (H) C pour la British Tabulating Co. Cette machine a servi de modèle aux réalisations ultérieures de cette compagnie, HEC 2M et HEC 4. Mémoire limitée à 1024 mots.

APE (N) C, pour le Comité des Machines Mathématiques qui se créait à Oslo, Norvège. Mémoire idem.

APE (R) C, pour la British Rayon Research Association, limitée à 30 KHz et disposant donc seulement de 16 mots par piste, soit 512 en tout. 420 tubes et 30 relais, addition 1,2 à 20 ms, multiplication 1,2 à 38,4 ms, division programmée, alimentation 2 KW. Périphériques : ME7, LC, PC.

UCC, pour l' University College de Londres, qui dispose de 8192 mots adressables. On peut y ajouter MAC, Magnetic Automatic Calculator, construit par les Wharf Engineering Laboratories et non localement, qui utilise un plus grand nombre de diodes, sans doute à cause d'un plus grand choix de périphériques.
Par la suite, à une date indéterminée, le collège aurait construit une M2, dont nous ne savons rien. Peut-être s'agit-il du MAC.

Battersea College (University of Surrey) Le département de génie civil de ce collège, soucieux de faire pénêtrer les concepts de l' informatique dans les esprits de ses étudiants, étudie avec l'aide matérielle de la société Elliott Automation un calculateur de démonstration, construit au moyen d'une sorte de meccano logique, les modules Minilog. L'idée initiale était d'offrir aux étudiants la possibilité de construire eux-mêmes des matérialisations de nouvelles architectures.

Après réalisation du prototype, Elliott semble s'être désintéressé de la question, qui a été reprise par la société Feedback Instrument Ltd, un petit sous-traitant. L' Abacus, né de cette reprise en main, est davantage une machine de démonstration, avec façade parlante où les registres sont matérialisés par des lampes ; il n'est plus question de travaux logiques et le minilog a cédé la place à des circuits plus économiques.

Université de Cambridge La participation de l' Université de Cambridge est moins anecdotique, grâce aux contributions du professeur Wilkes, qui a acquis, par ses innovations dans les calculateurs EDSAC, une stature mondiale.

La construction de l' EDSAC a été commencée par Wilkes en 1947, au retour d'un stage aux USA dans l'équipe de la Moore School of Engineering qui construisait l' EDVAC. Le rapport Von Neuman était alors connu, mais on tâtonnait encore beaucoup dans le domaine technique, et en particulier dans le choix d'une formule de mémoire. Wilkes a été influencé par la solution de l' EDVAC, et choisi les lignes à retard à mercure, ce qui conduisait logiquement à une architecture série.
La machine initiale, telle que mise en service en juin 1949, est tout à fait primitive, voir fiche. C'est par la suite, quand l'équipe s'est mise à programmer, que l'intérêt d'améliorations diverses est apparu. On peut en citer deux, dont une au moins s'est avérée décisive :

- l' instruction de modification d'adresse
- l' invention du registre d'index qui vise aussi les modifications d'adresse mais le fait beaucoup plus efficacement, grâce à une extension spécifique du rèpertoire.

Il faut y ajouter la mise au point de nouveaux périphériques, eux aussi avec leur répertoire, mais c'est une évolution de bien moindre importance conceptuelle.
L'acte essentiel de Wilkes et de ses collaborateurs est d'avoir publié, en 1951, à Cambridge USA, un livre :

The preparation of programs for an electronic digital computer, chez Addison-Wesley Press, Inc.

Voir en boite 153.

qui décrit en détails la démarche intellectuelle de la programmation en langage machine, introduisant les notions de boucles et de sous-programmes, et proposant une architecture logicielle, qui a reçu le nom d' ordres initiaux , couvrant à la fois les besoins élémentaires de l'assemblage et de l'exploitation. Il est difficile à un informaticien d' aujourdhui, qui ne programme plus, et même à un informaticien d'hier, qui travaillait en langage de haut niveau ou en macroassembleur, de percevoir le progrès apporté par le livre de Wilkes, à un moment où les rares utilisateurs rèdigeaient leurs programmes en octal absolu.

La construction de l' EDSAC II, entreprise vers 1955, toujours sous la direction de Wilkes, répondait d'abord à un besoin de calcul de l' université, ce qui explique qu'elle ait été mise en service provisoire en 1957 avec un bloc de commande simplifié, en attendant que Wilkes ait pu concrètiser son idée de "microprogrammation".
Wilkes concevait la microprogrammation avec les mêmes finalités qu' IBM a popularisées plus tard, à savoir la possibilité de réaliser un répertoire riche sur une machine simple, et de le modifier aisément à l'apparition de nouvelles idées. Mais au moment où il l'énonçait, il n'existait pas de mémoire assez rapide pour matérialiser ce concept. Aussi le bloc de commande microprogrammé de Wilkes est assez loin de cet idéal, car il est cablé sur de gros tores magnétiques (voir fiche) ; néanmoins, tous les constructeurs qui ont adopté ce procédé par la suite, essentiellement Librascope et IBM, ont rendu hommage à Wilkes.

L'étape suivante est largement utilitaire : l'université voudrait acquérir un calculateur Ferranti Atlas mais elle n'en a pas les moyens. En outre, elle souhaiterait y introduire, pour baisser le prix, la mémoire à tores qu'elle vient d'étudier sur l'

EDSAC II. L'opération se conclut par un arrangement avec Ferranti, qui accepte de construire, avec les composants de l' Atlas et ceux de l' université, une machine à prix modéré, qui sera baptisée Titan . Ce Titan n'est pas tout à fait aussi puissant que l' Atlas, et notamment il n'en utilise pas la "mémoire à un seul niveau", mais il en a au moins le bloc de calcul.
Voir fiche chez Ferranti.

Wilkes , toujours à Cambridge, reparait en proposant l'étude CAP, un calculateur microprogrammé qui cherche à analyser toutes les difficultés du concept de capabilité inventé par Plessey, et à leur trouver une solution pratique. Le projet est financé par le Science Research Council.
Nous disposons de trois articles présentés en 11 / 77 au 6ème symposium de l' ACM sur les Systèmes d'exploitation, en boite 156, et de multiples microfilms de communications sur le même thème au SIGOPS . Cependant l'expérimentation ne doit pas avoir été convaincante, puisque aucune machine commerciale n'a adopté la forme intégrale des capabilités.

University of Edinburgh un court article paru en octobre 1959 dans la revue Electronic Engineering présente une proposition d'architecture de calcul numérique vouée à la résolution des équations aux dérivées partielles, qui se numérisent généralement en remplaçant un espace continu par un maillage. La solution, qui apporte au chercheur la caution technique d'un ingénieur de Ferranti, consiste dans l'affectation d'un processeur à chaque point du maillage, avec une logique de simple comptage, les nombres étant représentés par des séries d'impulsions.
Voir en boite 156.
A la vérité, cette solution n'a jamais été réalisée.

Hatfield Polytechnic Nous disposons d'un article du Computer Journal qui expose les motivations et les détails de Proteus, un calculateur construit en 1972 par les professeurs du département d'informatique du collège de Hatfield, Herts, UK, à des fins principalement pédagogiques, et avec des moyens modestes en hommes et en composants.
Les originalités délibérément introduites dans le projet à cause de ses objectifs sont la microprogrammation (qui est détaillée), et la gestion d'un système à deux processeurs partageant des ressources.
Université Brunel L'un des thèmes de recherche de cette université est le traitement d'image, pour lequel le chercheur Mike R. Lea a réalisé un processeur universel parallélisable. Cette puce de 6 * 6 mm contient 140000 transistors CMOS dessinés en géométrie 2 µ, dans lequel l'information entre et sort selon un mode de circulation série.
Le résultat est que la puce tient dans un boitier 24 broches.

Le schéma ci-contre illustre l'organisation de la puce, les numéros correspondant aux fonctions suivantes :

1) quatre zones de mémoire associative 256 * 32 avec logique de bit et de colonne pour pouvoir accèder au bit.
2) deux zones de logique de sélection bit
3) deux zones de logique de sélection mot
4) processeur à commande externe

5) multiplexeur d'entrées/sorties

Chaque puce est un processeur universel capable de s'intéresser à un segment d'images de 1024 pixels. Ces puces peuvent être associées en série et en parallèle sur un contrôleur pour réaliser un processeur approprié à la totalité d'une image.

On ignore si cette puce, baptisée SCAPE, a dépassé le stade de la recherche. La rèférence qui nous a servi est la revue Electronics, 11 août 1983, page 81.

University College à Londres Ce collège s'est illustré très tôt en informatique en s'équipant avec une machine construite par Booth au Birbeck Collège. Les très pauvres perfor- mances de ce premier calculateur n'ont pas permi davantage qu'une initiation des personnels.

Bien plus tard, en 1979, le collège qui s'est entre temps équipé d'une machine ICL 2900 s'intéresse aux architectures parallèles et contribue, sous forme d'un contrat avec les instances gouvernementales, à l'expérimentation d'un DAS, Distributed Array Processor, un processeur constitué par une matrice de processeurs élémentaires travaillant sur un seul bit. Voir ICL.

Cette étude s'inscrit dans un programme de traitement d'images financé par le Science Research Council qui donne lieu, l'année suivante, à la construction de CLIP 4, une version moins universelle du DAS contenant 96 * 96 processeurs de 1 bit. Ce système est défini par M. J. Duff du Collège, et réalisé par General Instrument ; le Medical Research Council a commandé une machine pour des études sur les chromosomes.

University of Manchester Cette université, où l'informatique est entre les mains d'une équipe dirigée par le Professeur Kilburn, est un remarquable exemple de coopération entre la recherche et l' industrie, chaque création de l'équipe utilisant des composants fournis par l'entreprise et devenant, après mise au point, un produit commercial . Ce constructeur est Ferranti, une entreprise d'électronique dont le dirigeant était motivé par un considérable intérêt intellectuel.

Les premiers travaux de l' Université sont décrits par deux articles présentés en 1952 à la première conférence jointe d'informatique aux USA, rèférence 218. L'article de Williams et Kilburn met l'accent sur les problèmes rencontrés avec la mémoire électrostatique, dont Williams est prècisément l'inventeur. L'article de Pollard, qui détaille la réalisation, est significatif en particulier parce que Pollard appartient à la firme Ferranti, qui a fourni la plupart des composants. C'est la machine Mk I, que Ferranti a immédiatement transformée en produit commercial.

Entreprise immédiatement après la réussite de la Mk I, la Mark II ne gardera pas longtemps ce nom car Ferranti, moteur externe de l'équipe par ses fournitures, désire la baptiser Mercury. L'université, dont Ferranti n'a pour le moment plus besoin, va vivre quelque temps sur ses deux machines.

Ce n'est qu'en 1959 que l'équipe Kilburn revient au premier plan de l'actualité, avec la publication de l'article introduisant "the One level memory", un concept ambitieux qui introduit de façon tapageuse ce qu'on appellera plus tard la mémoire virtuelle, avec des objectifs d'ailleurs assez différents de ceux que développeront IBM et l' Université du Michigan.

L'université, appuyée par Ferranti, incorpore une version réduite de cette mémoire dans son calculateur MUSE, le prototype de l' Atlas, qui sera brièvement la plus puissante machine du monde.

Pendant les années suivantes, l' Université est convenablement équipée, et ses préoccupations s'éloignent un peu de celles de Ferranti, obligé de fusionner avec ICT. Elle se consacre à des études technologiques variées, notamment dans le domaine des mémoires :

films magnétiques déposés sur des tubes de métal (microfilm de 1960, et Electronics 11 / 11 / 60 p 73)

mémoire à elecroluminescence, dans PIRE (rèférence 228 - 11)

L'équipe des concepteurs revient sur le devant de la scène à partir de 1968 avec la machine MU5, qui se veut une synthèse architecturale de tous les concepts nés depuis dix ans dans le monde : principalement l'architecture à pile pour se rapprocher du concept de machine-langage, les sémaphores et les processus pour gérer le multitraitement, la microprogrammation pour sauvegarder les acquis du passé et faciliter les évolutions, la mémoire virtuelle pour supprimer les contraintes sur les programmeurs.

Le projet est soutenu par un contrat de plan avec le Science Research Council, mais surtout, et on peut penser qu'il y a un lien prècis, par la société ICL qui veut adopter la nouvelle architecture pour sa famille 2900. La réalisation prendra cinq ans, et donnera lieu à une foule d'articles (plus de 40) dans la presse spécialisée, notamment :

The Computer Journal en Angleterre (4 articles microfilmés) : 2/72 p 42 - 5/72 pp 109, 113 - 5/73 p 161 - 5 / 76 p 139

un gros article en France : RAIRO 1 / 76, pp 109/30

quelques articles aux USA : microfilm SIGPLAN 3 / 75 p 133

TIEEE, C26, 1/77, pp 19/28 , original en boite 156

On retrouve dans MU5 les travaux des années prècédentes, dont la mémoire à film mince à cycle de 250 ns, et le concept de mémoire à un seul niveau qui englobe des tores à cycle de 2,5 µs et des disques à temps d'accès de 6 ms. Le concept s'est d'ailleurs adapté et rapproché de la mémoire virtuelle classique, avec introduction de la notion de segment. Il y a un TLB de 32 pages courantes, et une recherche associative lorsque l'adresse demandée n'y figure pas, délivrant pas moins de 30 bits d'information, dont 4 bits de protection, 4 bits de taille de page entre 16 et 64 Kmots, 20 bits de page réelle, et 4 bits d'identification de la mémoire parmi 16, qui représentent la seule survivance du concept initial.

Le groupe s'est aussi consacré au logiciel, réalisant trois compilateurs scientifiques (Algol, Fortran IV, PL/I) avec le langage CTL jouant le rôle d' UNCOL (intermédiaire commun de compilation).

A partir de 1979, l' université, toujours fortement tournée avec Edwards et Kilburn vers les problèmes technologiques, se lance prudemment dans les premières études d'un futur supermini baptisé MU6G, bien avant qu'une décision formelle soit prise quant à son architecture.

Le premier travail consiste à définir un multiplieur performant, pour lequel la logique est nécessairement ECL . Le circuit utilisé est un réseau de portes de Plessey, baptisé ULA pour uncommitted logic array, qui contient 100 cellules logiques et nécessite deux couches de personnalisation :

- une première étape réalise un multiplieur 16 * 16 bits travaillant en 115 ns, et travaillant sur des groupes de 2 bits.
- la seconde étape doit aboutir à un multiplieur 64 * 64 bits, durée 284 ns, comprenant 71 circuits intégrés regroupés sur une carte 406 * 203 mm.
- une troisième étape est prèvue, avec de nouveaux circuits Plessey qui doivent permettre de réduire le nombre de circuits à 56 et la durée de calcul à 115 ns.
Voir détails dans un article d' Electronics du 10 / 5 / 79, en boite 156.

A partir de 1982, le projet architectural prend forme autour de la formule Dataflow. Le projet, de caractère purement expérimental, comporte 20 unités arithmétiques travaillant sur 24 bits en fixe, 32 bits en flottant, au rythme de 300 ns/donnée, soit un objectif de 3,3 Mips. Il semble d'ailleurs qu'une petite partie seulement du schéma ait fait l'objet d'un début de construction. Un langage nommé SISAL devait permettre de décrire le fonctionnement de l'ensemble et constituait un objectif notable du projet.

En 1983, le projet semble avoir changé d'orientation : MU6 n'est plus une machine Dataflow, mais un réseau de calculateurs qui comprend pour commencer le prototype MU6G effectivement mis au point, et deux VAX 11 / 750 existant à l''Université, et qui doit s'étendre à tous les calculateurs du département, avec comme contrainte que tous ces calculateurs doivent accepter le même système d'exploitation, MUSS.
En attendant, le nouveau thème d'études comprend le système MUSS, et un calculateur baptisé MU6P. On envisage de réaliser le prototype en TTL, puis de transposer le schéma mis au point en VLSI. Un article du Computer Journal, 3 / 83 p 208, en boite 156, décrit ce projet.

Pour terminer ce tour d'horizon des activités de Manchester U. , il faut encore citer un algorithme de multiplication original, inventé en 1985 par un nommé Montgomery. Une étude de 1993, rapportée par TIEEE, EC 42, 6 / 93 , en boite 156, décrit une concrétisation matérielle de cet algorithme, qui devrait intervenir dans un système de cryptographie.
University of Reading Le RIMMS, Reduced Instruction set architecture for Multi Microprocessor Systems, est en 1984 le thème de recherche de cette université proche de Londres. L'idée directrice est qu'il faut désormais utiliser des technologies VLSI, mais que, à délai prévisible, ces méthodes ne permettront pas de dépasser la vitesse des circuits TTL vieux de 10 ans. Pour construire les machines bien plus puissantes qu'exigent les nouveaux problèmes devenus accessibles, il faut donc multiplier les processeurs ; quant au choix d'une solution RISC, il résulte simplement du manque de place sur les puces de l'époque, en plus des arguments qui ont conduit à la définir.

Le RIMMS comprend donc 255 processeurs, distribués le long d'un réseau en anneau à passage de jeton. Chaque processeur a sa propre mémoire de 256 mots. Les adresses de 16 bits donnent donc accès à l'ensemble de ces mémoires, les 8 bits de forts poids désignant le processeur concerné ; le numéro 0 signifie que le processeur s'adresse à sa propre mémoire. Chaque processeur contient, en plus de l' ALU, un pointeur de donnée et un pointeur d'instruction ; s'il demande une instruction qui ne figure pas dans sa propre mémoire, elle sera exécutée dans le processeur de cette mémoire, et c'est le mécanisme FORK.

Ce qui circule sur le bus est un paquet de 34 bits, soit deux bits d'opération, 16 d'adresse et 16 de données. Il y a quatre opérations : LOAD, STORE REGISTER, STORE MEMORY, EXECUTE. Un processeur peut accepter ou refuser un paquet qui passe à sa porte ; par exemple, un ordre EX n'est accepté que si le processeur visé est inactif, alors que SM est accepté dans tous les cas.
La réalisation initiale du RIMMS décompose chaque processeur en deux puces, processeur et contrôleur de mémoire. La puce processeur contient 17000 transistors. Les mémoires sont des RAM du commerce.

710 - Les coeurs synthétisables d' ARM

Cette histoire commence en 1983 lorsque est fondée à Cambridge, UK, probablement par des étudiants, une petite société suscitée par la BBC à des fins pédagogiques. Il s'agit de créer autour d'un microprocesseur un calculateur modulaire 8 bits de prix minimal, utilisable sur l'écran des télévisions domestiques, dont la chaîne assurera la promotion sous son propre sigle, BBC. Toutes les extensions imaginables sont disponibles et payantes, l'idée étant que chacune d'elles est tout à fait abordable et que les acheteurs pourront les adopter très progressivement, au rythme de leurs enthousiasmes.
Le BBC de base, avec 32 KB RAM et 32 KB ROM, contenant un Basic et de nombreuses applications, coûtait en France 7500 FFTTC, ce qui parait cher pour une console / clavier sans visualisation ni périphérique, mais il faut se replacer dans le contexte de l'époque : brusquement, grâce à l'avènement du microprocesseur, les familles pouvaient accèder à l'ordinateur, jusque là rèservé aux entreprises et contribuant à leur image de marque. Voir fiche avec photo et tarifs.

Le soutien gratuit de la BBC n'a probablement pas duré très longtemps, mais le succès étant au rendez-vous, on retrouve Acorn en 1985, commercialisant la même machine sous le nom d' Electron, à un prix beaucoup plus bas, 2995 FFTTC, avec un grand choix de logiciels pour apprentissages variés (Basic, Pascal, Forth, LISP), pour applications diverses (gestion, graphique, enseignement) et pour des jeux : les éditeurs croyaient au concept.

C'est là qu' interviennent la créativité et le dynamisme de l'équipe dirigeante : loin de se contenter d'exploiter leur succès, ils utilisent leurs bénéfices pour définir, mettre au point en 18 mois et faire réaliser par VLSI Technology Inc. un microprocesseur RISC ambitieux, avec 25 registres 32 bits. Voir fiche. Un tel processeur transformait la modeste console en une véritable station de travail, étendant considérablement la clientèle d' Acorn et lui ouvrant beaucoup de nouvelles portes. De 1985 à 1990, la société semble vivre sur cette clientèle et en profiter pour perfectionner son processeur RISC.

L'étape suivante semble avoir été soutenue par Olivetti, et a consisté dans la construction d'un portable de performances remarquables et d'un prix étonnamment compétitif, 16500 FFTTC. Voir fiche.
Le succès ne semble pas avoir été à la hauteur de l'effort et c'est après cela que la société change d'objectifs. Renonçant à chercher des applications pour ses microprocesseurs, elle recycle ses créateurs dans un bureau d'études baptisé ARM, dont les capitaux proviennent d' Acorn, de VLSI Technology (le fondeur) et d' Apple (le modèle). La société commerciale Acorn deviendra rapidement une coquille vide dès

que la nouvelle société ARM vendra avec succès ses licenses à tous les industriels du temps réel embarqué, un créneau presque sans concurrence à l'époque.
Pratiquement, tous les fabricants de composants du monde (et par exemple le français Alcatel) acquéreront les licenses ARM, marquées par quatre produits principaux avec de nombreuses variantes :

ARM 6 est en début 93 un RISC 32 bits, fournissant 15 Mips à 20 MHz, occupant 11 mm2 en CMOS 1 µ, et ne consommant que 2 Watts. Sa version ARM 610 est le processeur du Newton, l'organisateur personnel de Apple, ce qui explique la participation de cette société au capital d' ARM.

Outre le noyau ARM6, ce microprocesseur contient un contrôleur de mémoire, un cache de 4 KB, un tampon d'écriture, et des circuits de test pour déterminer les demandes des périphériques.

ARM 7, vers 1995, est un coeur 32 bits disposant d'un pipeline à 3 niveaux, qui communique par un bus rapide AMBA avec la mémoire externe, qui sera souvent une mémoire cache. L'architecture est conçue pour tirer parti des progrès de la géométrie sur silicium, et les licenses peuvent s'adapter pour laisser à l'acheteur la responsabilité et les risques de cette adaptation, ou au contraire pour renouveler automatiquement le contrat à chaque progrès dimensionnel.

ARM9TDMI, fin 97, est une architecture nouvelle autour d'un processeur 32 bits capable de 165 Mips à 150 MHz avec une consommation de 1,5 mW/MHz sous 2,5 Volts. Il y a désormais deux voies instructions et données en aval du contrôleur AMBA, aboutissant à deux caches de 4 KB simultanés qui desservent le processeur à 5 étages de pipeline. Adressage 4 GB, interruptions vectorisées.

La machine dispose de deux jeux d'instructions, le jeu standard 32 bits de l' ARM7 et un jeu 16 bits baptisé Thumb pour les applications exigentes en place mémoire.

StrongARM de fin 97 est probablement une variante synthétisable du précédent, achetée par DEC et qui se retrouvera chez Intel à la suite de la faillite de ce constructeur. Il fonctionne à 233 MHz.

ARM ne cesse de progresser dans la course pour le marché de l'embarqué qui atteint cette année là 236 millions d'unités, doublant les SuperH de Hitachi et se rapprochant de MIPS.

ARM10TDMI, en service en 4 / 99, double encore ces performances avec 400 Mips Dhrystone à 300 MHz, toujours en 32 bits. Compatible avec ses prèdécesseurs, et portable sur divers procédés CMOS 0,25 µ , l' ARM10 a maintenant deux caches de 32 KB et un tampon d'écriture, et comporte une interface vers un coprocesseur de virgule flottante optionnel, le VFP 10. Le pipeline est toujours de 5 étages, mais la diminution de la géométrie a permis de l'accélérer, en particulier par l' introduction d'additionneurs d'adresses indépendant de l' ALU principale.

La macrocellule ARM1020T contenant tout cela, synthétisable et déplaçable, représente 50 mm2.

Pas particulièrement conçues pour le traitement du signal, les cellules ARM 946 et 966 (plus de 200 MHz en 0,18 µ) et ARM 1020 (plus de 300 MHz) sont également utilisées par les constructeurs de DSP à cause de leur caractère synthétisable et de leur rapidité. On rappelle, pour les spécialistes de ce type de processeur, qu'elles ne comprennent qu'un seul générateur d'adresse et un seul accumulateur limité à 32 bits pour totaliser les produits du MAC.

711 - Computer Technology

Cette société nait vers 1967 pour commercialiser une machine moyenne de conception moderne, qui se propose par exemple de concurrencer l' IBM 1130. C'est une machine parallèle 16 bits, avec une mémoire de base à tores de 8 Kmots, complètée par 56 Kmots de mémoire paginée avec relocation dynamique, extensible jusqu'à 256 Kmots sur RPQ. L'idée, inspirée à la fois par la mémoire virtuelle des 360 / 67 d' IBM et par la mémoire à un seul niveau de l' Atlas, est de faciliter la multiprogrammation et le temps partagé, et elle aura beaucoup de succès : le gouvernement, qui s'efforçait de réduire le nombre des constructeurs nationaux et de soutenir ICL, se serait bien passé de ce nouveau concurrent.
Ajoutons à cela que l'architecture est riche en dispositifs rendant la programmation efficace (multiples index, indirection, changement de contexte en 10 µs), que la technologie ECL permet des performances excellentes, et que de nombreux périphériques sont proposés ; la Modular One prendra en Angleterre la place occupée en France par la 1130 IBM.

Après une longue période de succès, la compagnie réalise que les besoins scientifiques ont changé et que son produit 16 bits est marginalisé. Les besoins de gestion ayant entre temps grandi considérablement, CTL se reconvertit en créant le 8050, un mini de gestion 16 bits qui n'est pas très différent de son prèdécesseur, mais dont le logiciel est complètement revu. Mémoire à tores 96 à 449 KB, addition en 1,2 µs,
choix de périphériques adaptés : LC, PC, IP 600, ME 165, disques en cartouches ou en packs, postes de travail à écran, et jusqu'à 108 lignes en procédure synchrone IBM 2780, ICL ou CDC.
Le système d'exploitation comporte 64 partitions, où s'exécutent des programmes rèdigés en assembleur, Basic, Cobol, Fortran et CORAL. Le prix est $ 80100.
En fait la proposition va rapidement se diversifier :

8010 comporte 16 à 112 KB de mémoire MOS, exécute l'addition en 2 µs, et dispose de 13 partitions pour seulement Fortran et Basic. Prix $ 23140 pour cette petite machine scientifique, qui prolonge la Modular One.

8030 contient 56 à 112 Kmots de mémoire MOS, fait l'addition en 1,3 µs, et dispose de 32 partitions pour le logiciel complet. Prix $ 44500 pour un produit polyvalent.

8070 qui apparait à mi 78 est un biprocesseur regroupant deux 8050 autour d'une mémoire modulaire dont chaque bloc possède trois portes, pour deux CPU et un DMA. En réalité cette offre officialise ce qui existait déjà en 30 exemplaires sur RPQ. Il s'y ajoute la possibilité de la virgule flottante qui en fait une machine pour grosses PME, coûtant K£ 100 à 250.

En 1978, CTL propose, sous le sigle 8040, un nouveau processeur 16 bits microprogrammé autour de quatre tranches de microprocesseur AMD 2901. Ce CPU communique avec la mémoire 128 (32) 224 KB par un bus système synchrone 32 bits, 56 Mbit/s, réalisé en ECL, auquel sont reliés les contrôleurs de périphériques, dotés chacun d'un microprocesseur 6800.
Cette machine peut supporter jusqu'à 4 bandes magnétiques, des disques FED de 9,6 MB ou EDS de 48 MB, des IP 240 à 600 lpm, une ME 150, et jusqu'à 25 écrans associés éventuellement à une imprimante locale asservie.
Le système d'exploitation MIDUS dispose d' Advanced Operating Facilities, de fichiers en mode séquentiel indexé, d'un moniteur transactionnel, et de liaisons compatibles avec IBM 2780, IBM HASP, ICL 7020, et CTL 8660. Il supporte les compilateurs Cobol, Fortran IV, Coral 66, Basic, et les utilitaires NAL et REPORTER.

Cette nouvelle machine donne à la société une nouvelle vie de 5 années. En 1983, CTL annonce Momentum 9000, un processeur 32 bits compatible vers le haut, dans l'esprit des VAX. Le système comprend maintenant :

- un ou deux CPU construits avec 8 tranches AMD 2901C travaillant à 180 ns, sur lequel une microprogrammation 56 bits permet d'émuler tout le répertoire 16 bits des 8000, plus des extensions 32 bits importantes, et une virgule flottante 128 bits.
- un bus 32 bits, 64 Mbit/s, bidirectionnel, relie tous les constituants et notamment une mémoire de 2 MB par CPU, et des contrôleurs d'entrée/sorties, jusqu'à 4 BLP et 64 CLP.
- le CLP comprend un microprocesseur 68C09 et 64 KB de mémoire, ce qui lui permet d'exploiter tous les protocoles, IBM, CDC et ICL.
- un BLP, Block Level Processor, peut diriger 4 à 16 CLP.

A titre indicatif, un 9000 / 33 comprenant deux CPU, 4 MB de mémoire, 2 GB de disques, et les CLP pour 250 écrans, coûte 340000 £ .

Le nouveau logiciel gère toute cette structure pour une multiprogrammation souple. De plus, s'il existe deux CPU, il est possible de l'exploiter en Fault Tolerant pour un fonctionnement Non Stop.

712 - Elliott Brothers et Elliott Automation

Dans l'immédiate après-guerre, la firme Elliott Automation crée une filiale pour s'intéresser, sans trop de risque, à l'informatique naissante : Elliott Brothers.
Le calculateur NICHOLAS, construit dans ce cadre par le Dr Hill, est destiné à l'usage propre de l'entreprise, qui espère déterminer par cette expérience si une telle machine (à tubes) est assez fiable et assez rapide pour rendre des services. Le domaine d'application envisagé est scientifique, comme pratiquement tout le monde dans les premières réalisations, encore qu'il faille se souvenir que cette année-là vit la sortie des deux premières machines américaines produites en série et vendues commercialement.
NICHOLAS est inspiré par les travaux de Wilkes sur l' EDSAC à Cambridge, mais avec des idées originales, en particulier l'emploi pour la mémoire de lignes à retard à magnétostriction (64 * 16 mots). Le fonctionnement est série, et extrèmement lent. Voir fiche.

Nous avons hérité de cette époque une brochure modeste qu'on peut baptiser "Manuel de rèférence", où le lecteur averti reconnaitra effectivement l'influence de l' EDSAC. La tentative d' Elliott, plutôt que son expérience encore très fragile, décident la NRDC, organisme gouvernemental d'aide à la recherche, à financer la réalisation d'une machine qui sera installée à la station de Rothamsted, où cet organisme fait ses essais. C'est la 401, qui utilise une mémoire à disque et une architecture à 1 + 1 adresse pour l'exploiter au mieux, avec une organisation des instructions en source / destination, assez surprenante pour les familiers des machines de la génération suivante. On notera aussi sur les photographies le cablage nu, antérieur à l'invention des circuits imprimés.

Cette architecture est conservée dans la 402, où le disque est remplacé par un tambour de capacité accrue, avec plusieurs secteurs de 1024 mots dont un seul est actif à chaque instant, commuté par relais. Les lignes à magnétostriction sont conservées comme registres et l'information circule donc toujours en série, mais la fréquence est très accrue. Huit machines seront construites. Voir fiche.

La WREDAC, ou Elliott 403, produite à la même époque, semble antérieure à cette décision, car elle conserve un disque magnétique et plusieurs lignes à retard multimots. Elle a été construite spécialement pour les dépouillements d'essais au champ de tir de Woomera, au coeur du désert australien, pratiquement une annexe de Harwell en terre de Commonwealth pendant des années, jusqu'à ce que l'opinion publique s'émeuve de ces explosions nucléaires dans l'atmosphère.

Un peu plus tard, la 405 reprend l'architecture de la 402 avec quelques modernisations, dont la plus importante est une mémoire supplémentaire à tores, sans préjudice pour les lignes à retard, pour le disque et pour le tambour conservés. Le souci de continuité architecturale conduit à placer devant chaque composant du système, mémoire ou périphérique, huit au maximum, une ligne à retard adressable de 128 mots, toutes les communications internes à la machine se faisant sous forme d'échanges entre ces tampons, rechargés quand cela devient nécessaire.
Autre particularité : du fait des accords intervenus entre temps entre Elliott et la firme américaine National Cash Register, les 405 disposent de périphériques qui manquaient aux 402 : lecteurs de cartes, perforatrices de cartes, machines comptables. D'autre part, Elliott a développé pour cette machine un nouveau périphérique à bandes magnétiques, curieusement constitué par du film cinématographique 35 mm recouvert d'oxyde magnétique, travaillant au débit très faible de 1800 cps.

C'est vers 1959 que National Cash Register, cherchant à s'introduire en Grande-Bretagne, proposa à Elliott un accord commercial, au titre duquel Elliott recevait la license de certains matériels NCR et un appui publicitaire qui lui manquait certainement. Elliott commercialise à cette époque et sous son nom des lecteurs de cartes et de bandes d'origine NCR.
Cette période est pour Elliott le temps du passage au transistor, avec la 802 en forme de bureau, d'où son surnom de Compudesk. Il s'agit d'un étonnant compromis technologique, car le tore magnétique est utilisé comme élément logique dans un montage série à fréquence assez basse (166,5 HHz, la moitié de la fréquence des 405 contemporaines. Cette 802 est vendue sous la double étiquette d' Elliott et de NCR, et commercialisée aussi aux USA par la société Panellit, filiale américaine d' Elliott Automation, qui ne juge pas utile de reproduire aux USA ses duplications structurelles nationales.

A la 802 succède rapidement une 803 qui reprend la même architecture et la même fréquence en supprimant les tores de la logique désormais purement à transistors, tandis que la mémoire à tores devient du type à coincidence. C'est à la 803 et à sa version américaine Panellit 609 que revient l'essentiel du succès de cette famille, dont seulement la moitié a été vendue en Grande Bretagne. Nous disposons de deux manuels de programmation de cette époque, dont un en français.

La 502, annoncée en 1961 et réalisée en un seul exemplaire semble avoir été une tentative pour faire, en Grande-Bretagne, du contrôle industriel. On voit mal pourquoi la 803, utilisée à cette fin aux USA, ne convenait pas au pays.
Quoi qu'il en soit, cette 502 ne fut pas suivie, et la machine qui émerge comme successeur du 803 est la 503 : c'est une machine tout à fait classique, deux instructions à une adresse par mot de 38 bits, intégralement compatible avec la 803. La technologie fait la différence, car la logique DTL fonctionne à 6,7 MHz, et le calcul est parallèle.
La 503 n'a cependant été construite qu'à 9 exemplaires, dont trois installés dans des centres communs Elliott / NCR. Il est donc assez clair que Elliott est en marge du circuit commercial.

En 1964, nouvel effort du couple, avec insistance sur le nom de NCR, désormais cité en premier et qui fournit les principaux périphériques du système qui hésite entre les finalités temps réel et scientifique. Le NCR / Elliott 4100 ne sera pas non plus un notable succès, de sorte que l'association ne protestera pas lorsque vers 1966 le gouvernement proposera que les équipes d'informatique universelle d' Elliott s'intègrent dans la société ICL en cours de création . Le principal apport du groupe sera un périphérique graphique , car il n'était pas question de poursuivre ni le 4100 ni la 503.
Quant à NCR, il continuera seul une carrière d'ailleurs réussie.
L'abandon de sa branche informatique n'oblige pas Elliott Automation à renoncer à tout ordinateur, mais il se limite désormais à sa vocation d'origine, le temps réel. C'est avec le 920 B, calculateur temps réel militaire, qu' Elliott s'installe dans ce nouveau métier en fournissant le calculateur du système Firebrigade de défense aérienne et conduite des interceptions. Voir fiche et photo.
Ce succès se renouvellera un an plus tard avec le Firebrigade Mk 2, construit pour la même mission au profit de la Défense aérienne hollandaise et de l'avion intercepteur F104 Starfighter. Mise en service le 16 / 2 / 65 à Den Helder, Nederland.
Disposant ainsi d'un matériel au point dont les études ont été pour l'essentiel payées par la Défense, Elliott annonce le 903, une version à usage civil pour petits calculs scientifiques et laboratoires, présentée en pupitre de 1092 * 660 * 940 mm, qui provoque un conflit aigu avec IBM, dont ce produit menace le 1130. IBM parviendra à empêcher le lancement du 903.

En 1967, les progrès technologiques permettent à Elliott Automation de proposer le 920 M, bien plus concentré grâce à des circuits intégrés, et n'occupant plus que 319 * 190 * 193 mm. Cette petite taille et une consommation modérée permettent toutes applications, y compris l'espace : on sait qu'il a été utilisé à bord des avions patrouilleurs Nimrod, et comme calculateur central des avions d'assaut Jaguar. Entre temps la société a plus ou moins fusionné avec GEC et Marconi dans

un consortium voué à la satisfaction des besoins militaires, et le système du Jaguar est un exemple de ce travail en commun.

Fin 68, il semble que de nouveaux progrès justifient le 920 C, mémoire 1 µs de 8 à 128 Kmots de 18 bits, addition en 2,2 µs, multiplication en 11 µs. Volume 15 à 28 litres.
La programmation est en progrès, le système pouvant traiter deux problèmes simultanément, et disposant de compilateurs Algol, Fortran et Coral 66.
Les programmes militaires antérieurs étant trop engagés, il ne semble pas que ce 920 C ait trouvé des clients, mais Elliott , profitant de ce que le contexte avait changé du côté d' IBM, en a réalisé des versions civiles :

- le 905 est une version minimale sur table,
- le 902 est un ordinateur scientifique prèsenté en armoire de 482 mm de large sur 1067 mm de haut et 584 mm de profondeur contenant 4 à 32 Kmots de mémoire 1 ou 2 µs.
- le 928, proposé avec le 905, est une console graphique avec écran de 1024 * 1024 pixels, light pen, générateur de vecteurs, et générateur de caractères du type "stroke" (construction à base de traits), avec un rèpertoire de 59 ou 88 caractères visualisables, durée 11 à 21 µs par caractère. Les images ainsi construites sont rafraichies 10 fois par seconde. Tout cela est donc encore assez primitif.

Dans une autre direction, on peut signaler qu' Elliott Automation a réalisé, en liaison avec le Centre de Génie Civil du Collège de Battersea, un "calculateur pédagogique" pour étudiants. Construit au moyen de modules minilog, il permet à l'expérimentateur de modifier la structure ou le répertoire . Voir fiche.
On retrouve en 7 / 70 ce matériel, devenu Abacus, dans la production de la Feedback Instrument Ltd.

Plus sérieusement, Elliott Automation s'est efforcé de réaliser des calculateurs de process comme retombée de ses études militaires. On dispose de quelques exemples :

- le ARCH 101 est un contrôleur minimal 12 bits. Voir fiche.
- le ARCH 102 de 1966 est un calculateur parallèle 13 bits avec une mémoire 6 µs de 4 ou 8 Kmots, présenté en deux baies de 584 large * 457 prof * 1041 mm haut, où prennent place les équipements périphériques. Il travaille à la vitesse très faible de 128 échantillonnages par seconde, disposant de 16 opérations : addition en 23,5 µs, multiplication en 76,5 µs.
- le ARCH 102 C de 1968, pour véhicules ou aéronefs, est une version civile du 902, mesurant 127 mm de large * 494 mm de profondeur * 193 mm de haut, un format nettement aéronautique.
- le ARCH 105 de 1968 est lui aussi une version du 902, mais terrestre et beaucoup plus encombrante, 584 mm large * 610 mm prof * 1041 mm haut.
- le ARCH 2000, qui peut servir de gérant pour plusieurs 102 décentralisés, est un calculateur 24 bits, avec 8 à 54 Kmots de cycle 6 µs. Prix entre 20 et 35000 $.
- le ARCH 9000 est une version civile du 920 B, prix K$ 60 à 180.
- le ARCH 9050 est construit en 1968 autour du 905.

On trouvera un exposé de la conception Elliott dans un article de la rèférence 266-176, qui traite notamment du 101 et du 9000 dans un contexte américain, vu par la filiale de Elliott Automation à Los Angeles, E-A Industrial Corporation.

713 - Les machines de English Electric Company

English Electric existe probablement depuis bien avant la guerre, mais elle était ignorée en France où l'électricité est nationalisée. Son implication dans le programme britannique d'électricité nucléaire lui fait probablement prendre conscience de l'importance des ordinateurs, ce qui l'amène à s'intéresser au projet ACE du National Physical Laboratory, un programme suffisamment ambitieux pour l'époque pour que ses promoteurs se laissent aller à quelques dérives verbales. Voir la rubrique NPL.

Lorsqu'après de nombreuses années de tergiversation devant leur propre audace les créateurs eurent réalisé le petit prototype Pilot ACE, tout le monde put prendre conscience que la machine envisagée n'était pas aussi impressionnante qu'on l'avait dit, et que le prototype présentait par lui-même un intérêt, avec l'avantage d'exister qui manquait encore à l' ACE.

English Electric, qui par sa position d'observateur avait acquis une bonne compréhension des principes, décida qu'en attendant l'éventuelle réalisation de l' ACE il était possible pour son équipe et utile pour le monde industriel de réaliser une version de série du Pilot ACE. Ce qui fut fait : la première machine installée chez EE même fut baptisée LACE (L pour Laboratory ?) mais le produit de série devint DEUCE, Digital Electronic Universal Computing Engine.

La DEUCE reprend les caractéristiques de la Pilot ACE, à savoir une architecture Source / Destination et une réalisation matérielle autour de lignes à retard à mercure, autorisant une synchronisation à 1 MHz. La machine, qui comprend en outre un tambour magnétique comme mémoire auxiliaire, est tout naturellement série avec de telles mémoires, et par conséquent sa performance maximale, qui exige une savante optimisation, se situe vers 16 Kop/s, un maximum jamais atteint en pratique et qui tombe à moins de 500 op/s s'il y a beaucoup de multiplications ou divisions. Cela dit, la machine fonctionne, et grâce à l'auréole du NPL et de son ACE, elle va équiper tous les industriels de haute technicité, aéronautique et nucléaire notamment. Noter qu'à la même époque leurs équivalents américains sont dotés d' IBM 704, 4 ou 5 fois plus rapides.

Voir fiche, ainsi qu'un manuel rèdigé par le laboratoire Nelson d' English Electric à Stafford.

Pendant que ces fabrications et cette diffusion établissent aux yeux du public la compétence des équipes informatiques EE, celles-ci qui ont connaissance des travaux américains contemporains voient bien qu'il y a urgence à sortir de l'architecture série et à proposer au moins deux machines, une de gestion et une scientifique.

Faute d'expérience en gestion, EE décide d'importer une machine américaine, et choisit la RCA 501 qui sera construite en Angleterre et vendue sous le sigle KDP10.

Par contre, EE étudie une machine scientifique entièrement nouvelle, la KDF9. C'est une machine parallèle 48 bits, transistorisée, avec une mémoire à tores et une architecture à piles cablée. Cohérente avec la réalisation d'un compilateur du langage ALGOL, qui venait d'être défini avec la participation d'au moins un anglais, cette décision architecturale s'avéra médiocre du fait des limitations physiques des piles, imposées par leur prix. Il y eut néanmoins 28 KDF9 construites et vendues, et cette

machine va rester pendant quatre ans au moins le produit phare (scientifique) de English Electric.

Pour élargir son domaine, EE construit cette même année la KDN2, un petit calculateur de process control, série 6000 op/s, avec mémoire de 8192 * 18 bits à tores magnétiques, cycle prudent de 15 µs.
Le cycle de base, correspondant à l'exécution d'une instruction, est 175 µs.
L'organisation du bloc de calcul prévoit 3 index et la possibilité d'indirection, qui facilite la programmation, et surtout le choix de périphériques est important :

- tambour magnétique de 327000 mots, 480000 cps, à 20 ms/tour.
- bandes magnétiques à 40000 cps, sur 16 bits de large pour un double enregistrement qui permet une autocorrection.
- entrées/sorties par bandes perforées : LR 1000, PR 110 et PR 20

Le prix s'établit entre 800 et 2500 $/mois. 8 machines seulement seront construites.

En 1963, nouvelle tentative avec la KDF 6 qui reprend le même mot de 18 bits interprèté comme trois caractères de 6 bits, en serrant les prix : il y a quatre canaux d'entrées/sorties caractère par caractère, respectivement pour LR 1000, PR 110, ME + PR 10 (bandes à 8 trous), et pour un contrôleur commun à 4 bandes magnétiques de 3/4" (pour double enregistrement autocorrecteur) travaillant à 33333 cps.
En outre, l'imprimante 600 ou 900 lpm du KDP 10 est proposée. 17 machines seront construites, au prix minimum de 50000 £ par installation.
Nouvelle tentative en 1965 avec la KDF7, une machine 24 bits avec 4 à 32 Kmots de tores à cycle 6 µs, un bloc de commande à 5 index et indirection, 128 niveaux d'interruptions, et une reprise des périphériques du KDN2 . Prix $ 1500 à 6000 / mois. 8 machines construites.

Simultanément , la KDF 8 est une reprise de la KDP 10 avec une mémoire à tores de 16 à 256 Kcar à cycle de 12,5 µs, et l'introduction des bandes magnétiques rèversibles et autocorrectrices de 40000 ou 80000 cps. Grand choix de périphériques : LR 1000, LC 400, PC 150, IP 1000 (sur 80, 120 ou 160 caractères) ou 3000 (Xeronic). Bloc de commande à 7 index et indirection.
Malgré cela, seulement 12 KDF8 et KDP 10 seront vendues.

Avec de tels chiffres de vente, on comprend que l'activité de la branche informatique de EE n'ait pas été rentable, et l'arrivée des IBM 360 en 1964 rendait une réorganisation indispensable. Ce choc fut mis à profit par le gouvernement pour susciter une fusion des activités informatiques, toutes déficitaires , des compagnies EE Computers, Leo Computers et Marconi Computers, qui intervint en 1966 sous l'égide de English Electric dont EELM devient une division.

La nouvelle firme, qui recevait un certain soutien du gouvernement sous forme d'achats de machines, changeait radicalement de politique en abandonnant toutes les architectures antérieures et en proposant une gamme compatible IBM, les System 4., avec quatre machines en 1966, vite mises au point parce que résultant d'une prise de license chez RCA Spectra 70, avec quelques améliorations technologiques :

- une 4 / 10 à 168 K$, 26 opérations, 4 à 16 KB sur 9 bits. Elle diverge d'avec RCA.

- une 4 / 30 à 41 opérations, 16 à 64 KB sur 18 bits.
- une 4 / 50 à 100 opérations, plus les 44 VF en option, avec 15 à 256 KB sur 18 bits.
- une 4 / 70 à répertoire complet et 64 à 1024 KB sur 36 bits, entrelacée.

La synergie de la nouvelle équipe lui permet en outre de réaliser quelques-uns de ses périphériques, en particulier

- des lecteurs de cartes : 4512 de 800 cpm sur 80 colonnes, 4513 semblable mais capable en outre de 1170 cpm en 51 col, 4514 de 1435 cpm sur 80 col, 4515 semblable mais capable en outre de 1823 cpm sur 51 colonnes ;
- une imprimante 4554 capable de 2700 lpm en numérique ;
- un lecteur de marques Lector, jusqu'à 80 lignes de 16 colonnes, capable de 100000 caractères par heure avec sortie sur bande perforée.

La coopération avec RCA se poursuivra pendant les deux années suivantes, produisant deux nouvelles machines :

- une 4 / 40 construite en logique ECL, avec le répertoire complet et une mémoire de 64 ou 128 KB, assimilable approximativement à la RCA Spectra 70 / 35. Prix typique : un ensemble comprenant un CPU 64 KB, deux disques, 4 bandes et une imprimante coûte 175000 £ .
- une 4 / 75 qui est une réorganisation du 4 / 70 pour l'emploi en temps partagé.

L' abandon de l' informatique par RCA en 1973 mettra fin à une coopération qui avait donné lieu à quelques progrès commerciaux de la firme EELM, sans cependant rien de triomphal. Obligé alors de prendre une décision, le groupe English Electric acceptera l'offre d' ICL, fortement suscitée par le gouvernement, de vendre son parc et d'abandonner la production de calculateurs universels. Il semble d'ailleurs que la pression officielle ait commencé avant cette échéance, et que la décision de vente ait prècédé la catastrophe (imprévisible) de RCA.

La séparation des activités d' informatique générale en une division EELM ne signifiait pas, pour le groupe English Electric, l'abandon de toute informatique, car l'ordinateur était clairement en passe de devenir un outil essentiel dans presque toutes les disciplines.

Aussi EE avait elle séparé en 1967 ses activités de process control d'avec les S/4, et l'on connait à cette date une machine temps réel baptisée M21. 40, mémoire 4 à 64 Kmots de 16 bits, cycle 1 µs, processeur en circuits intégrés TTL, actionnant jusqu'à 256 périphériques, et vendue à partir de 40000 $.

Cette machine se retrouve en 1970 comme participation de EE à une autre fusion avec GEC, Elliott et Marconi, où elle travaille à 4800 bauds avec des consoles Videodata. Cette version comporte jusqu'à 14 canaux , 32 niveaux d'interruptions et 16 registres par niveau de programme.

On trouve aussi, en 1967, une offre plus audacieuse baptisée IS4, avec une organisation multiprocesseur autour d'une mémoire de 64 Kmots de 16 bits découpée en 4 bancs.

A partir de 1970, il semble que EE ait définitivement renoncé à toute forme d'informatique, estimant sans doute que ses éventuels besoins seraient sans difficulté satisfaits par le marché.

714 - les calculateurs de Ferranti

La firme Ferranti a probablement été créée pendant la guerre pour apporter aux forces armées une contribution scientifique dans les domaines de l' électronique, mais nous sommes bien moins renseignés que pour les Etats-Unis sur ces questions. Dès 1949 en tous cas, la firme existe en Grande-Bretagne et s'intéresse aux premiers pas des calculateurs, réalisés par l' Université de Manchester sous la direction de Kilburn. Au vu des premières réalisations, Sir Basil de Ferranti, le président de la firme, est convaincu que ces machines ont un immense potentiel de développement, et il passe commande à l' université, contre la fourniture des composants nécessaires, d'un prototype à finalité commerciale, le Mk I.

1954 MK I La conception de cette première machine était basée sur la mémoire électrostatique, dont la fiabilité n'est pas la qualité principale, et il fallait à un industriel une belle confiance pour espérer en tirer un produit commercial. Apparemment le besoin était immense, puisque Ferranti construisit 9 exemplaires de la Mk 1, malgrè ses performances tout à fait modestes et sa fiabilité douteuse : une de ces machines (FERUT) a été installée au Canada, une autre (FINAC) à Rome.
Outre la reproduction du prototype par une équipe motivée qui faisait à cette occasion son apprentissage, la contribution propre de Ferranti à l'étude concernait la mise au point d'un lecteur photoélectrique de bande perforée, et celle d'une imprimante. Voir 219-126 pour ces deux équipements, dont le premier au moins est à l'origine d'une longue lignée : le modèle TR 5 a franchi les frontières et équipé plusieurs calculateurs français, notamment .
Entre la construction du prototype à Manchester et un début d'industrialisation, ce premier projet s'étend sur quatre années, ce qui est important par rapport aux réalisations américaines. Mais les moyens de Ferranti ne pouvaient être comparés à ceux d' IBM et de Remington Rand, qui à la même époque réalisaient respectivement la 701 et la 1103, elles aussi à mémoire électrostatique; et d'ailleurs on n'en était pas encore à exporter ces grosses machines, point sur lequel Ferranti a innové.

1951 NIMROD Désireux de souligner publiquement son engagement dans l'informatique naissante, et cela sans attendre la sortie commerciale du Mk I, Ferranti décide en fin 50 de construire d'urgence, pour l'exposition scientifique du Festival of Britain qui devait commencer à la mi avril 1951, une machine de démonstration spectaculaire. La mémoire étant à l'époque la partie difficile et coûteuse d'un ordinateur, on convint de réaliser une machine spécialisée, sans mémoire notable, avec un objectif ludique : la NIMROD joue au jeu de NIM (connu en France par le film d' Alain Resnais, Marienbad) dans une version étendue, et elle gagne contre tout joueur qui ne connait pas l'algorithme. La technologie choisie était sûre, à base de bascules à tubes et de relais.
Nous disposons d'un article détaillé de la revue Electronic Engineering. Voir fiche.

1956 Route Reference Computer Alors que son expérience est encore embryonnaire, Ferranti accepte un contrat pour les PTT canadiens : il s'agit d'un calculateur spécialisé commandant une trieuse de courrier. Le code des lettres est lu photoélectriquement au rythme de 10 lettres par seconde, sur deux postes de travail simultanés, et permet de sélectionner une adresse parmi 2250 , mémorisées sur un tambour magnétique de 16000 mots, tournant sur paliers à air ; elle actonne ensuite la trieuse.

Logique transistorisée travaillant à 180 KHz, livraison à Ottawa en 1 / 57. Il est improbable que le dispositif ait été construit en série : toute la difficulté de ce genre de méthode réside dans la lecture des adresses, qui doivent être imprimées pour que le taux d'erreurs reste acceptable.

1957 MERCURY L'équipe de Manchester est consciente que la mémoire à tores doit remplacer la mémoire électrostatique, et cela condamne les Mk I dont les registres mêmes étaient de ce type. Mais il est difficile d'abandonner certaines habitudes de pensée ; le Mk II est toujours une machine série et elle est toujours à tubes, et ses blocs de tores, seuls adressables, sont traités comme des sortes de registres, tandis que les tambours sont la mémoire principale, consultable par blocs, et qu'un second niveau de mémoire est constitué par des bandes magnétiques organisées elles aussi par blocs.
Ferranti intervient en fournissant les tambours 1009 à 4000 t/min, organisés en 128 pistes de 3500 bits, mais les bandes, adressables par blocs de 128 * 40 bits, sont achetées en OEM.

Servie seulement au départ par des bandes perforées, la Mk II de l'université devient Mercury chez Ferranti qui progressivement l'étoffe par d'autres périphériques, cartes, imprimantes et traceurs.
Le logiciel reste limité à un assembleur baptisé Autocode, mais il est très utile pour dispenser l'usager de trop songer à la forte fragmentation des mémoires : nous disposons de trois documents qui en décrivent la structure et l'usage, dont deux sont d'origine norvégienne : Ferranti avait réussi ses exportations.
1957 PEGASUS Cette machine scientifique de taille moyenne qui a obtenu un succès honorable s'apparente au Bull Gamma AET en ce qu'elle utilise comme mémoire principale un tambour magnétique, mais en intercalant entre lui et le calcul un tampon à base de lignes à retard à magnétostriction, qu'il faut recharger toutes les 16 instructions. Les divers registres de la machine sont eux aussi des lignes à retard.
Ce type d'architecture étant très impratique pour le programmeur, l'exploitation fait un large usage d'interprèteurs dont trois sont décrits dans la fiche.

Ferranti annonce dès 1958 une variante baptisée Pegasus 2, plutôt orientée gestion par quelques nouvelles opérations et par un choix différent de périphériques ; mais il n'y a toujours pas d'autre programmation que l' Autocode. Voir seconde fiche. Au total 33 machines Pegasus auront été fabriquées et vendues, dont une douzaine de Pegasus 2.

1958 PERSEUS Il s'agit ici d'une machine de gestion, conçue et réalisée sur une architecture de mots multicaractères, à l'image des 702 / 705 / 7080 d' IBM. Mais elle est toujours à tubes, et série, sans le pouvoir d'entrainement d'une famille antérieure, et sans beaucoup de logiciel. Deux exemplaires seulement seront construits.
La technologie de mémoire est entièrement à base de lignes à retard à magnétostriction, l'idée directrice étant que l'information est lue sur bandes magnétiques et restituée de même. Pas de tambour.

1958 GEMINI Le dynamisme de Ferranti ayant impressionné le Canada, la compagnie aérienne TCA, TransCanada Airlines, demande à Ferranti de

lui étudier un système de réservation de places. Ce système Reservec de 3,5 M$ entrera effectivement en service en 1962.
Au centre du système se trouve une paire de calculateurs transistorisés à mots de 25 bits, avec une mémoire de travail à tores particulièrement lente (cycle 28 µs qui suggère une exploitation série), et un nombre important de tambours magnétiques de 32768 mots et de bandes magnétiques Ampex de 45000 cps.

La décision principale, dans les systèmes de ce genre, porte sur le choix du poste d'agent . La solution préconisée par Ferranti et adoptée par TCA emploie un lecteur de marques inscrites sur des cartes au format standard avec un crayon déposant un produit conducteur ; ce Transactor explore 300 bornes électriques et détecte les paires interconnectées par une marque, entre lesquelles circule un courant. Le travail de l'agent, qu'il soit en présence d'un client ou qu'il communique avec lui par téléphone, est de poser un certain nombre de questions, de reporter les réponses sous forme de marques, et de placer la carte dans le lecteur, qui communique avec le calculateur par ligne téléphonique à 800 bit/s. La carte est ensuite rècupérée avec une encoche marginale qui permet de distinguer entre 9 types de transactions, et elle est archivée comme témoin, permettant une annulation ultérieure, par exemple.
Il peut exister plusieurs formats de cartes, dont certains pour demander des renseignements. Un article joint, tiré de la revue Aviation week, explique ce procédé qui souffre incontestablement de limitations.

Il semble que Ferranti, qui a créé le Transactor, l'a réalisé en Angleterre et testé au Canada, ait préféré soustraiter la série à un industriel canadien.

1958 ARGUS L'idée de l' Argus, un calculateur de process control capable de s' intégrer au processus, et par conséquent transistorisé pour être fiable, est née fin 1958. Cette exigence nouvelle pesa sur les débuts du projet qui ne semble pas avoir abouti avant 1961; il fallait en particulier trouver une mémoire de programme permanente et néanmoins modifiable, et les choix technologiques n'étaient pas nombreux. Voir photo de la mémoire à plugs retenue.
La mise au point a nécessité quatre machines, dont une testée en milieu industriel dans une centrale électrique, où elle était complètement intégrée au système, avec une mission d'optimisation. En cas de panne, la centrale continue à tourner sur ses automatismes plus classiques, non optimisants.

L'accueil fait à la machine par une industrie qui s'en passait jusque là fut d'abord réticent, au point que Ferranti crut nécessaire de décomposer son modèle en deux niveaux de prix, distingués plus par leurs possibilités d'extension que par leur fiabilité : il y aura finalement 14 Argus 100 bon marché, et 63 Argus 200 extensible . Voir fiches.

Dès cette époque, Ferranti songe à l'exportation, et nous disposons dans le document 266-90/100 d'un exposé méthodologique et d'une présentation des Argus 100 à 300 à la Convention Internationale de l' IEEE (22 au 26 mars 1965).

1959 SIRIUS Cette petite machine est une modernisation du concept Pegasus, où le tambour est remplacé par une collection de lignes à retard à magnétostriction, dont chacune peut être traitée comme une piste de tambour. De ce fait, la programmation du Pegasus est largement récupérable.
La machine est décimale série, et assez fiable. Nous disposons d'un manuel du programmeur.

22 exemplaires seront construits, en partie exportés.

1960 APOLLO Il s'agit d'une commande expérimentale du Ministère de l' Aviation, destinée à étudier les aspects nouveaux de l'informatique à transistors, en l'occurrence l'emploi d'une arithmétique parallèle, cohérente avec la mémoire à tores, et changeant la méthode de programmation : peu de registres mieux utilisés, mémoire de programme plus grande qu'il n'est pas nécessaire de recharger sans arrêt, contrôle de parité, protection de mémoire, extensibilité.

Réalisée en un seul exemplaire. Voir 269-6/358.

1960 ORION Grosse machine polyvalente étudiée depuis fin 59, prête en tant que prototype en 1961, réalisée finalement à 12 exemplaires à partir de 1963. La compagnie a fait un gros effort dans tous les domaines, architecture, technologie et programmation.

Les instructions sont à deux ou trois adresses, ce qui peut plaire aux scientifiques et facilite les opérations de manipulation de caractères nécessaires à la gestion ; la mémoire à tores a grandi mais reste assez lente, de sorte que la performance est très en retrait sur celle des machines IBM en train de conquérir le marché, les 709X ; les périphériques sont variés, grâce à un recours massif à l' OEM, car Ferranti se limite à ses excellents lecteurs de bandes perforées et à ses nouveaux tambours MDS, gros et lents.

En matière de programmation, la principale nouveauté est l'introduction d'un moniteur gérant les interruptions et les entrées/sorties. Les scientifiques doivent se contenter de l'autocode de Mercury, conservé sous prètexte de maintenir la compatibilité ; les gestionnaires disposent enfin d'un compilateur, NEBULA.

La limitation de la production à 12 machines résulte probablement du choc des IBM S/360, qui a changé le point de vue de toute l'industrie, constructeurs et clients.

1960 ATLAS La coopération de Ferranti avec l' Université de Manchester et son chef d'équipe informa- tique Kilburn se poursuivait pendant que Ferranti réalisait les machines prècédentes, où la contribution de l' université se limite à des conversations techniques.

Fin 59, Kilburn tient un nouveau concept, qui peut se ramener à deux composantes:

- un nouvel additionneur asynchrone, beaucoup plus performant que tout ce qui s'était fait jusque là.
- un nouveau concept de mémoire : la "mémoire à un seul niveau", ancêtre de la mémoire virtuelle.

Kilburn entame la construction de sa machine, dont Ferranti assure en partie le financement sous forme de fournitures. La MUSE (les machines de Manchester portent désormais un nom commençant par MU) est prête fin 61, et Ferranti séduit par l'impact intellectuel du concept décide de commercialiser la machine : trois Atlas sont mis en chantier en 10/61, dont deux sans véritable commande, qui trouveront néanmoins un acheteur.

Objet d'un important battage dans la littérature scientifique, le concept de "One Level Storage" a effectivement fonctionné, même si pour des raisons économiques on est resté loin de l'implantation théoriquement possible. La machine elle-même, sans doute à cause de la logique asynchrone, a eu beaucoup de pannes et n'a jamais dépassé 90% de disponibilité.

Nous sommes bien documentés sur l' ATLAS : articles sur la mémoire, sur l'additionneur, sur le programme de gestion de mémoire, sur divers compilateurs Fortran, et manuel de rèférence. On a également utilisé un article sur microfilm, rappelé ci-dessous :

The Computer Journal (UK) , 10 / 62, pp 238 / 44

1962 CERBERUS est un calculateur spécialisé étudié pour un centre de commandement mobile. L'objet est donc d'expérimenter l'aptitude du matériel à supporter les vibrations des véhicules. On ne sait rien de cette machine.

1962 POSEIDON est de même un calculateur destiné aux applications navales. La taille du mot, 24 bits, l'apparente aux Argus dont il utilise d'ailleurs les circuits logiques. La mémoire principale est à tores, et le système d'exploitation au moins est réalisé sous forme non effaçable.
Destinée aux grands bâtiments où elle intervient par paires, avec un dispositif en partie matériel pour autoriser les deux machines à travailler en parallèle sur les mêmes données. Le programme et les périphériques à prendre en compte constituent le système ADA, Action Data Automation, version anglaise du NTDS américain.
Le premier Poseidon sera installé sur le porte-avions Eagle. Voir fiche.

1963 ATLAS II Sur demande de l'université de Cambridge, désireuse d'acheter une machine ayant la performance de l' Atlas mais un prix moindre, Ferranti entreprend la construction sur place d'une telle machine (TITAN), ajustée à la demande. La conclusion de cette expérience est qu'on peut réaliser une machine bien moins chère, et de puissance encore satisfaisante, en abandonnant la mémoire à un seul niveau pour une mémoire à tores entrelacée. Au moins deux Atlas II seront construits.

1964 HERMES est une version plus puissante et plus dense du Poseidon, dont il prend la succession chez Ferranti pour les applications civiles temps réel de grande ampleur. Sa logique est encore à base de transistors au germanium, il dispose d'un choix de mémoires à tores de cycles 2, 3 ou 6 µs dans les capacités de 4 à 128 Kmots, auquel il peut associer des tambours de 32000 à 2,5 Mmots et jusqu'à 32 dérouleurs de bandes, avec un débit périphérique global de 8 Mbit/s. Performance de pointe 83000 op/s .
Ce système ayant reçu plusieurs applications à des systèmes européens, nous disposons d'un document de programmation.

La version militaire de l' Hermes, baptisée F1600, est offerte simultanément aux forces armées. Elle diffère de la version civile par l'emploi de transistors au silicium, plus efficaces que le germanium mais encore expérimentaux à l'époque.

1965 FM1600 A partir de cette date, Ferranti commence à se désintéresser des calculateurs universels civils, dont presque aucun ne lui a réellement rapporté autre chose que de la notoriété, et où ses efforts apparaissent dispersés face au grandiose plan d' IBM. Heureusement pour ses équipes, le marché du temps réel, militaire avec les F1600 et civil avec les Argus, parait convenablement investi : Ferranti est naturellement consulté chaque fois qu'un besoin se fait sentir.

Le FM1600 est la version intégrée du F1600. Le FM1600A en est la variante minimale, avec 4 Kmots de mémoire 1 µs : il tient dans 3/4 d" ATR avec son alimentation et ses accès.
Le F1600B est une version économique du F1600, utilisant une logique NOR de transistors au silicium, donant les performances suivantes : addition 12 µs, multiplication 32 à 42 µs, division 36 à 46 µs.
Le FM1600B, réalisé en circuits intégrés DTL dont le délai est 9 ns par porte, fait l'objet d'une fiche.

1966 F1600C et FM 1600C sont simplement la version militaire en silicium du Hermes, et sa variante en circuits intégrés. Pour ce dernier, à mémoire parallèle 2 µs, les temps sont 8 µs pour l'addition, 12 à 16 µs pour la multiplication, 17 à 21 µs pour la division. Le répertoire enrichi contient aussi des instructions de manipulation de caractères.

1967 ARGUS 400, 500 Après quelques années de succès dans le temps réel, Ferranti reprend sa copie pour réduire l'encombrement et le prix : il y aura deux machines, le 400 série/parallèle et le 500 parallèle. Les premiers contrats concernent les systèmes de réservation des compagnies aériennes BEA et BOAC, où des Argus collectent les terminaux.

On peut noter qu'à l'occasion de ces réalisations, Ferranti devient fournisseur de terminaux écrans, ce que la compagnie avait commencé à l'occasion de l' Argus 300. L'electronique transistorisée du tube 330 présentait l'originalité de pouvoir changer dynamiquement la symbolique présentée.
Le tube 440, destiné au travail avec les Argus 400 et 500, reprend les fonctions du 330 avec une nouvelle technologie intégrée Micronor II pour la partie numérique, et des transistors Si planar pour la partie analogique. Le modèle 440 utilise l' Argus comme générateur de caractères, la variante 444 contient un tampon à tores de 4 Kmots, 2 µs.

Moins élaborés, mais toujours destinés à des connexions Argus, la famille MD comporte un clavier complet ISO et rassemble plusieurs postes de travail sur des concentrateurs pour 4 à 16 appareils. Il y a :

- un MD 11 de 11" (diagonale 28 cm), poste de base pour système 50 / 60.
- un MD 14 de 14" (diagonale 37 cm), qui peut comporter Ligfht pen et boule, pour système 30 / 40.
- un MD 17 de 17" (diagonale 43 cm), mêmes options et même système.
- un MD 21 de 21" (diagonale 53 cm), mêmes options et même système.

Un peu plus tard, Ferranti produira aussi des écrans non conversationnels, les DigiTV, destinés aux diffusions dans les aéroports, qui présentent en continu les messages élaborés à cette fin sur une mémoire à tambour collective.

1968 FM1200 est un calculateur militaire série-parallèle sur 12 bits, réalisé en circuits intégrés TTL et associé à une mémoire de 1 à 4 blocs de 4 Kmots, cycle 1 µs. Il peut être installé en rack ou mis en boite dans un 1/2 ATR.
Performance 3,5 µs pour l'addition, 14 µs pour la multiplication.
Ce calculateur est livrable au début de 1969 pour moins de 5000 £ .

1970 Argus 600 est une version minimale de ce calculateur, principalement conçue pour la gestion de multiples terminaux écran. On le rencontrera frèquemment sous le sigle Argus T.
1972 FM1600D est une version modulaire du FM1600B, réalisée en MSI / TTL, ce qui permet de faire tenir la même puissance dans un tiers du volume. Les circuits sont montés sur des cartes multicouches enfichées dans un fond de panier à 22 couches. La mémoire est multiporte, cycle de 650 ns, et peut ainsi accepter plusieurs processeurs, au minimum des IOP. Le bloc de calcul semble travailler octet par octet. Le délai maximum pour prise en charge d'une interruption est 2,3 µs.

1973 FM1600E est un calculateur pour grands bâtiments, réalisé en TTLS à délai de 3 ns, modul- aire comme le prècédent mais complètement construit et implanté dans un boitier de 394 * 140 * 432 mm, pour une puissance globale décuple : il s'agit cette fois d'un bloc de calcul parallèle en flottant 48 bits, avec deux jeux de registres pour les modes programme et superviseur, le tout monté sur 20 cartes 381 * 102 mm à 10 couches (pad, masse, 2 logiques, alimentation, masse, 2 couches logiques, masse et pad) qui s'enfichent dans le fond de panier 22 couches.
La mémoire multiporte parait être celle du FM1600D, mais on peut y ajouter en option une section à 200 ns réalisée en circuits intégrés bipôlaires. Capacité maximale 256 Kmots.
Un IOP autonome est prèvu, offrant 28 canaux dont 4 fonctionnent simultanément au débit de 6 µs/mot.

1973 Freescan Ferranti cherche à élargir sa clientèle en abordant des applications plus spéciales, ici le monde du dessin industriel. Le système EP 210 Freescan comprend une table à dessiner associée à un digitiseur dont le réticule mesure directement sa position par rapport à un champ magnétique. Associé à un calculateur et à un écran, cette table et le logiciel Freedraft forment un système complet de dessin interactif.
Autre périphérique de luxe, le dispositif EP 240 est un COM pour tous formats, 16 mm, 35 mm, microfiche de 105 mm, avec un calculateur associé à mémoire 16 Kmots pouvant débiter 10000 cps. L'image 39,6 * 28,2 mm a une définition de 11700 * 8250 points.

1973 Argus 700 Nouveau processeur Argus compatible, plus puissant et profitant des techniques d'intégration. Voir fiche.

1976 Famille F100L Ferranti est désormais fournisseur quasi automatique des ADA de la flotte, ce qui ne représente pas un si grand nombre de commandes. De toutes façons la technologie ne cesse d'évoluer, avec le risque de raccourcir les commandes en dessous du seuil de rentabilité, puisque le nombre des bateaux diminue.
Ferranti se lance dans le microprocesseur, mettant au point un procédé bipôlaire de production, le CDI, avec lequel il édifie une famille de circuits 16 bits offrant 3 à 20 ns de délai par porte avec un facteur de mérite de 0,25 pJ. Cette série comprend :

- le CPU F100L, puce de 230 mil² (15 mm2) contenant 7000 transistors formant quelques 1500 portes. Cette puce contient l'accumulateur et son extension, le CO, le registre d'instruction, le registre de conditions, l'interface bus bidirectionnel vers 32 Kmots * 16 bits, et le décodeur d'ordres. Les calculs se font en série, l'addition durant 3 à 4 µs. La puce dissipe 375 mW, alimentée en 5 V avec une synchro monophasée. Présentation 40 broches, prix $ 60 en quantité de 100.
- le control interface F111L, 350 portes, semble a priori le lien entre la puce prècédente et la mémoire de microprogrammes.
- le data interface F112L (deux par CPU) est également de 350 portes. Contenu inconnu.
- le F101L est un complément du bloc de calcul, même surface, capable de la multiplication en 6,5 à 11,5 µs, de la division en 9,4 à 14,1 µs.
- le F113L est un accès rapide à la mémoire, consommant 550 mW.
- le F114L est une variante à faible consommation, 25 mW seulement, mais nettement plus lente.

Il semble qu'en dehors du CPU et de son extension, les puces auxiliaires soient toutes construites par la méthode des réseaux de portes, par interconnexion finale appropriée entre certaines parmi 225 fonctions logiques.

1978 Argus M700 Première militarisation de l' Argus, sur contrat de la Défense. Le M700 / 20 sur deux cartes trouvera quelques applications militaires, et sera suivi en 1983 d'un M700 / 40 sur une carte utilisé pour le guidage du missile Rapier. Voir fiche Argus700.

1984 Famille F200L Cette nouvelle famille est compatible logiquement avec la famille F100L, dont elle peut utiliser le logiciel. C'est donc encore un microprocesseur 16 bits, mais désormais le multiplieur se situe sur la puce CPU. Le bus est le même avec un adressage porté à 64 Kmots, extensible à 1 Mmot avec le MMU. Le boitier est un DIL 40 broches interchangeable avec le F100L.
La consommation est 1 W sous 5 Volts. Le circuit existe en deux versions, civile garantie entre 0 et 70 °C, militaire fonctionnant de - 55 à + 125 °C.
Le MMU, puce F220L réalisée aux normes militaires, interprète une adresse 64 Kmots comme pointant deux pages , une page 0 permanente, et une page variable parmi 31, toutes de 32 Kmots. Le total représente donc 1 Mmot, mais la puce ne délivre les signaux que pour la page 0 et 5 autres pages ; pour pouvoir atteindre toute la mémoire il faut ajouter quelques circuits externes.
Le MMU semble contenir en plus six DMA pour périphériques communiquant avec la mémoire virtuelle.

Ces dernières descriptions soulignent l'implication croissante de Ferranti dans les fournitures militaires, dont on trouvera ci-dessous un résumé historique :

1958 CDS = Comprehensive Display System : ce système analogique succède aux méthodes manuelles de la guerre et entretient des pistes à partir d'une introduction manuelle en provenance du radar tridimensionnel 984. Il équipe les porte-avions Victorious et Hermes, puis les destroyers lance-missiles Devonshire, Hampshire, London, Kent.

1959 étude de ADA = Action Data Automation : cette étude conduite par l' ASWE de Portsmouth (Admiralty Surface Weapon Establishment) utilise trois calculateurs Poseidon pour extraire et entretenir des pistes renseignées à partir du radar 984, de l' IFF, du radar de veille surface, de la liaison 11 avec d'autres navires, et de la navigation, sans oublier les renseignements introduits manuellement en provenance d'autres sources, notamment radio.
Ce système, qui ne s'est pas rèvélé capable de gérer les armes en raison de la médiocre qualité des données, a été mis en service en 1964 sur le porte-avions Eagle refondu. Il faisait de façon automatique un travail occupant 60 personnes sur le Victorious.

1970 AD / TT = Action Data / Tactical Trainer est un simulateur d'entrainement tactique installé à HMS DRYAD, un établissement naval implanté à Southwick Park près de Portsmouth. Ce système, basé sur un calculateur F1600, succède au simulateur analogique ASTT qui fonctionnait depuis 15 ans à Woolwich près de Londres. Voir photo.

1970 ADAWS = ADA + Weapon System : l'étude se poursuit en améliorant les radars pour que les pistes suivies soient de qualité suffisante pour servir de désignation d'objectifs aux armes. La version Mk 1 construite autour de deux Poseidon équipe les destroyers lance-missiles Glamorgan, Fife, Norfolk et Antrim : elle assure une évaluation de la menace et la désignation d'objectif pour l'artillerie et les missiles Seacat à courte portée et Seaslug à portée moyenne.

En 1972 le système ADAWS Mk 2, utilisant deux FM1600, sert à la conduite de lancement des missiles ASM Ikara et / ou des missiles mer/mer courte portée Seadart sur les destroyers type 82 (classe Bristol) et type 42 , ainsi que sur les frégates Leander armées de l' Ikara.
Entre temps, l'étude a progressé suffisamment pour être transformée en un contrat de réalisation confié à Ferranti pour l' ADAWS Mk 4 des premières frégates 42, tandis que les équipements de visualisation sont confiés à Plessey Radar Ltd. Il y aura ensuite des variantes ADAWS 5 puis 6 qui semblent ne différer que par les équipements connectés et la programmation correspondante, également confiée à Ferranti. Ainsi l' ADAWS 6 équipe le porte-avions à tremplin (pour avions Harrier à décollage vertical) Invincible, qui portent aussi des hélicoptères SeaKing.

Par la suite, un ADAWS 7 a été installé sur les frégates 42, puis Ferranti a modernisé tous les systèmes de cette classe par une refonte ADIMP (nouvelles liaisons, extension du rôle du commandant) qui en a fait des ADAWS 20.
Les autres Invincible ont reçu un ADAWS 10 qui englobe la lutte ASM, et tous ont également fait l'objet de la refonte ADIMP.
Un ADAWS 2000 équipe les porte-hélicoptères des années 1995 / 2000, mais on ne peut prèciser s'il est construit par Ferranti.

1967 CAAIS = Computer Assisted Action Information System : devant le prix constaté de l' ADA et le prix estimé de l' ADAWS, la Marine avait entrepris, dès 1967, la définition d'un système plus économique, destiné aux moindres batiments de combat. Après analyse méthodique des besoins, une spécification avait pu être établie pour un système exploitant de façon automatique la veille des radars, mais présentant les informations sur des consoles Decca directement dérivées de types commerciaux ; à

partir de là, l'évaluation de la menace et la désignation d'objectif devaient être manuelles, quitte à ce que les armes disposent d'ordinateurs en propre si leur fonctionnement le justifiait.
L'édification et la programmation de ce système a été confiée à Ferranti, qui utilisait à cet effet son calculateur FM1600B. Il a finalement équipé les frégates de la classe Amazon (type 21), les dragueurs de la classe Hunt (Brecon, etc...) et même le porte-avions Hermes réarmé comme porte-hélicoptère.

L'adaptation aux armes aussi a été confiée à Ferranti, qui réalise la conduite de tir des Amazon, WSA Mk 4 (Weapon System Automation) concernant une tourelle de canon Mk 8 de 114 mm et deux affuts de missiles Seacat, ainsi que deux radars Selenia. En service à partir de 1975.
La compétence ainsi acquise a permi à Ferranti d'obtenir le contrat pour le CAAIS 400 et les conduites de tir WSA 401, 402, 403, des diverses armes des frégates Mk 10 construites par Vosper-Thornycroft pour la Marine brésilienne. Moins intégré qu'un ADAWS, un tel système comporte finalement plus de calculateurs mais coûte moins cher en liaisons, et aussi en matériel dont le prix a beaucoup baissé avec la taille.

Une réussite en entrainant une autre, la polyvalence des calculateurs Ferranti les introduit dans toutes les applications temps réel de la Marine britannique. On retrouve de 1975 à 1980 les calculateurs Ferranti, et en particulier les FM1600E succèdant aux B, dans les systèmes suivants :

Conduites de tir WSA 421 à viseur TV destinée aux patrouilleurs armés d'un petit canon, et 422 à radar Selenia et télépointeur destinée à des batiments plus gros armés d'un ou deux canons de 76 mm. Photo.

Equipement de CI : CAAIS 450

Conduite de tir WSA 423, conjugant une 421 avec un CAAIS 450.

MCCS, équipement de chasse aux mines de la classe Hunt (Brecon, etc...)

KAFS = SSK AIO & Fire control System, équipement d'exploitation des sonars et de conduite de lancement des sous-marins de chasse (SSK) du type Vickers 2400 et de deux HDW 209 construits en Allemagne pour le Brésil. Utilise un FM1600E et des microprocesseurs Argus M700. Voir article.

1975 NIMROD Les avions de patrouille navale réalisés par la Royal Navy autour de la cellule Comet après explication des malheurs survenus dans l'aviation civile sont équipés d'un système d'exploitation radar et de commande des armes à base de calculateurs Ferranti FM1600D.

1983 FINAS est le Ferranti Inertial Navigation & Attack System, réalisé à Edinburgh par la division Navigation de la société, dont c'est la première réalisation en matière de centrale à inertie pour avions. Le calculateur parallèle intégré à la centrale (voir photo) dispose de 64 KB de mémoire morte pour la programmation de sa fonction, quantité excédentaire qui l'autorise à des travaux supplémentaires au profit de la navigation.

1984 WSA 500 Cette conduite de tir est la proposition de Ferranti, à base de calculateurs Argus M700 / 40, pour l'équipement des frégates type 22 et 23 et la conduite de tir de leurs canons Vickers de 4,5". Il ne semble pas avoir été choisi finalement.

1984 Refonte RapierLe système initial de guidage du missile sol/air à courte portée Rapier, était analo- gique, donc sujet à des dérives liées à la température. La seconde série de commandes est renouvelée par l'emploi d'un calculateur militarisé Argus M700 / 40, 1,6 Mips, tenant sur une seule carte de 56 * 91 mm, collectant les signaux des capteurs et diffusant les ordres à des microprocesseurs à travers un bus série MIL. STD. 1553B .

715 - les études de General Electric Company

Cette société qui n'a pas de relation avec le groupe américain du même nom prend rang dès 1961 en construisant DEXAN, un calculateur destiné à l'aviation. Purement expérimental mais capable de vol, un de ces calculateurs a été installé à bord d'un Comet du Royal Aircraft Establishment pour étudier le comportement des centrales à inertie, qui faisaient alors leurs premiers pas. Toutes les observations du vol étaient transférées sur bande perforées, en même temps que les données issues du radar doppler et du Decca Navigator. Ces bandes étaient ensuite exploitées à terre par un calculateur HYDRA compatible installé dans une remorque, permettant de ne pas immobiliser l'avion.
Apparemment, les conclusions ont été favorables au produit, car GEC construit vers 1969 une machine destinée à l'aviation, à en juger par sa présentation en boitier 3/4 ATR, pesant 14 Kg. Réalisée en circuits intégrés SSI, avec une mémoire de programme NDRO de 4Kmots de 19 bits + signe, elle dispose pour le travail d'une mémoire scratchpad à 2 tores par bit. Le bloc de calcul sait faire multiplication et division longues (produit et dividendes sont DP). C'est la G719.
Les entrées/sorties sont rassemblées dans un second boitier.

En dehors de cette opération, dont on ignore les débouchés réels, la société décide de se limiter au temps réel, et obtient des contrats d'études pour des applications au transport. Adoptant pour la réalisation l'unité centrale 905 d' Elliott Automation, la GEC se concentre sur le logiciel et les périphériques et traite successivement les feux rouges de Lisbonne, Madrid, Barcelone, Zurich et Hong Kong, équipant aussi cinq centres de contrôle d'autoroutes en Grande Bretagne.
Pour ces applications, GEC utilise une paire de CPU avec mémoire de 64 Kmots et réalise en 1976 un contrôleur de feu rouge à base de circuits intégrés.
Le logiciel est TRANSYT. Le sigle du système est GEC 4010, mais nous ignorons s'il s'agit d'un processeur propre, qui aurait équipé toutes les fournitures sauf Zurich, ou d'un code de système.

En 1976, GEC aborde le microprocesseur, produisant sous le sigle MDS800 ce qui parait être une license du Intel 8080A. Pour $ 2700, GEC fournit le processeur avec 48 KB de RAM, une console, une machine à écrire, et un compilateur Coral 66 ; un supplément de 16 Kmots, LR et IP est cependant le bienvenu sous l'angle de la commodité d'exploitation.

En 1979, GEC annonce un nouveau CPU en deux cartes, le 4060, qui se monte en rack. Dans ce petit volume, on trouve en outre une mémoire à semiconducteurs, une alimentation, et un panneau de commande optionnel.

Des variates sont proposées : un 4062 à mémoire mixte de 1 MB, partie tores, partie semiconducteurs, du fait des inquiétudes d'utilisateurs non encore familiarisés avec les solutions MOS ; il y a aussi un 4065 doté de ce qui est à l'époque une grosse mémoire à semiconducteurs, 1 MB.

Simultanément est proposé aussi un 4080, compatible mais beaucoup plus puissant : mémoire jusqu' 256 KB, addition en 1,1 µs, multiplication en 10,9 µs, virgule flottante en standard. L'ensemble avec son alimentation occupe un volume de 445 mm de haut sur 483 mm de large.

A titre d'expérience d'économie, l' University College remplace une 360 / 65 par trois 4082, chacun collectant 16 terminaux ; il était prévu de porter cette charge à 32 une fois le logiciel rèdigé localement; Ce 4082 comportait une mémoire de 384 KB à tores, deux disques de 70 MB, une bande, un lecteur de cartes, une imprimante, et un lecteur de cassettes comme bootstrap. Deux canaux étaient installés, un pour les disques et un multiplexeur pour les terminaux.

Les calculateurs suivants furent en réalité des 4085 à mémoire semiconducteurs. Une version militaire 4080M est installée en trois exemplaires à bord des avions patrouilleurs Nimrod.

Ce genre de succès pousse GEC à passer à des machines plus grosses et plus universelles. Le 4090 de 1981 est une machine 32 bits englobant un rèpertoire compatible avec les 4080. La réalisation utilise des microprocesseurs AMD 2301 en tranches de 4 bits, à partir desquels est notamment réalisé un bloc de calcul VF travaillant sur 64 bits ; il y a aussi une option multiplieur rapide, et un cache 16 KB, au total un répertoire de 160 opérations. La mémoire à cycle de 560 ns peut varier de 512 KB à 4 MB, et on lui associe une mémoire virtuelle de 256 MB.

Le système d'exploitation est construit autour d'un noyau microprogrammé qui dispose de bases et limites, et gère la multiprogrammation par messages interprocessus ; un processeur de maintenance surveille l'installation et peut effectuer des microdiagnostics.

Compilateurs : Babbage, Fortran, Algol 60, Basic, Coral 66, Pascal, APL, Cobol, RPG 2.

Bref , une machine puissante et complète à laquelle ne manque probablement que d'être compatible avec une grande marque, car l'écriture d'applications pour une aussi petite clientèle n'amuse que des chercheurs. Prix 140000 $ avec une mémoire de 512 KB.

En 1982 également, GEC a réalisé une version militaire 4060M, comparable en puissance à une machine civile 4065, et comportant processeur, testeur intégré, mémoire centrale de 256 KB, mémoire morte de programme de 128 KB, interface pour mémoire de masse (disque ou bulles), interface pupitre, 4 canaux et une alimentation. On ignore si cette machine a trouvé des applications.

En 1982 GEC se lance dans des recherches plus ésotériques avec GRID, GEC Rectangular Images & Data computer, un calculateur matriciel groupant 64 * 64 processeur en vue d'obtenir une puissance de 10 Gops. La réalisation se fait sous forme de puces SOS contenant chacune 32 processeurs, soit 50000 transistors dans un boitier 128 broches ; au total, la machine tient dans 17 cartes de 228 * 305 mm.

Comme pour Illiac IV aux USA, de telles machines ne sont utiles qu'à des problèmes dont la nature est matricielle, et encore faut il disposer d'un logiciel permettant de s'en servir. Bien que nous n'ayons aucun détail, probablement parce que cette machine

n'a pas débouché sur un marché, ce travail logiciel n'a pu être fait chez GEC et probablement n'a pas été fait du tout.

GEC continue néanmoins sa recherche avec la Série 63, un mégamini de 3 Mips qui se caractérise par un pipeline à 4 étages, 16 registres généraux, un rèpertoire entièrement à base d'instructions de 32 bits, offrant notamment la virgule flottante 64 et 128 bits sous forme d'extracodes sous-programmés, mais aussi sous forme cablée en option. Ce CPU est construit à partir de puces Texas 74S481.
La mémoire physique peut atteindre 64 MB en 16 cartes, qui peuvent débiter 27 MB/s. Le système d'exploitation et un MMU supportent une mémoire virtuelle de 4 GB par processus, avec un maximum de 4096 processus.
De multiples IOP liés à ce bus travaillent en DMA pour les divers besoins, périphériques locaux, bandes, disques et communications, notamment avec des 40X0.
L'IOP de service est un processeur 8 bits, avec 15 contrôleurs et un maximum de 64 périphériques; l'un des contrôleurs sait gétrer 16 terminaux asynchrones.
L' IOP commun aux disques et bandes sait gérer jusqu' à 32 disques de 275 MB, et 8 bandes en sus. Il est construit autour d'un microprocesseur 68C09. Tous ces IOP travaillent à partir d'une queue d'ordres d'entrées/sorties, enchainés par des sémaphores sans interruption.
On propose aussi un calculateur frontal pour les réseaux X25 , X75 et Ethernet.
Il y a par ailleurs un processeur de maintenance pour autotest, autodépannage et redémarrage.
Le système d'exploitation est UX 63, lequel est un Unix ; il englobe tout le logiciel des anciens 40X0.
Prix : selon l'annonce de juin 1963, une machine de base avec 2 à 10 cartes de 1 MB, un maximum de 7 contrôleurs, et les communications, coûterait £ 100000.

Ces intéressants travaux n'ayant malheureusement que très peu de débouchés, il faut admettre que la société était solidement ancrée sur ses marchés temps réel, puisqu'elle survit.
En 1992, on entend parler d'un MCT 83100, réalisé en commun par GEC et Plessey : il s'agit d'un contrôleur pour bus MIL. STD. 1553, destiné aux liaisons série dans des navires ou des avions. Le circuit gère le protocole, les tampons de messages, une mémoire de 4K * 16 bits à double porte ; il est vu par le processeur comme une adresse de mémoire.
Un circuit auxiliaire MCT 2525 est nécessaire en sus comme interface bus, contenant la synchro de commande.

716 - La patiente construction de ICL

Dans les années 50, le gouvernement anglais est bien obligé de croire à l'informatique, qui fait aux USA une percée foudroyante. La solution initialement essayée, consistant à étudier une machine dans un laboratoire gouvernemental, est dépassée avant même d'avoir été menée à bien, et le gouvernement est conscient que c'est une technique trop rapidement évolutive pour la confier à l' Administration ; il faut donc qu'une entreprise britannique ramasse le flambeau, mais il y a rapidement beaucoup trop de candidats. Aussi le travail du gouvernement va-t'il consister

essentiellement à profiter des aléas de la conjoncture pour provoquer des regroupements.

Pour commencer, il y a en Angleterre trop de mécanographes, puisqu'il existe deux sociétés anglaises, Power-Samas et British Tabulating Co, en plus des américains IBM et Remington et du français Bull. On va donc provoquer la fusion des deux premières en une ICT, International Computers & Tabulating Ltd.

On a déjà vu que la BTC avait su prendre le virage de l'informatique, en récupérant le travail du Birbeck College dans un HEC 1201, réalisée par une filiale nommée Computer Development Ltd. Au contraire, Power-Samas est resté un pur mécanographe, préparant le PCC, un calculateur programmé par tableau de fiches qui lit des nombres sur une carte, calcule à partir de ces nombres, et perfore le résultat dans la même carte, à 100 cpm . Voir fiche.

La fusion faite vers 1959, le nouvel ICT n'a pas grand chose à proposer à une clientèle informaticienne. La 1200 qui date de 1955 est totalement périmée, mais Computer Development Ltd a fait étudier par General Electric UK une machine qui peut servir de relais en attendant mieux.

L' ICT 1301 est donc en 1960 le cheval de bataille de la nouvelle société, avec l'accent sur les bandes magnétiques qui en réalité ne sont pas encore au point, ce qui conduira à des annulations. Voir fiche.

En attendant, la société continue à entretenir et même vendre les machines mécanographiques des sociétés qui lui ont donné naissance, notamment :

ICT 34 (1964) perforatrice / vérificatrice de cartes 80 colonnes, 200 cpm : la perforatrice et la vérifica- trice font chacune un demi trou, et le poste dee lecture qui suit détecte les demi-trous qui subsisteraient.

ICT 314 (1964) est une trieuse 80 colonnes, 1000 cpm.

ICT 319 (1964) est une trieuse 1200 cpm sur 40 colonnes, permettant le tri alphanumérique en deux passes dans 14 casiers : A à M triés plus un casier pour N à Z, puis commutation et tri des cartes N à Z . Il existe un compteur de cartes à 16 positions.

ICT 902 est une tabulatrice 100 lpm, pouvant fonctionner en numérique ou en alpha, sur cartes 40 ou 80 colonnes. Elle est en outre capable de commander une perforatrice récapitulatrice ICT 29.

ICT 558 (1961) est toujours une machine mécanographique, mais nettement plus perfectionnée que le PCC de Power Samas dont on s'explique qu'il n'ait pas vu le jour : d'une part il est transistorisé, d'autre part il dispose d'un programme en mémoire à tores, pour constituer la seule calculatrice d'un ensemble construit autour d'une nouvelle petite carte à 40 colonnes. Mais en réalité, comme pour IBM avec sa famille 3000, il est trop tard pour sauver la carte perforée qui n'est déjà plus qu'un moyen d'accès (fiable) aux ordinateurs.

ICT 559 (1964) : l'echec de la 558 étant attribué à un prix trop élevé, la 559 est une version plus économique, avec un LC / PC plus lent et un calculateur plus concentré. Même echec.

Vers 1962, ICT n'a donc pas beaucoup fait progresser l'image de son informatique dans le public, et sa 1301 ne peut guère se compare qu'à la 1401, qu'elle ne vaut pas puisque ses bandes sont moins fiables et moins performantes. Progressivement, cependant, avec la 1302, les défauts se résorbent, mais il faut réellement trouver autre chose pour fonder une société digne de représenter la nation.

La solution consistant à commercialiser, sous le sigle ICT 1500, la RCA 301, est économiquement désastreuse et ne pourra être tenue longtemps.
Le gouvernement, qui a entre temps fait absorber l'informatique de EMI par celle de Ferranti, négocie maintenant l'intégration de Ferranti, célèbre et apprècié mais déficitaire pour cause de séries trop courtes, dans ICT. Le nouvel ICT, qui voit le jour vers 1965, devra soutenir le parc hétéroclite de Ferranti, et adopte comme produit phare une ICT 1900, qui rebaptise un projet FP6000 trouvé dans la filiale canadienne de Ferranti.

Cette fois, les équipes informatiques de Ferranti sont à la hauteur des besoins logiques, tandis que les partenaires du premier ICT apportent des périphériques sérieux. La nouvelle famille ICT démarre dans de bonnes conditions. et se structure en forme de gamme, puisque IBM a donné à ce concept ses lettres de noblesse : il y aura une 1901 qui prend en charge à bien meilleur prix les anciennes mécanographies, une 1902 / 3 qui est essentiellement une gestion de périphériques avec une possibilité de temps partagé, une 1904 / 5 capable de 4 programmes simultanés, une 1906 / 7 dont le système d'exploitation accepte 16 programmes et la virgule flottante, et plus tardivement une 1909 scientifique qui n'aura qu'une vie courte.
Toutes ces machines 24 bits ne peuvent prétendre offrir le service des IBM S/360, mais elles ont au moins l'avantage d'imposer à ICT les nouveaux concepts de système d'exploitation et de langages, dont l'adoption permet au marketing de présenter à ses clients des comparaisons.
Voir sur cette famille cinq fiches et deux documents.

Cette première génération devra être renouvelée assez rapidement, du fait des progrès de la techno- logie. La série A, à base de circuits intégrés TTL, est annoncée en 1968 :

1901 A garde la mémoire de 4 / 8 / 16 Kmots mais avec un cycle de 4 µs qui est aussi celui des circuits ; la nouvelle logique permet une addition de 7 + 7 chiffres en 28 µs. De nouveaux canaux sont introduits pour la machine à écrire, le LC 300 / 600, l' IP 300 / 600 intégrée (spécialement étudiée), et le contrôleur de disques, tandis que 4 canaux standard demeurent pour les autres périphériques. Il peut exister 4 unités de disques, du nouveau modèle 2820.

1902 A dispose de 8 / 16 / 32 Kmots avec cycle de 3 µs qui est aussi celui des circuits, fait l'addition 7 + 7 en 12 µs, utilise un canal spécialisé pour sa machine à écrire, et de 4 à 8 canaux standard. Le logiciel George permet la multiprogrammation 4 partitions et un temps partagé pour un maximum de 9 postes . Prix à partir de 40000 F/mois. En 1971, ce modèle sera proposé avec des mém- oires à cycle de 6 µs, et des capacités très accrues, 48 / 64 / 96 / 128 Kcar.

1903 A est la même machine, avec mémoire 16 / 32 / 48 / 64 Kmots à cycle de 1,5 µs. Le résultat est une addition 7 + 7 en 6 µs, la multiplication 7 * 7 en 750 µs, la division 7 : 7 en 900 µs. Cependant une option cablée est proposée aussi, mpy en 74 µs, div en 88 µs. Le nombre des canaux standard est 4 à 12, la multiprogrammation et le temps partagé comme ci-dessus à partir de 32 Kmots.

1904 A comporte une mémoire 24 bits, 32 à 256 Kmots , cycle de 3 µs, et un cycle de calcul de 750 ns, qui permet l'addition en 3,2 µs. Il y a 12 canaux rapides et 6 à 18 canaux standard. Prix à partir de 120000 F / mois. En 6 / 73, on proposera le remplacement sur site de la mémoire par un nouveau modèle à cycle de 2,4 µs.

1906 A est construite en ECL et constitue un changement complet, avec une mémoire de 64 à 512 Kmots de 48 + 2 bits à cycle de 750 ns, organisée en modules de 64 K ; l'adressage, optionnellement virtuel, peut alors atteindre 4 Mmots. Une mémoire auxiliaire est prèvue, jusqu'à 8 tambours de 2 Mcar, capables de 1400 Kcar/s .

Le processeur se décompose en trois unités simultanées, central, flottant et I/O. La virgule flottante est performante, addition en 0,9 µs, multiplication 2,6 µs, division 7 µs. Les entrées/sorties com- prennent de 5 à 30 canaux lents à 50 Kcar/s, 4 à 16 canaux rapides à 450 Kcar/s, et 5 canaux optionnels à 1500 Kcar/s.

Le logiciel permet de traiter simultanément batch et temps partagé. Prix entre 1,5 et 4,5 M$.

En plus de ces machines, ICT essaie de rapprocher son offre de la demande en offrant des possibilités de multiprocessing. En fait, il s'agit de machines couplées avec des commutations de périphériques, qui permettent une meilleure disponibilité ; il n'y a pas réellement de logiciel multiprocesseur.

1904 E dispose d'une mémoire à cycle de 1,8 µs et 1904 F de la mémoire à cycle de 750 ns, avec des capacités de 32 à 256 Kmots, les nombreux canaux du A, et la multiprogrammation à 16 partitions. Il est possible d'associer deux 1904 E pour former une 1906 E, deux 1904 F pour former une 1906 F, et de même avec les 1905 E ou F qui peuvent s'unir en 1907 E ou F.

Les nouveautés contemporaines en matière de périphériques sont notamment :

2101 (1967), lecteur col / col de cartes 80 col, 1600 cpm, hopper et stacker 3000 places.

2141 (1965), lecteur col / col, 600 cpm, hopper et stacker 1000 places.

2504 / 5 (1967) , bandes 9 pistes, 1600 bpi, construites par Data Recording Instrument Co. Ce dérouleur, qui peut lire dans les deux sens de marche des blocs jusqu'à 4096 mots, est proposé en deux vitesses : 75 ips = 160 Kcar/s pour le 2505, 37,5 ips = 80 Kcar/s pour le 2504.

2508 / 9 est un dérouleur 9 pistes utilisant des cartouches chargeables en 10 secondes. Il travaille en 1600 bpi . 2 vitesses 80 ou 160 Kcar/s.

2820 / 1 (1968) est un disque à deux cartouches sur un même axe horizontal, 1,6 Mcar pour le 2820, 3,2 pour le 2821.. Les cartouches comportent deux disques = 4 faces de 100 ou 200 pistes de 4000 caractères, accès minimum 35 ms, moyen 165 ms, débit 208 Kcar/s.

7153 (1970) est un écran utilisant un monoscope comme générateur de caractères.

7181 (1971) est un écran 25 * 80 car, alphabet 92 car, ligne 4800 bauds avec rèpétition automatique en cas d'erreur, deux polices romain et italique. Options lecteur de badge et polling 8 voies. Il existe dans les 190X A un multiplexeur 100 Kcar/s qui peut en supporter 240.

7503 (1973) est un terminal lourd pouvant comprendre, autour d'un ordinateur avec 16 à 32 KB de mémoire, un modem 2400 ou 4800 bauds synchrone, 1 ou 2 lecteurs de cassettes de 160 KB pour chargement du logiciel, un écran video 16 * 80 car, un LC 300 et une IP 125 / 300 / 500 lpm.

7903 (1971) est un miniordinateur autonome, utilisé comme contrôleur pour diverses liaisons synchrones ou asynchrones : téléimprimeurs, écrans, terminaux lourds, et même 1901 A.

8101 UDT = Universal Document Transport est un mécanisme de transport de documents pour lecteurs optiques, marques, cartes perforées ou chèques, avec trieuse à 3 / 6 / 9 / 12 casiers et débit de 300 ou 150 doc/min selon taille. Il peut être associé à :

- un lecteur de documents 553 cps, reconnaissant les chiffres et les lettres JNPVXY, avec 12 casiers de classement attrivués par programme. C'est alors le 8201 .
- un lecteur de cartes marquées sur 24 colonnes. C'est alors le 8301.
- la combinaison des deux prècédents. C'est alors le 8401.

Les trois appareils, 8101, 8201, 8301, sont programmés séparèment par l'ordinateur auquel ils sont reliés indépendamment.

EDS 30 (1970) est la version ICL, produite sous license, de la copie CDC de l' IBM 2314. Il peut être fourni comme 3, 5, 7 ou 9 tourne-disques en ligne sur les canaux d'un contrôleur 2812. programmable. Techniquement, il s'agit d'enregistrements à 2200 bpi, avec un temps d'accès moyen 87,5 ms. ICL en produit en fait deux versions :

- pour les ICT 1900, dispac de 30,7 Mcar, en 15 blocs de 512 car / piste. Débit 416000 car/s .
- pour les System 4, dispac de 29 MB, 7294 bytes / piste, 312000 byte/s .

EDS 60 (1971) est un dispac de 59,2 Mcar, 400 pistes, 416 Kcar/s, destiné aux ICT 190X A. Il s'utilise à travers le contrôleur microprogramme 2812.

DEDS 2807 / 8 (1972) est destiné au 1901 A et débite donc 208 Kcar/s. L'armoire contient deux tourne-disques et un contrôleur. les disques peuvent être :

- 2807, 6,5 Mcar par axe, 160 pistes de 8 secteurs contenant chacun 512 caractères de 6 bits plus 8 bits de contrôle ; accès 78 ms en moyenne.
- 2808, 8,3 Mcar par axe, 203 pistes idem, 85 ms d'accès moyen.

Le succès remporté par IBM avec sa famille 360 et l'annonce d'une famille 370, signe d'un néces- saire et nouvel effort technique, conduit le gouvernement à reprendre sa campagne pour resserrer les rangs : il s'agit maintenant de fusionner ICT, qui est bien implanté mais techniquement peu inventif, avec le groupe English Electric / Leo / Marconi qui présente l'intérêt de produire un compatible IBM. Cette fusion, décidée en 1969, et que le gouvernement appuie par une politique d'achats orientés, donne le jour à un groupe de taille internationale, malheureusement encombré par les personnels et les parcs des sept sociétés qu'il rassemble : International Computers Ltd. Il était temps d'abandonner les allusions à la mécanographie.
De toutes façons, il est impossible de réduire davantage la diversité, et il y aura donc deux familles dans la production ICL : ICT 1900 et System 4 compatible IBM.
Nous disposons d'un document ICL de cette époque, qui décrit en réalité la série 1900 A. Il est inutile de le paraphraser, et on renvoie au manuel descriptif en français, en boite 155.
Après cela, la famille va encore durer des années, avec de modestes évolutions :

1902 S (1971) modernise le A avec une mémoire à cycle 3 µs, comprenant 64, 96, 128 ou 196 Kcar de 6 bits. La vitesse est donc presque doublée. Le processeur comprend l' horloge temps réel, un compte-temps, l'option SCF. Parmi les entrées/sorties, on trouve des possibiloités de connexion à une 1901 A, une EDS 30, un terminal 7903.

Le système d'exploitation peut être George 3, dans le cas de la plus grande mémoire.

1903 S (1971) diffère du A par l'ajout du processeur autonome PAC, par une mémoire plus souple de 16 / 32 / 48 / 64 / 96 ou 128 Kmots de 24 bits, cycle 1,5 µs, par l'option de 6 canaux PAC en sus. Toutes options comme ci-dessus. Le système est Georges 3 dès la mémoire de 48 Kmots, mais il faut aussi des disques.

1904 S (4 / 71) dispose d'une nouvelle mémoire à film mince de 32 / 64 / 96 / 128 ou 256 Kmots, cycle 300 ns, accès en 175 ns, d'origine Cogar. Il dispose aussi du PAC, processeur d'entrées/sorties qui gère un groupe de canaux rapides. Il peut être doté de la mémoire virtuelle et du système George 4 qui sait l'exploiter.

1906 S (1971) fait l'objet de la même amélioration, mais avec un entrelacement 4 qui fait tomber le temps d'accès à 130 ns. Le débit global des entrées/sorties, soutenu par un PAC, est 11 Mcar/s .

1908 A est un nouveau haut de gamme réalisé en ECL à 1 ns de délai par porte, proposé en monoprocesseur (puissance 7 à 8 fois ATLAS qui sert de rèférence nationale), ou en biprocesseur homogène ou mixte (1908 + 1906). La mémoire à film mince comprend 1 Mmot de 25 bits en module de 128 Kmots, cycle 330 ns, et peut être renforcée par une mémoire à tores en blocs de 512 Kmots ; en outre, il existe une scratchpad contenant une boucle de 16 instructions et 256 opérandes.

Les entrées/sorties peuvent s'élever à 64 canaux de 500 Kcar/s, 16 canaux de 1,5 Mcar/s, et en option 2 canaux à 4 Mcar/s.

Le logiciel est celui de la famille, mais il y a plusieurs nouveaux compilateurs et un puissant LP.

Le prix de vente prévu était M$ 3,6 ; le projet, cependant, aurait été abandonné à une date indéterminée que la lettre A pourrait situer en 1970.

1903 T, annoncé en 10 / 72, est la première machine ICL à mémoire MOS, proposée en quatre tailles 256, 384, 512 ou 768 Kcar , avec un cycle de 200 ns/car et une structure NDRO. En option, mémoire virtuelle de 12 Mcar accessible par pages de 4 Kcar à travers une mémoire associative, avec des microprogrammes pour accélérer les transferts de pages. Option VF.

Entrées/sorties 5 Mcar/s à travers deux contrôleurs : un à 13 canaux rapides dont un à 1,5 Mcar/s, et un autre à 18 canaux plus lents. Disque EDS 60 de 60 Mcar.

Prix typique 1974 : 89000 FFHT/mois pour 384 Kcar de mémoire, LC 600, IP 1350, 2 EDS 60.

1901 T n'apparait qu'en 1974, car ce n'est pas la même mémoire MOS. Cette fois, on offre 80 à 240 Kcar avec temps d'accès de 1 µs / caractère, en modules de 32 K. Il est prèvu un IOP très modeste, 7 canaux délivrant au plus 630 Kcar/s eu total. Logiciel George 2 et 3.

Prix typique : 36000 FFHT / moids pour 144 Kcar, LC 600, IP 1350, 2 disques.

1902 T, proposé en même temps, dispose de 160 à 512 Kcar par modules de 48 ou 64 Kmots, accès 500 ns / car. L'IOP cumule 830 Kcar/s en 11 canaux, et contient un multiplexeur pour 6 écrans.

Prix typique 2 / 74 : 58000 FFHT / mois pour 208 Kcar, LC 600, IP 1350, 2 disques..

Telle était la situation lors de l'abandon de la famille.

On passera plus vite encore sur la famille System 4 héritée d' EELM, puisqu'elle se confond essentiellement avec les créations de RCA et prend fin abruptement en 1973 lorsque RCA jette l'éponge. Cette disparition sera d'ailleurs considérée comme une opportunité par la direction de ICL qui en profitera pour lancer la nouvelle série 29.

Néanmoins, on ne doit pas penser qu' ICL ait pu saboter la commercialisation des System 4 ; au contraire, les nouveaux modèles 3, 4, 6, 7 de RCA trouvent des équivalents chez ICL avec les 4 / 52, 62, 72, 77, qui toutefois ne reprèsentent pas des correspondances strictes. Et l'administration continue sa politique de Buy British, par exemple en choisissant une paire de System 4 / 72 pour réaliser LACES, le système des douanes à l'aéroport de Londres, ou encore le système de gestion de la RAF à Hendon.

717 - la série 29 d' ICL

En fait, la décision de créer la série 29 est d'abord psychologique : la disparition du soutien RCA est de nature à démoraliser les équipes issues d' EELM, brusquement obligées de se débrouiller seules, et placées de ce fait en position de faiblesse par rapport aux équipes d' ICT qui ont toujours leurs 1900. Elle démoralise tout autant les clients du System 4, qui tout naturellement vont se retourner vers IBM. La solution à ces deux problèmes passe par les décisions suivantes :

- créer une famille nouvelle qui puisse fédérer sur un pied d'égalité les deux équipes.
- assurer la continuité en offrant la possibilité d'exécuter sur cette nouvelle famille les programmes des deux anciennes, avec le minimum de travail de conversion.
- faire choix d'une architecture qui facilite ces deux objectifs, avec la mémoire virtuelle qui réduit l'incidence de la taille de mémoire sur les applications, et la microprogrammation qui rend possible toutes les adaptations.

Le calendrier des évènements souligne que l'aspect marketing passait avant les autres : la première machine de la famille, la 2903, est essentiellement une micromachine très moderne, aux performances élevées, sur laquelle il est aisé d'émuler l'architecture 1900. C'est en effet de ce côté que le parc est le plus important, et qu'il est urgent d'assurer la continuité.

La nouvelle 2903, qui va être un succès immédiat, est donc comme les 1900 une machine 24 bits, avec une mémoire nettement accélérée qui sera étendue jusqu'à 48 Kmots, et une capacité de disques qui grossira jusqu'à 240 MB à partir des cartouches de 4,9 MB de départ. Cette machine bas de gamme fera l'objet de remises à jour marketing annuelles, indépendamment de la vraie série 29 avec laquelle elle n'a finalement guère de relations. Voir fiche.

En 1975, la 2903 / 20 n'est autre que la machine d'origine, délibérément maintenue en bas de gamme en limitant la mémoire à 20 Kmots, mais accélérée par

l'emploi d'une mémoire de microprogrammes de 8 Kmots avec cycle de 570 ns. Autres limitations : disques en cartouches plafonnés à 19,6 MB (2 unités), pas de bandes, 4 postes de travail seulement. Le logiciel comprend les Exec 0 et 1, le moniteur transactionnel ET 52, un Cobol et le RPG.

Simultanément, la 2904 de 1976 est la version haute de la même machine, avec 96 Kmots de mémoire principale et 12 ou 16 Kmots de mémoire de microprogramme à 570 ns sur le même bus. L'addition dure ainsi 11,8 µs. Le choix de périphériques est plus étoffé : LC 300 ou 600, IP 300, 60 ou même 1500 lpm, bandes magnétiques, disques en cartouches jusqu'à 29,4 MB mais extension possible à 480 MB en EDS 60. Ces périphériques se distribuent entre trois contrôleurs : base (LC, PC, IP, console), supplémentaire (disques, communications), extension .
Le contrôleur d'extension est une machine à part entière, qui peut même être à distance. Variantes :

7502 / 10 est un contrôleur pour 8 écrans et 4 ME 45 à 180 cps
7502 / 15 gère deux lecteurs de disquettes
7502 / 20 gère une IP 300
7502 / 25 est un terminal lourd complet.

Le logiciel comprend les exécutifs 1 et 2, MTS, Cobol, Fortran, RPG, Algol.

Le succès se maintient et s'étend : au début de 1978 il y a plus de 2000 machines placées, dont 60% à l'étranger. La mémoire est renouvelée avec des puces de 16 Kbits, le logiciel étendu avec le moniteur transactionnel MT52 associé à un système de gestion de fichiers, qui communique en formats 7502 ou IBM 3740. ICL propose des prix pour des variantes ciblées :

2903 / 20 est destinée au temps partagé. Elle comprend 12 Kmots de mémoire de microprogrammes, des bandes 800 / 1600 bpi, jusqu'à 30 MB de disques, des disquettes, et un 7502 / 10. Fortran et Basic.

2903 / 30 est une version de travail en batch, sans 7502 ni disquettes ni Basic. La mémoire peut monter à 48 Kmots, les postes de travail jusqu'à 16 écrans et 8 postes de saisie, les disques sont des EDS 30 ou 60. Le logiciel est Exec 2.

2903 / 40 porte la mémoire de contrôle à 16 Kmots, la mémoire principale à 48 Kmots, les terminaux à deux 7502 / 10 et un 7502 / 15, et il y a des disques importants. C'est une version transactionnelle sous MT52 et Basic.

Simultanément la 2904 , plus puissante, se présente en deux versions :

2904 / 40 sert aux communications et supporte jusqu'à 100 terminaux. Elle peut servir de contrôleur de communications pour une 2950.

2904 / 50 est au contraire une machine autonome fonctionnant sous Exec 3 avec tout le logiciel des anciens 1900. On lui attachera deux 7502 / 10, un 7502/15 et un 7502 / 25, par exemple.

En 1980, la concurrence bas de gamme se situe chez IBM dans le S / 34, et ICL renouvelle les machines prècédentes en annonçant en 3 / 80, pour livraison en 7 / 80, une machine baptisée M29, d'une puissance de 200 Kips. Le prix commence à 33000 £

Cette machine dispose de 256 KB à 1 MB de mémoire de travail, jusqu'à 16 GB de disques, et supporte jusqu'à 24 postes de travail. Les communications se font soit en BSC, soit avec le protocole ICL.

Logiciel : baptisé TME, il assure essentiellement la possibilité de mode transactionnel depuis les stations de travail. Les bases de données sont IDMS de Cullinane, de type

Codasyl, et PDS, quasi relationnelle. Les langages sont comme prècédemment Cobol, RPG 2, Fortran, Algol, Basic.
Stations : ICL 7501 et 7502, le traitement de texte 7700 qui accepte aussi le progiciel Wordskil pour poste électronique, et la Viewdata de Prestel qui englobe un microprocesseur pour effectuer les conversions de protocole.

Ce modèle 29 / 45 va obtenir de bons résultats, et sera suivi en 1982 d'une 29 / 54 où certaines fonctions microprogrammées du /45 sont traitées par processeur séparé, ce qui conduit à une puissance multipliée par 1,8. En outre la mémoire utilise maintenant les puces DRAM de 64 Kbits, et d'ailleurs une version 29 / 29 est commercialisée, qui associe le processeur initial à la nouvelle mémoire.
Prix typique : pour 2750 KFFHT, ou 94 KFF/mois, on peut obtenir une / 54 avec 2 MB de mémoire, 2,4 GB de disques, deux IP , 24 terminaux, et le logiciel TME avec Cobol et RPG.

Le succès se poursuit, et en 1984, le total des ventes des modèles 33, 37, 45 et 54 dépasse 2000 installations, avec un prix d'achat entre 870 et 2700 KFF.
Par contre, nous ne savons plus rien de la suite, au cours de laquelle le poste de travail devient un PC en réseau, une situation entièrement nouvelle pour ICL qui entre temps est pratiquement devenue une société japonaise.

Ce panorama de dix années de bas de gamme est pratiquement indépendant de ce qui se passe pour les puissances plus importantes, où la véritable série 2900 fait son apparition en 1974, après six ans de travail. L'architecture choisie par ICL , qui renoue avec les anciennes relations de Ferranti, est celle du calculateur MU5 de l' Université de Manchester.
Une machine E1 sera construite à Bracknell par Iliffe et May pour tester certains des concepts de cette architecture. Cette machine contient 11 registres (32 bits de données + 8 bits descripteurs fixant la longueur de l'opérande et quelques autres informations libres) , 256 mots de scratchpad, et deux ALU de 8 bits qui sont perçues de l'extérieur comme 32 bits. Elle contient aussi une pile de 3 registres pour l'imbrication de microsous-programmes.

L'ambition est considérable : offrir au client les qualités suivantes : communications, gestion de données, résilience (définie comme l'aptitude à poursuivre le service malgré les incidents), universalité des applications, facilité d'emploi, efficacité, capacité d'extension.
Au service de cette ambition, les meilleures inventions techniques des 30 dernières années sont utilisées, glanées à toutes les sources y compris celles du concurrent, IBM. Une fiche décrit les caractéristiques les plus évidentes de la solution retenue : mémoire virtuelle, modularité, gestion de ressources, orthogonalité du rèpertoire, multiplicité des types de données, architecture à piles pour coller aux langages de programmation.
Du côté du logiciel, les systèmes d'exploitation comme les compilateurs sont rèdigés au moyen d'un langage d'écriture de système, qui facilite à la fois l'écriture, la maintenance et la documentation. L'insuffisance des équipes et la pression de la concurrence expliquent que les plans initiaux aient été largement tronqués, mais au moins l'objectif initial a été atteint ; par contre, il s'est avéré très difficile de poursuivre l'effort dans la durée, et la description qui suit montrera principalement les problèmes du marketing face à IBM.

ICL 2980 (1974) La machine annoncée en 1974 est le haut de gamme, de façon à montrer toutes les facettes de la nouvelle architecture, et parce que le bas de gamme est solidement occupé par les 2903. La 2980 , estimée à 3 Mips, est donc caractérisée par ses maxima :

Mémoire de 1 à 8 MB organisée en 1 à 4 modules dont chacun peut contenir 1 à 8 blocs de 256 KB avec un SMAC assurant l'autocorrection SECDED et le multiplexage sur 4 processeurs. Cycle 500 ns, accès parallèle sur 8 bytes, débit maximum 27 MB/s. A base de puces 1 Kbits.

1 ou 2 Processeurs de calcul (OCP) réalisé en technologie MECL 10000, 32 circuits par carte 6 à 8 couches, 52 cartes réunies sur un panneau à 20 couches mesurant 432 * 432 mm. L'organisation est un pipeline à 4 étages, décodage, calcul d'adresse, exécution, rangement. Chacun de ces étages est doté d'une mémoire associative à cycle de 50 ns qui autorise un accès moyen rapide aux informa- tions pertinentes, au moins en régime de croisière:

TLB à 8 entrées pour les calculs d'adresse de la mémoire virtuelle.

Tampon de 64 mots pour les instructions, autorisant la présence de petites boucles exécutables.

Deux mémoires locales de 32 mots, identiquement chargées, ce dédoublement permettant l'accès simultané aux deux opérandes d'une opération arithmétique. L'étage de décodage du code natif peut en option être doublé d'un décodeur d'émulation, au choix pour les 1900 ou les System 4. Cet émulateur est cablé.

L'étage d'exécution dispose de trois opérateurs dont un seul est choisi à chaque instant : opérateur binaire, multiplieur rapide, processeur de chaînes de caractères.

L'étage de rangement écrit le résultat dans les deux mémoires locales.

1 ou 2 processeurs d'accès aux périphériques (SAC), capables chacun de 16 MB/s qu'il peut distribuer sur un maximum de 16 contrôleurs. Chaque SAC communique sur 16 bits avec les contrôleurs, sur 64 bits avec chacun des SMAC, et effectue des contrôles de parité sur les données et les adresses qu'il manipule. Un contrôleur de périphériques peut être relié à deux SAC, mais il n'y a qu'une voie active et la sélection en est manuelle. Un lien SAC / contrôleur (trunk) peut débiter 4 MB/s.

Les contrôleurs d'entrées/sorties sont microprogrammés et exécutent des programmes qui sont logés dans leur mémoire propre, et paramètrés par des registres chargés par l' OCP ; de ce fait, il n'existe pas d'instruction d'entrées/sorties dans le répertoire. Il existe cinq types de contrôleurs à la création du 2980, mais il ne s'agit pas de définition architecturale, de sorte qu'il faut en préciser ici les caractéristiques :

GPC, General Peripheral Controller, comporte 16 canaux affectés à des périphériques lents transmettant leus informations en série, avec un débit global de 1,6 MB/s : cartes, imprimantes, bandes magnétiques s'attachent ici. Il existe trois sortes de canaux, pour des débits de 800, 220 ou 250 KB/s, les deux derniers types correspondant aux anciens périphériques des 1900 et des S4, respectivement.

SFC, Shared Files Controller, communique à 4 MB/s avec un maximum de 4 disques à têtes fixes et accès rapide, utiles pour les swapping . Il s'agit de FHD 5 ou 6.

DFC, Disk Files Controller, communique à la même vitesse avec un maximum de 16 disques à packs amovibles EDS 100 ou 200, compatibles IBM 3330. Une unité de disques est partageable entre deux DFC.

CLC, Communication Lines Controller, peut multiplexer jusqu'à 8 NIM de chacun 16 lignes, tous protocoles synchrones ou asynchrones entre 50 et 9600 bauds, débit

global maximum 1,5 MB/s. Les lignes sont adaptées physiquement, mais la nature du protocole et le débit sont des paramètres qui peuvent changer à chaque initialisation du système.

CNP, Communication Network Processeur, contient le même processeur avec plus de mémoires (jusqu'à 240 KB) et un plus grand choix de protocoles, notamment ceux des réseaux qui font alors leurs débuts : X25, Ethernet. Un NIM peut être utilisé pour une liaison interCNP en HDLC jusqu'à 96 KB/s.

La maintenance est confiée à un processeur de maintenance (ECP = Engineer Control Processor) qui a accès à toutes les mémoires et à tous les processeurs, à travers SMAC et SAC. Il semble qu'une technique analogue à celle utilisée plus tard par IBM, consistant à placer en série les 32 circuits d'une carte pour en lire l'état vers l' ECP, soit utilisée pour tester les processeurs.
L'alimentation du 2980 est assurée par un convertisseur 400 Hz .

ICL 2970 (1974) Cette machine estimée 1 Mips est très semblable à la prècédente et pourra être définie par ses seules différences, comme suit :
Mémoire : 1 à 3 modules, ce qui la limite à 6 MB. Débit maximum 16 MB/s.
Processeurs OCP : 1 ou 2, sans multiplieur rapide ni processeur de chaînes. Une seule mémoire locale.
Processeurs SAC : 1 ou 2, chacun 16 MB/s mais limité à 8 trunks de 4 MB/s.
Emulateurs microprogrammés fonctionnant comme des processeurs : celui du 1900 est disponible en 4 / 76, celui du System 4 à la mi 76.

ICL 2960 (1976) Il s'agit d'une machine tout à fait nouvelle, dont le processeur est construit en TTLS et microprogrammé sur un pipeline à quatre étages. La mémoire comprend 1 ou 2 modules, soit 0,5 à 3 MB, avec un cycle de 900 ns et un débit maximum de 9 MB/s.
Un système peut comporter 1 ou 2 OCP, 1 ou 2 SAC plafonnés à 9 MB/s et 8 trunks. Les contrôleurs sont plafonnés par la mémoire à des débits inférieurs à leur maximum intrinsèque.
Le logiciel est VME / K, plus simple que VME / B et mis au point entre temps. Le 2960 dispose d'émulateurs 1900 microprogrammés, qui s'amélioreront avec le temps. Voir fiche.

ICL 2950 (1977) Machine microprogrammée TTLS très proche du 2960, utilisant une mémoire de 512 KB à 2 MB réalisée matériellement en blocs de 128 KB, à base de puces 4 Kbits, cycle de lecture 700 ns, cycle d'écriture de 750 ns. Il est probable que cette nouvelle mémoire est la seule différence réelle avec la machine prècédente, débit 10 MB/s.
Toutefois, il y a un nouveau contrôleur de périphériques, capable des nouveaux produits suivants :

LP 720, imprimante à bande flexible 720 lpm, produit de CPI (dont ICL est membre)

EDS 80, dispac de 80 MB débit 1,2 MB/s

dérouleurs économiques, MT 30 à 9 pistes, MT 60 à 7 pistes

deux lecteurs de cartes à 300 et 1000 cpm.

La machine est estimée à 180 Kops en mono, 280 Kops en biprocesseur.

Le système d'exploitation est VME/K, qui entre temps a grossi à 768 KB. On peut aussi acheter DME/3, une émulation plafonnée à 256 K * 24 bits qui est plus efficace en rapport performance / prix que les 1900, et peut traiter 64 tâches dont 10 interactives ou transactionnelles.

En 1979, une version /10, matériellement identique, mais dotée d'une microprogrammation améliorée et travaillant à une fréquence plus élevée, sera proposée pour contrer l' IBM 4331, au prix de 60 KFF/mois.

DAP (1978) Assez peu lié en apparence à la famille 2900, le DAP est un processeur matriciel de 64 * 64 processeurs, dont chaque élément est un CPU travaillant sur 1 bit et accompagné d'une RAM de 4 Kbits. Chaque CPU comprend trois registres de 1 bit, un adder de 1 bit de large délivrant les deux bits de la somme, et un multiplexeur d'adressage permettant d'atteindre tous les bits de la mémoire locale, l'accumulateur des quatre voisins, et les deux bus ligne et colonne de la matrice.
Les 4096 processeurs exécutent simultanément, toutes les 200 ns, une instruction issue d'un bloc de commande qui leur est commun ; cependant, chacun d'eux peut s'abstenir de participer au vu d'une bascule programmable qui lui est propre.
La machine dispose de plusieurs modes, commutables électroniquement : matriciel = tous PE simultanés, vecteur = nombres de 32 ou 64 bits traités en pipeline par 128 ou 64 rangs, et scalaire = nombre de 32 ou 64 bits trouvé dans une colonne.

Ce qui rattache cette étude à la série 2900 est qu'après validation du prototype, un exemplaire a été commandé par l' Université de Londres en 4 / 78, pour emploi comme coprocesseur d'un 2980. Toutefois, cette commande est restée isolée et la formule, pas plus que son équivalent français le Propal, n'a débouché sur aucune application sérieuse.
Voir à ce sujet les microfilms TIEEE C32, 1 / 83 p 32 et TIEEE C33, 1/84 p 56.

ICL 2972 (1978) La 2970 semblait dès le début un peu faible, de sorte qu'on avait défini une 2976 utilisant le processeur de la 2980 en gardant pour la mémoire les spécifications du 2970, soit un maximum de 3 SMAC et donc 6 MB de mémoire 500 ns pour 8 bytes, à base de puces 1 Kbit. Cette machine était estimée 1,75 Mips.
En 1978, l'apparition chez IBM de la 3031 condamne la 2970, et ICL la remplace par la 2972, qui utilise toujours le même OCP de la 2980, avec une nouvelle mémoire à base de puces 16 KB.

ICL 2976 (1978) Il s'agit toujours du même OCP, que l'on associe désormais à une mémoire 8 MB entrelacée, avec possibilité d'extension à 4 SMAC et 4 SAC : autrement dit, il s'agit d'un remplacement de la 2980 profitant des progrès de la mémoire en encombrement et consommation.
La 2982 annoncée à la mi 79 n'en diffère que par l'installation d'un cache de 16 KB. Ces petits progrès technologiques n'empêchent pas les clients expérimentés d'observer que VME/K est plein de faiblesses, avec un time sharing MACK obsolète et un système de télétraitement qui ne suit pas les progrès du marché.

ICL 2905 (1979) Toujours destinée à contrer la 4331, et aussi le S/38, cette machine adopte une posture plus radicale que celle mentionnée

plus haut de la 2950 / 10. On abandonne les aspects 2900 qui pour ces petites puissances sont surabondants, et on équipe un processeur 2950 exclusivement avec les microprogrammes DME 2 qui représentent l'architecture 1900.
Ce logiciel est rebaptisé Exec 5 et englobe une base de données IDMS autonome, 'est-à-dire indépendante des applications.
Cette machine peut utiliser les disques 80 et 200 MB, les bandes magnétiques de 30 à 200 KB/s, et des imprimantes de 600 à 1500 lpm.

ICL 2956 (1979) Cette machine livrée à partir de 3 / 70 est simplement un OCP de 2950 associé à des mémoires à base de puces 16 Kbits. Les configurations proposées comprennent un ou deux OCP, un ou deux SMAC rebaptisés SCU, avec 512 KB à 2 MB de mémoire à cycle de 700 ns lecture, 750 ns écriture, sur 72 bits. La baisse de prix semble résulter de l'absence de virgule flottante.
Le débit des périphériques, fourni par deux ou trois DCU (SAC ou contrôleurs ?) est 6 MB/s, la capacité disques monte à 3,6 GB.
Le logiciel peut être la juxtaposition de VME/K avec DME3, ou mieux DME2 qui est compatible avec les 2904 mais plafonné à 1,25 MB de mémoire. Un nouveau logiciel compatible VME/B apparait en 4 /79.

Toujours pour essayer de s'opposer à IBM, la 2956 / 10 de 1979 est la même machine, avec une fréquence plus élezvée, de meilleurs microprogrammes, une mémoire portée à 4 MB, et jusqu'à 4 contrôleurs périphériques. Le logiciel est CME/2, un hyperviseur microprogrammé qui regroupe quatre modules: les microprogrammes de VME/K et de DME/2, un IOCS et un noyau ; ce peut aussi être CME/3, intégration de VME/K et DME3.
ICL 2946, 2955 (1980) Encore plus bas dans la gamme, le 2946 utilise un processeur microprogrammé allègé, et le 2955 en est la version complète, extensible à deux OCP, 4 MB de mémoire sur deux SCU, et jusqu'à trois DCU, le tout fonctionnant sous CME/2, mais pouvant aussi accepter TME, le moniteur transactionnel écrit pour les ME 29. Les 2946 sont convertibles sur site.
La source de l'économie, qui fait bien sûr du tort au modèle 2900 de base, est l'intégration du contrôleur de lignes au DCU.
Prix typique : 2365 KFFHT pour un OCP, 2 MB, le DCU avec 1120 MB de disques , deux bandes, une imprimante, et un contrôleur de lignes.

ICL 2966 (1980) est un nouveau modèle microprogrammé construit en ECL, qui doit donner 2,5 fois la puissance du 2956. la conception semble respecter l'architecture 2900, avec possibilité de biprocesseur autour d'une mémoire de 4 MB, et 2 DCU, mais toujours en faisant l'économie de la virgule flottante.
Prix typique : 3764 KFFHT pour un OCP, un SCU, 4 MB de mémoire, et deux DCU avec 1600 MB de disques, deux bandes et deux imprimantes.
Le logiciel est CME désormais généralisé, qui existe en quatre versions :
CME/2 qui fusionne VME/K et DME2, cad les 2903 et les petits 2900.
CME/3 V1 qui réunit VME/K et DME3, cad les 1900 et les petits 2900
CME/3 V2 qui rassemble VME/B et DME3, les gros 2900 et l'émulation 1900.
CME/3 V3 pour disposer simultanément de VME/B et de George 3, OS des gros 1900.
Les deux derniers systèmes montrent une tendance à relever la puissance, et en 1981, la virgule flottante est proposée comme option, en même temps que les puces

mémoire passent au 64 Kbits, ce qui permet de proposer une mémoire de 8 à 32 MB en monoprocesseur, 64 MB en biprocesseur. Le 2966 prend réellement dans la gamme la place que réclamait son sigle. Un DCU2, de débit doublé, est aussi proposé pour les périphériques.

ICL 2958 (1981) reprend l'OCP du 2966 autour d'une mémoire de 2 à 8 MB en monoprocesseur, 16 MB en biprocesseur, réalisée en puces 64 Kbits.
Cette mémoire est accompagnée d'un cache. Livraison à partir de 2 / 82. Prix 280 à 400000 £ .
Equipée des mêmes périphériques que la 2966, qui comprennent les nouvelles bandes GTS 310, cette machine ne semble pas en différer vraiment, et elle fonctionne sous VME ou CME dès 4 / 82. Elle peut d'ailleurs être transformée en 2966 sur site.
Cette machine élimine la 2956, et peut se voir connecter le processeur de réseaux NPS.

ICL 2988 (1982) est le nouveau de gamme qui remplace, à un prix avantageux et avec une puissance de 2,2 Mips en mono, 3,5 Mips en biprocesseur, tous les anciens modèles 2972 à 2982. ICL l'oppose à la 3033, bien qu'elle soit un peu plus faible.
La mémoire peut monter à 32 MB en mono avec un DCU1 et 3 DCU2, à 64 MB en biprocesseur avec jusqu'à six DCU. Le processeur de maintenance exerce désormais un contrôle permanent sur le système, et non plus seulement quand une panne l'exige, autorisant ICL à faire état d'un MTBF de 7500 heures.
Le système d'exploitation est VME, qui englobe tous les services de VME/B et du transactionnel, et sait travailler avec la base de données IDMS, de type Codasyl.
Un Reportmaster permet de composer des fichiers catalogables par extraits de la base, et un Querymaster permet de l'interroger sans se préoccuper des formats qui sont fournis par un dictionnaire DDS.
Il existe ausi un PDS, gestion de fichier personnel pour non informaticiens.

ICL 2953 (1984) est cette année-là le nouveau bas de gamme de la famille, conçu pour pouvoir évoluer sur site vers les 2957, 2958, 2966, 2988 qui sont les modèles commercialisés du moment. La mémoire est 4, 6 ou 8 MB. Le processeur est compatible et microprogrammé.
En fait la machine est destinée à la gestion transactionnelle et possède, comme désormais toute la famille, le dispositif CASF / ISP, Content Adressable File Store, qui est un cache de disques avec un mécanisme associatif baptisé DSC, Decision Support Controller. Le DSC reçoit par programme des critères de sélection, et les recherche dans tout ce qui passe sous les têtes de lecture des disques, maxi 40 GB par CAFS et 3 CAFS par système. Le DSC peut surveiller jusqu'à 16 critères simultanément, et tout ce qui les satisfait est envoyé en mémoire. Prix d'un CAFS : £ 35000 .
Prix d'un 2953 : £ 180000 avec 160 MB de disques et un CAFS.
Le logiciel de 1984 est une fusion des microcodes de CME et de VME . Il est prèvu que UNIX V puisse fonctionner sous VME en fin 1984. On offre également un générateur conversationnel de VME, fonctionnant par menu.
718 - Autres produits d' ICL, et fin

En 1975, l'étude 2900 terminée et la commercialisation commencée, ICL estime avoir atteint une stature internationale et souhaite le faire savoir, là où cela compte, cad aux USA. La meilleure façon d'y acquérir une vitrine est d'acheter une entreprise ayant déjà une façade, et il se trouve qu'à ce moment Singer, essentiellement un groupe financier, se désintéresse quelque peu de l'informatique générale et choisit de porter son effort sur les applications militaires telles que la simulation.
Ainsi Singer est-il disposé à vendre son usine d' Utica, NY, ses produits 1500 ex Cogar et System Ten ex Friden, et son parc avec les responsabilités que cela entraine. ICL achète et n'aura pas à s'en repentir.

ICL 1500 Le 1500, comparable à l' IBM 5100, va être commercialisé comme mini de gestion. C'est une machine à mot de 8 bits + parité, utilisant une mémoire MOS de 16 KB, avec un cycle de 0.3 µs et un temps d'accès de 4 µs, ce qui suggère une organisation BORAM par mots de 16 bytes : l'adressage peut atteindre 256 Kbytes. Il existe une option de battery backup pour protéger cette mémoire.
Le processeur, microprogrammé à partir d'une ROM 16 bits, dispose d'un accu, de 7 index, et de deux modes d'adressage. L'addition de base dure 30 µs, et il n'y a pas de multiplication cablée. A titre d'exemple, le microprogramme d'addition de 5 chiffres décimaux dure 150 µs.
Cette machine est donc tout à fait modeste et ne vaut que par son environnement, où les périphériques sont pris en charge par une interruption unique exploitant une chaîne de 63 demandes. Il s'agit d'un disque fixe de 2,5 MB, d'une cassette de 2 KB, d'une bande magnétique de 6,9 à 20 KB, d'une option LR / PR, d'une machine à écrire 165 ou 300 cps, et/ou d'une imprimante 10 / 400 lpm, enfin d'une RTC et de deux lignes pouvant travailler jusqu'à 9600 bauds : au total, 60 KB/s au maximum.
Le logiciel ne comporte pas de système d'exploitation, car il n'y a jamais qu'un seul programme actif. Les programmes disponibles sont l'assembleur, Cobol, Basic, BTL, et quelques petits progiciels.

ICL va s'emparer de ce produit qui végète, et lui faire un succès , de l'ordre de 10000 machines vendues, aux USA comme en Grande-Bretagne. On peut évoquer les modèles suivants :

1501 / 40 dispose d'un écran de seulement 256 caractères, et coûte $ 13600 ou $ 104 / mois. Il se vendra assez mal semble-t'il, 10 en fin 78.

1501 / 41 peut accepter des disques fixes de 5 ou 20 MB, et surtout servir de contrôleur pour un maximum de 16 * 1501 ou 1505.

1501 / 43 est le même dispositif, avec des disques amovibles.

1503 / 43 est plus étoffé : mémoire jusqu'à 32 KB, disque de 10 MB, écran de 1920 caractères (24 * 80), et coûte $ 18000 + $ 1037 par 8 KB, ou $ 360 / mois. Ou encore disque 2,5 fixe + 2,5 amovible.

1503 / 44B de 1978 parait peu différent, mais il doit avoir quelque chose de plus puisqu'il coûte $ 22000 ou $ 440 / mois.

1505 de 1979 est l'évolution normale du concept avec un écran de 1920 caractères, un large choix de périphériques comprenant des disques en cartouches ou jusqu'à 4 disquettes, et des possibilités de connexion vers IBM, vers Univac par procédure 1004, vers ICL, vers CII/HB, et vers Transpac.
Le prix indicatif pour un 1505 avec 16 KB, 2 cartouches, 2 disquettes, une ME 100, Cobol et Basic, est de 10000 £. La machine de base vaudrait en France 32800 FFHT.

Terminaux 9500 Autre produit trouvé chez Singer, qui avait eu des contrats chez des distributeurs, les terminaux point de vente 900. ICL les développe en une famille 9500 et offre une panoplie :

9510 comprend clavier, écran, imprimante alphanumérique triple (journal, caisse, client), et option tiroir caisse. Cet appareil peut travailler seul avec stockage sur cartouche, ou connecté à un concentrateur. Il dispose d'une mémoire autocontrôlée, d'une checksum sur programme et sur totaux, et en option d'une protection des totaux par une batterie. Le processeur est un 8080.

L'imprimante matricielle 155 cps dispose d'un alphabet de 65 caractères et fonctionne en bidirec- tionnel . Le clavier alpha est complété par 20 touches de fonction et un pavé numérique. Un affichage de 8 ou 16 chiffres est inclus dans la caisse.

9512 est une variante autonome du prècésent, avec 32 compteurs programmables.

9520 est une cartouche d'exploitation locale

9521 est une cartouche qui peut être consultée par le central à travers la ligne et le concentrateur.

9530 est un lecteur d'étiquettes perforées selon license Kimball

9531 est un lecteur optique de caractères OCR A ou B.

Les postes de travail exploités en télétraitement utilisent des concentrateurs, pour lesquels ICL a exploité ses autres produits Singer : le 9540 est une variante 1500, le 9550 est un System Ten (ci-après) qui peut gérer jusqu'à 160 terminaux.
L'introduction de ce système en Angleterre s'est faite avec un contrat de 500 caisses pour les 18 succursales des magasins Allders Department Stores Ltd.

ICL System Ten Le troisième produit trouvé chez Singer est le calculateur System Ten 220, un matériel de gestion multiprogrammé de façon originale, et dont la commercialisation n'était pas commencée. Produit à la fois à Utica, NY et à Letchworth en Angleterre, cette machine a été un grand succès, avec 5000 exemplaires vendus en fin 78. Voir fiche.
Le succès bien établi, ICL prépare en 1980 la succession avec deux nouveaux processeurs.

Le 120 comprend 30 à 150 KB en modules MOS de 30 KB, découpés en 10 partitions dont chacune dispose au plus de 10 périphériques. Le CPU dispose de 3 index par partition, avec un niveau d'indirection possible, et un répertoire compatible de 15 opérations. Le choix de périphériques comprend :

- au moins 2 disques qui peuvent être soit des disques fixes intégrés soit des packs amovibles. Le disque fixe comprend deux plateaux de 4 MB, 400 pistes à 100 caractères par secteur, 1500 t/min, 229000 cps, accès moyen 72 ms.
- les packs sont des ICL 44 de 20 ou 40 MB, 2400 t/min, même débit, accès en 35 ms.
- pas de bande magnétique
- machines à écrire 100 ou 165 cps
- imprimantes à 150 / 200 / 300 / 400 lpm sur 132 caractères.
- les postes de travail sont soit des ICL 75 (ME 100), soit des ICL 85 (écrans 24 * 80)

Prix typique : 192 KFFHT ou 6000 FFHT/mois pour 30 KB de mémoire, 2 écrans, une ME, et 2 disques.

Le 320 reprend le CPU du 220 avec une mémoire MOS pouvant être portée à 200 KB et comporter jusqu'à 20 partitions. Un contrôleur de disques à base de Z80 peut supporter jusqu'à 4 disques en cartouches (fixe 10 / 20 / 30 + amovible 10 MB) ou packs CDC de 40, 80 ou 160 MB, mélangeables.
Les écrans étudiés à Utica, contiennent deux 8085.

Comme on peut s'en rendre compte à cette description, il s'agit de solutions provisoires. Le véritable nouveau processeur est le System 25, annoncé en 1981 et 4 fois plus puissant.
La mémoire CMOS comprend 1 à 4 modules de 80 KB, cycle 500 ns, attachés à un bus 10 MB/s qui dessert les divers microprocesseurs. Le CPU à peu près compatible gère un minimum de 2 Winchester de 35 MB et deux cartouches de 10 MB.
Le choix de périphériques a été bien élargi:

- 590 MB de disques fixes ou amovibles
- une disquette de service de 2 MB
- des bandes magnétiques
- jusqu'à 238 terminaux, qui peuvent être des IP 300 et 600, des ME 100 ou 180, des écrans, des points de vente et des postes de saisie industrielle.

Le logiciel est aussi plus vaste, à partir d'un moniteur temps réel baptisé IAS, qui englobe un grand choix de protocoles de communication, dont SNA et X25. Les langages sont l'assembleur, Cobol et RPG II, ainsi qu'une base de données DMF III. Il y a aussi divers progiciels de gestion.
Prix typique : $ 50000 ou 300 KFFHT pour le matériel de base, plus 850 FFHT / mois pour le logiciel. Exemple : 602 KFFHT pour 160 KB de mémoire, 130 MB de disques fixes et 65 MB amovibles, une cartouche 10 MB, 8 écrans locaux, IP 600, ME 180 et les communications.

En 1986, le System 25 est complètement renouvelé mais garde son nom pour des raisons marketing. Le nouveau processeur est réalisé en réseaux de 2000 ou 4000 portes CMOS et tient en 4 cartes. Il travaille avec une mémoire de 1,28 à 6,7 MB comme intermédiaire, et les périphériques suivants:

- jusqu'à 1,5 GB de disques fixes 5,25", par unités de 40 ou 150 MB
- des combinaisons 20 + 20 MB en fixe + amovible
- un streamer de sauvegarde de 10 MB.
- le réseau OSLAN 10 Mbit/s, coaxial acceptant jusqu'à 500 connexions.

Le logiciel semble avoir été confié à Digital Research qui l'exécuterait sur un 8086 associé à une mémoire de 512 KB. Cette affirmation trouvée dans la presse est des plus douteuse.
La machine est proposée en trois versions:

- le 430 à 224 KFFHT dispose de 320 KB de mémoire, un disque de 40 MB, le streamer, 4 écrans et une ME 160.
- le 450 à 414 KFFHT double tous ces chiffres sauf le streamer.
- le 480 à 1290 KFFHT comprend 960 KB de mémoire, 4 disques de 120 MB plus le doublet 20 + 20, le streamer, 30 écrans, une IP 400 et une ME 160.

DRS L'arrivée des microprocesseurs incite ICL à renouveler ses contrôleurs, notamment le 750X. Le nouveau DRS 20/16 qui apparait en 1982 utilise un 8085, le DRS 20 série 100 de 1984 est un multiprocesseur à base de Z80.
Examinons en les caractéristiques :

Le DRS 20 / 16 dessert 1 à 4 écrans 25 * 80 car matérialisés par une matrice 7 * 9 points vert sur fond noir, rafraichis à 53 Hz.. La mémouire comprend 2 KB de ROM pour les diagnostics, 4K de tampon RAM par écran, et une option ME 120 bidirectionnelle.
Le logiciel DRX est téléchargé depuis l'ordinateur central sous contrôle du protocole sur ROM.
Le prix est 45 KFFHT pour 2 écrans et une ME.

Le DRS 20 / 80 est construit autour d'un 8086, avec 64 KB de RAM et 4 KB de ROM, pour un maximum de 24 écrans, des disquettes, une ME 120 en 80 ou 132 colonnes, et une ligne synchrone.
Prix typique : 275 KFFHT pour 15 écrans et 4 ME.

Le DRS série 100 est une station de travail organisée en multimicro, avec un processeur d'application à 128 KB de mémoire, un processeur de clavier et écran avec 64 KB, un processeur de disques avec 64 KB, et en option un processeur de réseau local. Il est ainsi en mesure d'assumer toutes les tâches d'un noeud d'informatique distribuée, avec un système d'exploitation DRX ou CP / M80, les compilateurs Cobol, Basic, Pascal, et les protocoles pour SNA, BSC, X25 et VIP 7700.
Le matériel est proposé en quatre modèles:

Le 110 comprend seulement écran et liaison réseau.

Le 120 y ajoute deux disquettes de 654 KB.

Le 125 n'a qu'une disquette parce qu'il contient un disque dur de 10,5 MB.

Le 150 comprend 48 KB de mémoire réseau, une disquette de 1 MB et un disque dur de 27 MB.

Les DRS qui ont commencé leur carrière comme simples contrôleurs locaux vont évoluer progressivement, en fonction des demandes de la clientèle, dans plusieurs directions qu'on peut toutes qualifier d'informatique distribuée : ces solutions peuvent être considérées différemment selon que le lien entre elles est à l'échelle nationale, par lignes téléphoniques ou réseaux généraux, ou à l'échelle d'un site, université ou usine, par réseau local.
Sur ce dernier point, ICL avait introduit, en fin de période 2900, les branchements OSLAN sur les liaisons internes MicroLAN de ses premières machines série 39. Progressivement, ce réseau OSLAN, structurellement très semblable à Internet avec un débit supérieur de 10 Mbit/s, va se développer et même être commercialisé indépendamment de l'existence ou de l'absence de machines ICL sur le site, avec de nouveaux DRS comme correspondants. A cet effet, une couche supplémentaire Osnet 100 est proposée aux propriétaires d'un tel réseau local, autorisant l'intégration d'un maximum de 2000 connexions, gros ou petits ordinateurs, et terminaux. Cette couche apporte des services globaux, tels qu'administration de réseau, messagerie et échanges de fichiers, ainsi que des dispositifs matériels (Oslu pour Oslan Link Unit, jusqu'à 19200 bauds) permettant de connecter des objets qui n'acceptent pas de logiciel.
ICL développe son activité de communication avec de nouveaux produits tels que:

Ospac 40, un système X25 à commutation de paquets capable de 35 à 80 paquets/s sur 4 à 480 lignes.

Oslan 100, un réseau local en boucle coaxiale à 10 Mbit/s, jusqu'à 150 mètres entre stations.

Oslan 300, fibre optique pour réseau en étoile à 10 Mbit/s.

Oslan 500, paires torsadées pour réseaux en étoile à 10 Mbit/s .

Sur ces réseaux, on pourra trouver des DRS 300 NX ou 400, et des PC, intégrés dans des réseaux bureautiques (Officepower) ou Unix. On apprèciera l'importance de ce succès en découvrant que, de mi82 où la commercialisation a commencé, à fin 87, le parc des DRS s'est élevé à 30000 serveurs et 330000 terminaux dans le monde, dont 1600 serveurs et 8000 postes de travail en France.

Les serveurs Unix A partir de 1987, ICL estime indispensable de proposer une gamme Unix. Prudemment mise en place avec un modèle 3 à base de 68000, cette gamme prend forme en 1988 sous le nom de Clan :

- en bas de gamme, le Clan 4 utilise un 68020 avec cache de 16 KB, 2 à 14 MB de mémoire, 112 à 448 MB de disques, un streamer de 60 MB, et 6 à 32 utilisateurs pour lesquels on dispose de SNA avec ou sans LU6.2, X25, Oslan, et un logiciel de télédiagnostic., le tout sous Unix SVR2. Puissance 2 Mips.
- pour plus de puissance, le Clan 5 à 3 Mips, le Clan 6 à 5 Mips et le Clan 7 à 8 Mips utilisent un processeur construit à base de TTLS en tranches, avec respectivement 24, 40 ou 56 KB de cache. Le reste est commun aux trois variantes, mémoire 4 à 16 MB, disques 330 à 1320 MB, streamer 12 MB, et les mêmes types de liaisons et de protocoles, pouvant éventuellement supporter jusqu'à 96 utilisateurs.

Cette formule va durer jusqu'en 1990, lorsqu'en janvier de cette année ICL introduit le DRS 6000, un puissant processeur à base de microprocesseurs SPARC, sous le nouveau système Unix SVR4. Le monoprocesseur commence à 17,5 Mips, 25 MHz. Il y aura des extensions dès l'année suivante :

- un modèle 240 à 29 Mips, 40 MHz, jusqu'à 7,2 GB de disques, livrable 7/92.
- un modèle 400 multiprocesseur, prix commençant à 135 KFFHT, acceptant 1,2 à 16,8 GB de disques en standard, et jusqu'à 43,2 GB en extension spéciale, ce dernier livrable fin 92.
- un modèle 600 transactionnel, poussé à 116 Mips, coûtant 387 à 600 KFFHT. C'est sur ce modèle qu'on peut concevoir de brancher jusqu'à 1000 usagers.

Il est prèvu de passer au SuperSparc de Texas Instruments, dont on commence à parler, mais nous n'avons aucun renseignement au delà de 1993.

Les serveurs x86 Les relations entre ICL et le monde du PC ont été presque nulle. En 1982, ICL a fait réaliser par la société RAIR Ltd, un prototype qui a ensuite été produit par l'usine de Kidsgrove. Comme la plupart des constructeurs à cette époque, ICL estimait qu'on pouvait améliorer la conception IBM ; le PC de RAIR ajoute au 8088 de base un 8085 chargé des accès, prévoit une mémoire de 256 à 1024 KB, un disque dur de 5 MB, plusieurs terminaux, le système d'exploitation CP / M de Digital Research, le Cobol de Microfocus, et le Basic de Microsoft.
Prix typiques : 33000 FFHT pour un modèle à 64 KB, avec deux disquettes de 500 KB, 2 interfaces RS 232, le système CP/M et le Basic ; 63000 FFHT pour une mémoire de 128 KB, un lecteur de disquette, un disque dur, 4 RS 232C, 2 écrans, le système MP/ M et le Basic. Une extension à 4 postes de travail, avec 8 RS 232 et plusieurs machines à écrire, a été réalisée.
Cette machine qui ne visait pas du tout la clientèle familiale a été diffusée avec une approche sectorielle marquée, notamment vers les pharmacies, les mairies et les entreprises de transport. Elle était par exemple présentée comme contrôleur multiposte pour des systèmes construits autour de System 25 / 400.

Quand le PC s'est avéré un succès incontournable, ICL a continué à ignorer totalement la clientèle privée, et à le percevoir comme contrôleur, créant autour d'un 80286 avec 4 MB de mémoire le DRS / DWS, utilisant MS/DOS 4.0 et l'interface Windows, puis OS/2 dès que Microsoft l'a eu réalisé.
Il y aura ensuite un DRS 300 compatible à base de 386, après quoi ICL, constatant l'essouflement des 68000 et la percée des x86, décidera de poursuivre son effort Unix sur les x86 et d'abandonner OS/2.

On verra donc apparaître le DRS / NX 300 à base de 386 qui s'étoffe au delà d'un PC pour rejoindre la mission usuelle des DRS, voir fiche.
Puis deux machines sous Unix SVR4 à base de 486, le DRS M75/iXP et le DRS 3000. Le premier se présente comme un PC, mais il en diffère par un contrôleur SCSI pour les disques et par une liaison DRS Connect à 614 Kbit/s vers les terminaux. Prix de l'ordre de 100 KFFHT. Voir photo.
Le DRS 3000 en tour succède au DRS 300, avec un cache L2 de 128 KB, un bus EISA avec 5 emplacements d'extension, et une capacité de 1,9 GB de disques et 30 terminaux, pour un prix de base de 160 KFFHT. On voit donc clairement qu' ICL ignore le PC en tant que tel et ne s'intéresse qu'aux serveurs.
Ici encore, nous ignorons ce que devient cette voie commerciale au delà de 1993.

Ce qui est inattendu, c'est qu'en 1992 ICL revient sur la question du PC, sous son angle personnel cette fois. La société choisit de le faire indirectement, rachetant la branche anglaise du constructeur finlandais Nokia Data, et le distributeur britannique Technology PLC.
Il n'y a bien entendu pas grand chose à dire de ces machines, puisqu'il s'agit de PC, entièrement définis. On pourra noter que ICL, fidèle à sa vocation, a souhaité qu'on offre beaucoup de souplesse:

- le bas de gamme CS utilise un 386 ou 486SX à 20 MHz et commence à 15275 FFHT.
- la gamme CX comprend 9 modèles dont quatre à double bus EISA / ISA. Prix typique : un 386 / 33 avec cache 32KB, 4 MB de mémoire, 40 MB de disque, coûte 31000 FFHT.
- la gamme MX est présentée en tour avec un 486 DX/50 , contenant 8 MB de mémoire, 210 MB de disques, 10 slots EISA + 4 slots ISA, pour le prix élevé de 181966 FFHT.

Malgré ces prix qui nous paraissent exorbitants, les ventes ont atteint 270000 exemplaires.
Il se trouve que cette année-là n'est pas favorable, cependant : bien que le CA d' ICL ait atteint 2,47 Md£, soit une augmentation de 32%, le bénéfice après impot est tombé de 41,1 M£ en 1991 à 26,3 M£ en 1992.

Atlas 10 Dès 1982, ICL est obligé de se rendre compte que les vertus théoriques comptent peu aux yeux des clients en regard du rapport performance/prix, et que la rapidité de l'évolution technique dépasse les possibilités de ses équipes. Les machines de bas de gamme ne sont compétitives qu'en abandonnant une partie des propriétés de l'architecture 2900, et le haut de gamme est de plus en plus inaccessible. La dernière machine de cette catégorie, la 2988, n'est plus à la hauteur des grosses machines de son concurrent IBM.
Pour garder son rang, ICL est contraint de se tourner vers Fujitsu, un actionnaire important qui lui fournit depuis des années des périphériques. La machine sera

baptisée Atlas 10, en souvenir de l' Atlas qui fut un temps champion anglais de la performance et de l'invention, mais c'est désormais une machine japonaise, et elle est compatible IBM, et non pas 2900.
L' Atlas 10 / 15 utilise une micromachine M380 avec 16 à 64 MB de mémoire en puces 64 Kbits avec cycle de 350 ns, le répertoire IBM de 195 opérations, un cache de 64 KB, et un TLB à 512 entrées pour la mémoire virtuelle. La technologie japonaise est à base de réseaux de 1300 portes personnalisés, installés sur 12 cartes qui occupent un volume de 45 litres.
L'Atlas 10 / 25 utilise une M382 avec 16 à 128 MB de la même mémoire ; c'est très probablement un biprocesseur. Les deux machines disposent d'un maximum de 64 canaux.
Le système d'exploitation Atlas OS est compatible avec MVS et supporte un réseau FNA qui est compatible avec SNA et X25 ; il y a également une base de données Codasyl nommée AIM.

Au total, ce pourrait n'être qu'un signe, mais en réalité la décision est prise : ICL ne peut survivre sans une injection de capitaux et de technologie : un nouveau tour de table sera nécessaire pour cela, et ICL réussira à attirer des capitaux de STC (Standard Telephon & Cables) et surtout de Fujitsu, qui concrètise son appui par d'importantes fournitures matérielles.
C'est donc avec le soutien de ce dernier que, dès 1982, ICL prépare la suite des 2900.

Série 39 La nouvelle famille ICL 39 est compatible avec les 2900 dont elle conserve l'architecture, telle que définie au niveau des systèmes d'exploitation . Elle peut fonctionner sous 4 systèmes d'exploitation :

VME, pour la compatibilité avec les gros 2900
DME pour la compatibilité avec les moyens 2900
TME transactionel pour la compatibilité avec les bas de gamme ME 29.
CME hyperviseur qui permet de fédérer tout cela dans une machine polyvalente.

La technologie est japonaise, CMOS en bas de gamme, ECL refroidi par air en haut.

La série 39 fait son apparition en 1984, avec un bas de gamme DM1 et un haut de gamme baptisé ESTRIEL, que l'on s'efforcera de vendre de préférence à l' Atlas 10.

La DM1 est la série 39 level 30, en abrègé 3930, réalisée en CMOS japonais. La machine proposée est apparemment un quadriprocesseur de 2,2 Mips, perçu par le logiciel comme un système unique ; on peut en coupler deux pour obtenir 4 Mips. Très loin des conceptions originelles , la relation CPU - I/O est matérialisée par un réseau interne, le MacroLAN travaillant à 50 Mbit/s sur fibre optique. Le câble, qui peut atteindre 1 Km de long, mesure 5 mm de diamètre et la circuiterie de chaque connexion comprend 47 puces CMOS dont une à 8000 portes. Le protocole est du type à jeton, mais une porte baptisée OSLAN est disponible pour raccorder ce réseau privé à Ethernet qui est la norme la plus pratiquée de réseau public.
Dès ce moment, on sait que plusieurs versions, convertibles l'une à l'autre, pourront être réalisées sur ce thème, et qu'un DM2 nouveau d'environ 2 Mips devra remplacer le DM1 vers 1988.
Le logiciel proposé comporte VME et TME.

Prix typique : un DM1 avec 4 MB de mémoire, deux disques de 300 MB, et le contrôleur CASP/ISP contenant le cache associatif qui a reçu un excellent accueil dans les dernières années des 2900, coûte 190000 $. Les disques sont des Swallow japonais, et les bandes sont également Fujitsu.

L' ESTRIEL est une machine de puissance comparable à la M380 qui a servi à faire l' Atlas 10, mais elle est produite en Angleterre avec la technologie ECL japonaise. Trois modèles sont prèvus, un monoprocesseur de 7 Mips, un biprocesseur de 12 Mips, et un quadriprocesseur de 20 Mips, de sorte qu'on pourra oublier l' Atlas 10. Le logiciel est CME.
Dès 1985, ce plan est bouleversé avec la réalisation d'un monoprocesseur de 11 Mips qui utilise non seulement les composants japonais, mais aussi les panneaux japonais d'interconnexion. Le biprocesseur 20 Mips est annoncé pour 1985 et le quadriprocesseur pour 1987.
Les relations entre CPU et I/O passent comme en bas de gamme par le réseau MacroLAN, et le système d'exploitation redevient VME, car il se prète mieux que CME à la coopération avec Unix, qui semble un argument de vente.
Prix typique : 1,5 M$ pour un monoprocesseur avec 16 MB de mémoire, 2 disques de 300 MB, et le cache CAFS/ISP. Les disques sont des Swallow japonais, remplaçables par des Eagle également japonais, de capacité 2,5 GB.

Le reste de la famille est annoncé en 1986, sans nouveauté technologique, avec un bas de gamme à base de CMOS 8000 portes. Le MacroLAN continue à assurer toutes les liaisons internes du système, dont les puissances varient dans le rapport 1 : 12,5 , les prix s'établissant entre 1,5 et 1é,5 MFFHT. Le réseau externe OSLAN semble convenir aux clients, étant nettement plus performant qu' Ethernet, 10 Mbit/s sur 500 mètres, le long desquels il supporte 100 terminaux avec un protocole OSI à 4 niveaux.
Outre les systèmes d'exploitation déjà mentionnés, les logiciels d'application comprennent une base de données CAFS, un langage d'interrogation Query, un générateur graphique Illustrator, et un générateur d'applications baptisé Application Master.
Les nouveaux modèles proposés sont le 3920, monoprocesseur de 0,8 Mips, avec 12 MB de mémoire au plus , qui utilise le processeur DM1; le 3950 de 3 Mips avec 32 MB , et le 3960 de 6 Mips avec 48 MB exploitent la technologie à 40 MHz du 3980.

En 1988, comme prévu, le DM2 fait son apparition, avec une logique CMOS à cycle de 170 ns ; et, par la même occasion, on réorganise un peu le haut de gamme à 25 ns pour avoir au total une séquence marketing de 12 machines:

- les 39 / 15, 25 et 35 disposent de 8 à 16 MB de mémoire avec des monoprocesseurs de 0,9 - 1,1 et 1,5 Mips, pour terminer ce groupe avec un biprocesseur 35D de 2,8 Mips disposant de 16 à 64 MB, auquel on peut atteler jusqu'à 400 utilisateurs.
- la technologie 25 ns apparait dans le 39 / 40 de 2,1 Mips, 8-16 MB, 350 utilisateurs, qui sert d'introduction.
- le 50XP est 4,2 Mips, 16-32 MB, 730 utilisateurs

- le 60 porté à 7,1 Mips avec 16 à 48 MB peut devenir un biprocesseur 60. 2 de 13,5 Mips avec 32 à 96 MB et plus de 2000 utilisateurs.
- le monoprocesseur 80. 1 atteint maintenant 17,5 Mips, 16 à 64 MB, et peut servir 1800 postes ; il peut se développer en bi, tri ou quadriprocesseurs par l'intermédiaire du réseau MacroLAN, qui est l'équivalent des techniques de clustering de DEC, avec le seul inconvénient qu'il faut prévoir un système VME par processeur. Ce VME peut, dès cette époque, adopter de nouvelles fonctionnalités et un décor Unix SVR4.

Les comptes d' ICL, en cette année 1988, font état d'un CA de 1299 M£ avec 110 M£ de bénéfice, pour un personnel qui est tombé à environ 20000 employés. La moitié de ce CA provient des grands systèmes, parmi lesquels 1500 série 39 au début 88.

En 1989, renouvellement du milieu de gamme avec les modèles 45, 55 et 65, qui gardent la technologie prècédente et améliorent les performances en doublant les capacités maximales de mémoire et en améliorant le microcode. Ces trois machines existent en mono ou biprocesseurs, ces derniers clusterisés par un réseau qui atteindrait 320 Mbit/s ; sur ce point particulier, la publicité d' ICL présente les biprocesseurs comme une solution de tolérance aux fautes, soulignant qu'un biprocesseur 45, par exemple, est plus fiable et aussi puissant qu'un monoprocesseur 55.

Prix typiques : 4 MFFHT pour un 39/45 avec 16 MB de mémoire, 3 GB de disques, bandes et imprimantes; 7 MFFHT pour le biprocesseur avec 32 MB de mémoire.

En juin 90, annonce officielle des nouveaux hauts de gamme d'origine japonaise, baptisés Essex parce que leur sigle est SX 550. 20 , 60 Mips, et SX 580. 20, 90 Mips. Ces machines sont encore réalisées en ECL, semble-t'il, et nous ne savons rien d'elles.

C'est ensuite, fin 90, l'annonce de machines de milieu de gamme dont la technologie, qualifiée de "sept fois moins encombrante et six fois moins gourmande en énergie" que la prècédente, est très probablement de type CMOS. Ces machines sont au nombre de quatre :

- la 39 SX 420. 10 est un monoprocesseur de 15 Mips, avec 64 à 256 MB de mémoire et l'aptitude à gérer jusqu'à 100 disques FDS 5000 de 20 GB, au total 2 TB.
- la 39 SX 480. 20 est sa version dite binodale, cad biprocesseur avec la possibilité de séparer les deux machines d'un maximum de 2 Km, ce qui constitue une vraie sécurité. Tout est doublé dans cette machine, qui est en fait la simple coopération de deux monoprocesseurs, car 2 copies de VME sont nécessaires.
- la 39 SX 450. 10 est un monoprocesseur de 20 Mips et la 510. 20 sa version binodale, et toutes les autres capacités sont les mêmes que ci-dessus.

Les prix en France de ces machines s'étageraient entre 11 et 30 MFFHT.

En mai 91, c'est le bas de gamme qui est à son tour renouvelé avec les processeurs DX, réalisés avec des réseaux de 12000 portes BiCMOS, et visant à concurrencer les AS400 d'IBM et les VAX 6000 de DEC. Ces machines s'étagent de 1,7 à 6,2 Mips et sont baptisées 39 DX 130. 10, 170. 10 et 200. 10 pour les monoprocesseurs, 190. 20, 230. 20 et 270. 20 pour les binodales.

Nous ne sommes pas en mesure de suivre complètement la bataille que Fujitsu, désormais maître à bord du vaisseau ICL, mène contre la concurrence d' IBM. Nous avons une indication de 1993 qui souligne le sens de l'évolution, sans être le moins du monde complète :

- en entrée de gamme , un processeur CMOS de 8 Mips est offert pour 3,5 MFFHT.
- en haut de gamme, une machine à 5 CPU, 217 Mips, utilisant une nouvelle technologie de mémoire qui permet de monter à 768 MB, est livrable en 9 / 93. Une machine à 6 CPU, 259 Mips, même mémoire, coûtant 180 MFFHT, est annoncée.

Nous terminerons cette visite, très incomplète vers la fin, en signalant des réalisations ponctuelles illustrant l'éclectisme qui reste une caractéristique d' ICL.

Goldrush est une tentative d' ICL de se faire une place dans la compétition des serveurs de données à architecture parallèle. L'étude a été financée par le programme européen ESPRIT, et la pertinence du programme n'est pas évidente. Elle débouche en 11 / 93.
Chaque élément de calcul est formé de deux processeurs HyperSparc à 66 MHz, d'un module de mémoire de 256 MB, et de contrôleurs de disques ou de réseau FDDI. 5 modèles sont proposés, baptisés 80, 160, 320, 480 et 640.
Le 640 à 64 éléments = 128 processeurs, capable de 6000 TPS, comprend 58 éléments de calcul, 5 éléments de communication, et un élément d'administration, avec 16 GB de mémoire, 1,2 TB de disques, et un nombre de Mips qui ne correspond pas à grand chose si on le calcule par simple multiplication.
Le système supporte dès cette date les bases de données Oracle, Ingres et Software AG. Le système d'exploitation est un décor Unix SVR4 sur des micronoyaux Chorus / MIX.
On ignore si des serveurs parallèles ont effectivement été vendus par ICL.

Les Armées Dernier thème, et tout à fait marginal, ce qui peut paraitre curieux pour une société qui fut un temps soutenue par le gouvernement : la participation de ICL à un programme militaire.
ICL Defense System a étudié le système de transmission OPCON 2 (OPerational CONtrol) sur un contrat de 40 M£, en exécution de la fiche programme NSR 7954 de la Royal Navy ; ICL était déjà maitre d'oeuvre du système expérimental OPCON Pilot, entré en service en 1977.
L' OPCON 2 comporte de gros ordinateurs d' ICL et des terminaux graphiques d' Aydin, ainsi que des centres nodaux de télécommunication Tandem, installés dans divers centres, dont les PC britanniques et OTAN de Northwood, Plymouth, Pitreavie et High Wycombe. Le Naval Fixed Communication System, réseau protégé de communications par paquets, réalisé par ICL au titre de la fiche-programme NSR 7126, relie ces centres entre eux et se raccorde à sa périphérie aux liaisons normales navires-terre.
L'OPCON 2 concerne justement ces liaisons, et les essais de recette ont eu lieu entre les porte-avions anglais Illustrious et Ark Royal et le bâtiment de commandement américain Mount Whitney, ainsi qu'au PC du SACLANT à Norfolk, Virginia.
L'OPCON2 est entré en service officiellement en 1986.

719 - Marconi Company

Marconi est à la fin de la guerre une compagnie d'électronique produisant des matériels de radio et de radar., principalement pour les forces armées. Il semble que ce soit dans le cadre de ces travaux pour l' Administration, et plus particulièrement à l'occasion d'un contrat de contrôle aérien, que Marconi ait développé un miniordinateur, très abusivement traité de "microminiature", le TAC (Tactical Air Control ?). Ce calculateur transistorisé, avec mémoire à tores, sera proposé à l'industrie privée pour des applications en temps réel, sous le nom de Myriad . L'année suivante, un Myriad 2 plus économique, et moitié moins puissant, sera ajouté au catalogue.

Les notices Myriad de 1967 et 1968 présentent la Marconi Company, QG à Chelmsford, Essex, UK, comme une filiale du groupe English Electric. Il est certain qu'à cette date, le regroupement EELM des informatiques de English Electric, Leo et Marconi était intervenu, avec la bénédiction du gouvernement, mais on n'est pas en mesure de préciser si, dans le cas de Marconi, cette situation n'existait pas plus tôt.

Ce qui est certain, c'est qu'on n'entendra plus parler de Marconi pour l'informatique générale, mais que cette absorption n'a aucunement nui à son activité d'informatique temps réel et notamment militaire. La société a d'ailleurs de multiples filiales, à l'origine d'importants produits connus : Marconi Communications, Marconi Radar Systems (radar Martello), Marconi Space & Defence Systems (torpilles Tigerfish et Stingray), et plusieurs de ces produits font usage de l'informatique. On peut penser que MEL, frèquemment citée à l'occasion de contrats militaires, est aussi une filiale (Marconi Electronic Ltd ?). Evoquons :

AD 670 (1967) est un DDA de 256 intégrateurs, utilisant la logique DTL mise au point pour Myriad et les premiers TTL, ainsi qu'une mémoire à tores de ferrite au lithium, 1536 mots de 14 bits + signe. Fonctionnement série à 970 KHz, poids 24,6 Kg. La boite de commande du système se présentait comme un bouton à 12 positions entrainant un support de 12 cartes perforées sur lesquelles sont décrites les caractéristiques (latitude, longitude, etc...) de 12 destinations. Les résultats des calculs attaquent une visualisation numérique pour le navigateur, un PPI et le pilote automatique.

ICS3 (1971) Integrated Communications System stage 3 est le système de communication du porte-avions Invincible et des destroyers de la classe Broadsword, caractérisé par le recours à la commutation de messages avec le soutien d'ordinateurs. Désigné en 1971 comme maître d'oeuvre du programme, Marconi Communications choisit comme sous-traitants Marconi Space & Defense Systems et MEL, et c'est ce dernier qui fournit les processeurs MEL 99 (64 K * 16 bits) utilisés pour le contrôle, le stockage et la distribution des messages aux terminaux .
MEL a réalisé à cet effet un sous-système intégrant une imprimante matricielle, qui a été utilisé également sur patrouilleurs et pour les besoins de l'armée de terre (transport sur camions).

IFCS (1976) est la conduite de tir du char Chieftain, Improved Fire Control System, destinée au nouveau canon L11A5 de 120 mm qui équipe la version Mk 5 de ce char, par ailleurs vendu à de nombreux exemplaires dans le monde (notamment Iran, Koweit). Le calculateur de bord est une adaptation par Marconi du

12-12P de General Electric Company ; l'ensemble du projet a été réalisé par Marconi Space & Defence System sur contrat du MVEE, Military Vehicle Engineering Establishment.
L'ensemble comprend de multiples capteurs, un viseur optique avec télémètre laser de Barr & Stroud, un pupitre de chef de char, l'équipement de calcul, et le système d'autopointage du canon. Le tireur fait feu lorsque les témoins de pièce se superposent au réticule commandé par le calcul, ce qui s'obtient immédiatement à l'arrêt, un peu moins vite en marche parce que le calculateur doit déterminer la vitesse de défilement relative du but. Voir Revue Internationale de Défense, 2 / 76, pp 259/64.

Locus 16 (1976) est une conception nouvelle de construction de calculateur, par laquelle Marconi Radar Systems Ltd s'efforce d'être prêt à faire face à tout type de besoin de système de détection et d'exploitation associée. Le Locus est essentiellement un bus fond de panier sur lequel on peut enficher des chassis composants, mémoires et processeurs. Une seconde étude, nettement liée mais plus exigente parce que comportant un important aspect ergonomique, semble n'avoir été qu'esquissée en attendant des contrats spécifiques. Voir fiche, dans laquelle d'ailleurs l'auteur se laisse entrainer bien au delà des problèmes concrets et des contrats (Revue Internationale de Défense, 4/76, pp 616/8).

FACE (1977) est le Field Artillery Computer Equipment, créé par Marconi Space & Defence System, qui équipe depuis 1977 l'armée britannique et intéresse 9 armées étrangères. Le calculateur communique avec les pièces, par fil ou radio, à travers le système AWDATS, Artillery Weapon Data Transmission System. Voir fiche FACE pour ces deux équipements.
920 ATC (1978) est le calculateur central à mémoire 32 à 256 K * 18 bits, cycle 1 µs, accès 350 ns, étudié par Elliott Automation pour les besoins du AQS 901, processeur de signaux de bouées sonores pour les avions patrouilleurs anglais Nimrod et pour les P3C australiens. Dans ce processeur étudié par Marconi Avionic, le traitement mathématique est confié à 30 processeurs en tranches AMD 2901, dont le travail est organisé par le 920 qui envoie les résultats aux consoles du bord.
Marconi Avionics semble être le maître d'oeuvre de l'electronique du Nimrod, qui comporte notamment deux vastes radomes de nez et de queue, et une multitude de consoles d'exploitation. Les anglais n'ont pas souhaité attendre la décision OTAN de s'équiper d' AWACS et disposaient de 17 cellules d'avions patrouilleurs Nimrod , dans lesquelles puiser pour se fabriquer leur version personnelle de ces avions de surveillance air et conduite d'interception . Mise en service en 11 / 81, bien avant les AWACS.

SFCS 600 (1979) Conduite de tir économique pour modernisation de chars de modèles anciens (de la guerre à 1960, par exemple). Etude propre de MSDS. Voir fiche illustrée.

MORCOS (1980) Calculateur portable (1,25 Kg) créé par MSDS pour diriger les tirs de mortiers d'infanterie. Voir fiche illustrée. Cette solution n'a pas intéressé l'armée britannique qui a adopté MORZEN, un portable très analogue dérivé de la calculatrice HP 41.

SCADC (1982) Le Standard Central Air Data Computer est un calculateur de données aérodyna- miques particulièrement modulaire, puisque il est adaptable à pas moins de 29 variantes de 10 types d'avions utilisés par les forces armées américaines. Toutes ces configurations sont construites à partir de 18 modules standard, avec seulement 1 ou 2 modules spécifiques par avion. Sont à peu près communs à toutes les variantes le module de calcul à microprocesseurs, le module de transfert selon norme MIL. STD. 1553B, et l'alimentation. Un SCADC contient un maximum de 12 cartes enfichables, dont un testeur automatique qui signale tous incidents en vol, la réparation consistant en un échange standard exécutable en vol. MTBF 7000 heures, MTTR 12 minutes. Présentation ATR court.

BATES (1982) est le Battlefield Artillery Target Engagement System, destiné au remplacement du couple FACE / AWDATS construit d'ailleurs également par Marconi. La fiche-programme est sortie en 1976, et basée sur l'idée que les demandes de feux ne cesseront de croitre alors que les ressources ne grossiront pas : il est donc nécessaire de tirer le meilleur parti de ce dont on dispose, en concentrant les renseignements et en exécutant des tirs adaptés.
La société responsable est Marconi Command & Control Systems, qui semble succèder a Marconi Space & Defence Systems avec les mêmes missions; la date objectif de mise en service dans les unités est 1987 / 8.

Le système diffère de son prédécesseur par une intégration supérieure, depuis l' EM artillerie du corps d'armée jusqu'aux observateurs avancés. Chacun de ces points doit être en mesure de commander des feux qui peuvent ne concerner qu'une pièce ou s'étendre à toutes les armes du secteur, au sein d'un système de priorités ; le logiciel est, comme toujours, la clé de l'efficacité. Voir fiche.

Quickfire (1984) est un programme de conduite de l'artillerie proposé par Marconi Command & Control Systems aux armées qui n'ont pas encore d'équipement de ce genre. Beaucoup plus économique que BATES, et beaucoup moins ambitieux, Quickfire s'apparente davantage au prèdécesseur FACE avec une technologie plus avancée.
Tous les postes de ce système ont une même interface homme / machine, un panneau carré comprenant deux fenêtres numériques pour affichage de position, deux fenêtres pour des menus, et un clavier divisé en groupes fonctionnels. Dimension 316 * 290 * 71 mm, poids 5 à 7 Kg selon configuration. Il en existe trois :

ODM, Observer's Data Module, fournit des messages préformattés qui permettent à un observateur d'envoyer des ordres de tir , de signaler sa position, et de recevoir un accusé de rèception.

BCM, Battery (ou Batallion) Computer Module , sait effectuer tous les calculs et toutes les transmissions, mémorisant les données de chaque pièce d'artillerie, les positions de 100 objectifs et de dix unités amies, ainsi que les conditions météo.

GDM, Gun Display Module, est associé à chaque pièce et affiche les paramètres de chaque ordre de tir : nature de la munition et de la charge, type de fusée, gisement, site, méthode de tir, nombre de coups. Il peut aussi mémoriser les données d'un tir d'urgence, qui peut être préparé dans une période de calme.
Outfit UAT (1990) est un contrat de 25 M£ concernant des équipements de guerre électronique à installer sur les dernières frégates Type 23, et

qui remplaceront en outre, par souci d'homogénéité, les équipements Racal UAF(1) en place sur les premiers navires de cette classe. Le contrat a été gagné par MEL dans une compétition avec Racal et Marconi Space & Defence Systems, parce que MEL était le moins disant, ayant précédemment fourni un matériel très proche à la Marine suédoise.
La fourniture comporte une antenne de tête de mat en 8 secteurs capable de fréquences jusqu'à 40 GHz, un processeur de tête de mat, un processeur principal et une console à deux écrans. Voir photo.

720 - Plessey

Plessey est après la guerre une société intéressée principalement par le téléphone, mais qui va chercher à se diversifier : au fil des années on verra naître et disparaitre des divisions Telecom Research, Microsystems, Defence Systems, Radar, etc... et aussi Computers.
Cette curiosité pour les calculateurs, commune à toute l'industrie dans l'immédiat après-guerre, ne se concrétise pas tout de suite ; il semble que Plessey ne prenne pas de risque.

La première manifestation en ce sens, connue de nous, date de 1966. Elle est tout à fait originale parce qu'il s'agit d'un multiprocesseur, une architecture complètement ignorée à cette date parce qu'on ne savait comment la gérer. Et pourtant un XL2 à 4 processeurs a été installé au Ministère des Transports.
La solution retenue est celle du bus partagé temporellement, une unité spéciale se chargeant de la répartition des "time slots", essentiellement sur un ou plusieurs de ces "highways" reliant les processeurs aux modules de mémoire. Un highway indépendant s'occupe des entrées/sorties.

Le PP 250, créé en 1972 par Plessey Telecom Research comme gérant de réseaux téléphoniques, semble un héritier direct du XL2, en particulier parce qu'il utilise des bus à découpage temporel, à raison d'un par processeur. Chaque module de mémoire est prècédé d'une Store Access Unit qui reçoit les demandes de tous ces bus et gère les priorités. Un dispositif analogue, baptisé Bus Multiplexor, dessert chacun des bus d'entrées/sorties, auxquels peuvent se connecter alternativement les contrôleurs de périphériques : les interfaces sont parallèles pour la plupart d'entre eux, mais il existe des interfaces de conversion parallèle / série suivis de commutateurs en plusieurs étages pour les communications.
La principale originalité du PP250 réside dans le mécanisme de protection interprocessus qu'il a introduit : le système des capabilités. Une capabilité, ici matérialisée dans l'architecture, est un objet manipulable parmi d'autres : c'est une liste des droits d'accès accordés à un processus. Une donnée n'est accessible à un processus que si elle est mentionnée dans sa capabilité, une procédure n'est exécutable par un processus qu'à la même condition, et chaque capabilité est soumise aux mêmes contrôles et inscrite dans la capabilité d'un processus du système qui peut seul la modifier. Cette invention, coûteuse en matériel et en temps d'exécution, n'a jamais plus été reproduite en totalité dans un ordinateur, mais elle a marqué les esprits et des variantes atténuées se retrouvent dans tous les systèmes d'exploitation, une dizaine d'années plus tard.

Après cette expérience qui lui a valu plus de commentaires que de commandes, il semble que Plessey ait abandonné la construction de grosses machines pour se limiter aux applications "temps réel" à travers une division Microsystems.
Le MIPROC de 1975 est un calculateur 16 bits microprogrammé, réalisé en TTL comme une collection de cartes enfichables dans un chassis de test, et destiné d'abord aux applications civiles. De cette époque, nous possèdons une documentation illustrée avec schémas et répertoire, ainsi qu'une photo du MIPROC - PK, le kit de développement proposé aux entreprises.
En 1979, avec l'apparition des circuits TTLS, et sans doute à l'initiative du gouvernement, apparait une collection complète de cartes militarisées, compatibles avec les normes américaines MIL. E. 4158, 5400, 16400. Citons :

MPC 515M, carte processeur à cycle de 275 ns

MPC 169M, carte d'extension ajoutant 5 nouveaux modes d'adressage et 8 niveaux d'interruptions vectorisées.

MPC 407M, carte contenant 4K mots de PROM pour le programme, 1Kmot de PROM de constantes, et 256 mots de mémoire de travail en RAM.

MPC 433, carte de 2Kmots de RAM

MPC 505, carte de 8Kmots de PROM

Un calculateur construit autour de ces cartes est proposé en ATR ou chassis Eurocard, offrant une puissance de 3,6 Mips (16 bits), 64 Kmots de mémoire, et un débit de 10 Mmot/s d'entrées/sorties.
C'est aussi vers cette époque que Plessey crée une division Peripherals qui se lance dans la production et la commercialisation - aux USA notamment - de périphériques compatibles DEC.

Sur le territoire national Plessey aborde en 1979 une clientèle importante avec son System 90 destiné aux banques. Il comprend :

- un calculateur / contrôleur, avec 16 (8, 16) 256 KB de mémoire, et lecteur de disquette 256 KB = 74 pistes de 26 * 128 bytes.
- un poste principal comportant écran de 9" avec 960 caractères, ou de 12" avec 1920 caractères, un clavier QWERTY + num + fonctions séparable, une clé de bloquage.
- des postes de guichet avec écran 5", clavier détaillé, et des options : journal, passbook, carte magnétique, clavier client à 12 touches.
- terminal financier FTT comportant clavier, visualisation numérique, témoins, et options pour carte magnétique, imprimante, clavier client.

Il faut comprendre que Plessey, sans doute à cause de son implication profonde dans le téléphone, est financièrement beaucoup plus importante que cette courte liste de réalisations informatiques ne permet de le penser. On se souviendra qu'à la création d' ICL, Plessey détiendra 27,5 % du capital.

A partir de 1979, Plessey ne nous est plus connue que par son implication dans de gros projets militaires, essentiellement Wavell et Ptarmigan.
Wavell est le système de commandement tactique de la British Army, et Ptarmigan le système de communication militaire. Wavell s'appuie évidemment sur Ptarmigan pour ses liaisons. On trouvera dans le dossier Systèmes militaires britanniques trois articles sur Wavel et deux sur Ptarmigan reflétant huit années de tergiversations dues bien davantage aux hésitations sur le besoin qu'aux difficultés techniques.

Parmi les problèmes rencontrés au cours de cette réflexion, le principal est sans doute celui de l'indépendance hiérarchique et budgétaire des centres de décision : issu de travaux entrepris vers 1970 pour la seule infanterie de l'armée, le système s'est avéré devoir être impérativement cordonné avec BATES, le commandement de l'artillerie, ADCIS l'organisation de la défense aérienne, et ACEWS qui s'occupe de guerre électronique, systèmes d'abord définis séparément par des organismes distincts. Ce qui a finalement été réalisé et mis en service vers 1985 devra nécessairement évoluer assez vite.

Ce qui facilitera cette évolution est que Wavell et Ptarmigan ont tous deux été confiés au même maitre d'oeuvre, à savoir Plessey Defense Systems.

- le système informatique central de Wavell, baptisé MDP 1000, 423 Kg sur camions ou véhicules chenillés, utilise des calculateurs GEC 4080M, qui centralisent, formattent et distribuent les informations collectées par une centaine de terminaux d' Etat-Major pesant 30 Kg , composés chacun d'un écran à plasma de 215 * 215 mm et d'un clavier détachable. L'évolution consiste à l'étendre vers le bas, jusqu'aux bataillons.
- le Ptarmigan comporte un réseau arrière à commutation de messages, utilisant une version militaire du PP250, qui assure la surveillance de la configuration et dessert des lignes multiplexées sur des relais radio ; plus on progresse vers l'avant, plus il est nécessaire de multiplier les possibilités de cheminement, ce qui a imposé la commutation de paquets.

La principale évolution semble devoir être l'introduction de la cryptographie.

Tout à fait indépendamment, on peut noter que Plessey est également impliqué dans le système de Command et Control des frégates type 22 à partir de la cinquième (CACS1), mais il semble s'agir surtout de consoles d'exploitation.

De façon quasi anecdotique, un simple entrefilet de 1991 dans un revue technique nous apprend que Plessey s'est mis au goût du jour en créant un bureau d'études baptisé Plessey Semiconductors. Cet organisme se manifeste en dessinant et produisant, pour le compte de la société hollandaise MUSIC Semiconductors, une puce baptisée LANCAM. Il s'agit d'une mémoire associative 1024 * 64 bits, capable de comparer en 90 ns, un champ quelconque avec les 1024 instances d'un champ sélectionné dans les 64 bits d'un mot. Qui plus est, cette puce est parallélisable, cad qu'il faut 95 ns pour comparer un champ avec le contenu de deux puces, 100 ns pour trois puces, etc...

Autre production de la même filiale (12 / 93) : des réseaux de portes en CMOS 0,8 µ repérés CLA 80000, contenant jusqu'à 513136 cellules composées chacune de deux transistors P, deux transistors N et un P pour l'accès, servant à faire 260000 portes NAND à deux entrées, délai 210 ps, sortance 2. Alimentation 5 ou 3 V en option. On voit que Plessey s'est bien adapté aux nouveautés du marché.

721 - Systèmes en Grande Bretagne

Nous avons à plusieurs reprises signalé au passage les fournitures britanniques, notamment ICL, Ferranti et Cossor, au sein de grands systèmes installés en Grande Bretagne. Si on revient sur cette question, c'est que l'installation de systèmes informatiques rendant des services à l'échelle nationale est un bon indice de l'état des transmissions dans le pays. On peut dire que sur ce plan la Grande-Bretagne a été exemplaire. La liste ci-dessous ne prétend pas à l'exhaustivité, mais son principal défaut est de figer une époque, au gré des informations parues dans la presse

spécialisée. Tous les systèmes décrits ont été en constante évolution, et leur forme 2000 n'a aucun rapport avec ce qui est décrit, à supposer que la compagnie en cause existe toujours.

1965 BEACON Premier système de réservation de la BEAC, construit par Univac autour de deux 494 + 1004, avec 5 tambours FH880, 4 Fastrand, 6 bandes magnétiques à 20000 cps, 400 terminaux Uniset renforcés de 100 Uniscopes en 1971.
Le système est prèvu pour 10000 appels par jour. En phase 1, il répond sur les disponibilités sans noter les noms ; en phase 2, chaque terminal dispose d'une imprimante et les noms sont notés sur Fastrand.
Tâches annexes intégrées : deux Argus 400 avec 48 écrans s'occupent du chargement en soute, et il en existe un troisième à l'aéroport Ouest de Londres.

1967 BOADICEA Premier système de réservation de la BOAC, installé par IBM autour de deux puis trois 360 / 65 pour assurer la retenue de places, le contrôle d'embarquement, la pesée et le centrage des bagages en soute ; les autres applications, notamment comptables, interviennent en 1968.
Les 700 écrans Ferranti travaillant à 333 cps sont regroupés sur 30 Argus 400 servant de contrôleurs, au total 12 M$ de matériel Ferranti répartis dans 11 centres aux USA et 4 en Europe.

1969 Barclays Bank Pour l'ensemble de ses 400 agences londoniennes, la Barclays commence par une installation informatique dispersée, deux 360 / 50 et neuf 360 / 30 recueillant sur deux 2702 à 15 lignes les messages à raison de 8 agences par ligne. Les terminaux sont des lecteurs de bandes perforée associés à un tampon de 512 caractères, les bandes étant produites off line par des caisses enregistreuses NCR 3200.
De façon indépendante, la banque installera en 1974 un système de traitement des chèques comprenant deux 370 / 158 , 12 trieuses 3890 et 70 terminaux écrans.
En 1969 encore, la banque envisageait une centralisation complète de ses 2400 agences de province et avait demandé à Burroughs de lui fournir un système central, en principe un B8500 avec 1600 terminaux pour commencer. C'était le projet BINS. L'echec de Burroughs à mettre au point cette machine conduira la banque à installer d'abord trois 360 / 65 à Londres, puis deux 370 / 168, avec des terminaux écrans Incoterm. Progressivement, les terminaux seront remplacés par des matériels Burroughs, 3000 TC500, 800 puis 1100 TC3500, et 50 TC 5100.

1969 Lloyds Bank Cette banque s'équipe de deux paires de 360 / 65 à Londres et à Birmingham, en vue de gérer un maximum de 1600 terminaux IBM 3980.

1969 National Westminster Bank décide de remplacer 31 petits ensembles indépendants par une 360 / 65 reliée à deux 360 / 40 qui desservent 19 trieuses de chèques MICR 1419 et de nombreux écrans 2260. Ce n'est que plus tard que la banque décidera d'une part de renforcer son centre IBM, et d'autre part de multiplier les terminaux Burroughs à partir de 1974.

En 1977, il existe plus de 5000 terminaux installés, des modèles TC 500, 310, 1500, 3500, TD 700 et 800.

1970 LACES est le système des douanes, installé à l'aéroport de Londres pour contrôler les manifestes. Estimé entre 7 et 10 M£, ce réseau comprend 200, et plus tard 400 terminaux écrans Cossor, convergeant vers un calculateur System 4 / 72 d' ICL. Le logiciel a été rèdigé par CSC pour M$ 1,8.

1971 Midland Bank possède en 1971 deux biprocesseurs Burroughs B6700 à Brent et à Bootle, auxquels s'ajoutent, en 1972 et 1973, deux monoprocesseurs, pour un montant total de 14 M£. Ils ont accès à 2 GB d'informations en mémoire de masse, accessibles par 2000 terminaux TC 500.
Dans un premier temps, en 1972, 500 terminaux étaient collectés par une B5500 qu'il était prèvu de restituer. En 1974, les B6700 suffisent pour servir 1700 agences qui disposeront en 1977 de 2300 TC500.
En 1977, 50 terminaux TC5100 sont ajoutés pour les besoins de la filiale MB Trust Company.

1972 RAF Hendon Le système de gestion de stock de la RAF installé à Hendon dessert une centaine de sites à travers la Grande-Bretagne, avec plus de 1000 terminaux, soit 450 écrans Cossor DIDS 402 et 572 machines à écrire., au total 1,3 M£ de terminaux. Le central se compose de deux calculateurs System 4 / 72 d' ICL.

1973 BABS remplace les deux systèmes BEACON et BOADICEA après la fusion autoritaire de la BEA et de la BOAC en une British Airways. Construit autour d'une paire de 370 / 168, ce système utilise 20 concentrateurs Argus T desservant 600 terminaux Ferranti.

1973 TOPS est le système de gestion des British Railways, composé de deux 370 / 165 installées à Marylebone, servant 400 terminaux Unidata 9200. Ces terminaux, qui comprennent chacun un lecteur de cartes et une imprimante, sont construits autour de Datapoint 2200 ; cette société, initialement Computer Terminal Corporation, possède une usine à Londres.

1973 GRID 77 est un réseau intégré de défense interarme, ayant même accès aux avions en vol. Installation fixe, ce réseau est réalisé avec des matériels civils, sa fiabilité étant obtenue par maillage et redondance.
Ce programme ambitieux est évalué à M£ 30 et étalé sur cinq ans. C'est seulement la première phase qui s'achève en 10 / 73 chez ICL. Voir à la rubrique ICL la participation intitulée OPCON.

1977 STAC est le Shell Terminal Automation Computerization, comprenant 14 calculateurs Nova 3 / 12 dans les terminaux des centres de distribution (dépots) , reliés à un calculateur Univac 1100 situé à Whithenshawe. Chaque Nova dispose de 192 à 256 KB de mémoire, avec 160 MB de disques, 3 ME, 8 écrans, et gère jusqu'à 32 lignes privées vers les stations d'essence.

Le logiciel, baptisé MICOS, est rèdigé par MiniComputer System Ltd, filiale anglaise de MCS Inc, à Elmsford USA. Il fait tous les calculs de livraisons, de ventilation par produit entre les camions et les pipelines, et les calculs de prix selon la destination.

1986 WAS est le Weapon Assessment System de la Royal Navy, résultat d'années d'observations en opération. C'est plutôt un concept qu'un système. L'idée est que tout système d'armes , que ce soit à bord ou à terre, doit être surveillé en permanence, afin de déceler tout incident et de provoquer la maintenance, et aussi pour évaluer disponibilité et efficacité.
Ces tâches étaient initialement confiées au calculateur du système d'armes, dont l'efficacité était naturellement réduite par cette surcharge, à moins que la tâche de surveillance ne soit suspendue quand le système est actif. La nouvelle conception place à bord des grands bâtiments et dans les installations côtières un PDP 11 / 24 avec 1 MB de mémoire, un disque Winchester de 52 MB, une imprimante graphique et deux écrans . Cette machine collecte les informations des calculateurs opérationnels, grâce à un logiciel écrit en Pascal par la société EASAMS.

Un grand nombre d'autres systèmes, principalement militaires, mériteraient d'être évoqués ici si nous en avions une connaissance suffisante. Le fait que des industriels se soient pratiquement spécialisés dans l'étude et la production de tels systèmes nous a conduit à les mentionner dans les rubriques de ceux-ci : Ferranti, Marconi, ICL. Citons les sigles ADA, ADAWS, BATES, CAAIS, OPCON, PTARMIGAN, SEA ARCHER, WAVELL, les avions NIMROD et les missiles RAPIER.

722 - Histoire de l'informatique australienne

Culturellement, l' Australie est très dépendante de la Grande-Bretagne, et sa fidélité au Commonwealth est réelle, même si des tentations se font jour constamment vers une conception plus américaine de la vie, justifiée d'abord par le fait que ce sont les USA qui ont sauvé l'Australie des japonais, ensuite par leur supériorité technique écrasante et notamment leur avance en informatique, et enfin par la géographie du pays qui favorise l'esprit d'initiative.

En 1950 en tous cas, c'est encore vers la Grande-Bretagne que se tourne l'organisation australienne de recherche, le CSIRO, Commonwealth Scientific & Industrial Research Organization, et c'est bien naturel puisque le C de ce sigle signifie que la Grande-Bretagne contribue au financement de cet organisme national. Hartree, le responsable de la division Radiophysique, était allé suivre aux USA un stage chez Von Neuman en 1945, et il avait retenu les principes de l'époque; cependant, pour passer à la réalisation, il ne disposait que de l'expérience de sa division , acquise pendant la guerre, essentiellement à l'occasion d'études de radars, et il s'agissait de ce fait des techniques d'impulsions.
Parmi les approches possibles du problème des mémoires, proposées par Von Neuman, c'est donc la solution dynamique série à base de lignes à mercure, celle de l' EDVAC, que retint Hartree pour la première machine du CSIRO, baptisée de façon peu originale CSIRAC Mk 1. Par contre, l'architecture Source / Destination est celle du projet anglais Pilot et ce ne peut être par hasard, car les leçons de Von Neuman ignoraient cette disposition très britannique.
Les études étaient initialement uniquement purement techniques, et ce n'est qu'après avoir rassemblé les composants essentiels que la décision fut prise de les réunir en un

calculateur, avec le résultat que le Mk I n'est pas une machine très utilisable : son mot de 20 bits, nettement trop court, le condamne à rester expérimental, et on ne lui connait presque aucun logiciel.
Une fois terminé, vérifié et quelque peu perfectionné, il survivra à un transport routier jusqu'à l' Université de Melbourne, où il passera 8 ans pour la formation des étudiants, avant de finir dans un musée.

Le choix de Melbourne vient de ce qu'au même moment, 1956, l'Université concurrente de Sydney avait choisi son modèle aux USA, et faisait construire, pour 75000 £, une copie de la machine ILLIAC, elle-même très directement inspirée par la machine de Von Neuman.
Cette SILLIAC utilise un mot scientifique de 40 bits, utilise 2800 tubes à vide et une mémoire electrostatique. C'est donc une machine parallèle, qui effectue l'addition en 67 µs, la multiplication en 667 µs, la division en 833 µs. Les périphériques sont minimum, LR 200, PR 60, ME 10.

A cette époque il est devenu évident que toute université doit disposer d'un ordinateur, mais aussi que cela ne s'improvise pas. Les universités qui ne disposent pas des ingénieurs nécessaires se bornent à acheter une machine en Angleterre. On trouve donc un UTECOM à l' Université de New South Wales : c'est un DEUCE de English Electric, avec entrée par lecteur de cartes 64 colonnes.
On trouve aussi des machines Elliott 403, notamment un AGWAC non localisé, et un WREDAC qui équipe le Weapons Research Establishment à Woomera, contribution australienne aux études anglaises de bombes atomiques et de missiles. A la différence des USA, les militaires utilisent l'informatique, mais ils n'ont pas beaucoup de budget pour en financer la recherche.

Une vraie recherche est entreprise en 1959 à l' Université d' Adélaïde pour la construction de CIRRUS, une machine microprogrammée selon les idées de l'anglais Wilkes : une arithmétique parallèle sur 18 bits exécute des microordres provenant d'une mémoire à tiges magnétiques cablée, qui autorise un cycle de 1,5 µs. C'est raisonnablement compatible avec une mémoire principale à tores magnétiques de cycle 6 µs.
Encore très peu connue à cette date malgré les travaux de Wilkes, la microprogrammation justifiera trois articles aux USA dans les TIRE et en Grande-Bretagne dsans Electronic Engineering. Voir ces originaux dans la fiche, et dans deux microfilms, TIEEE, EC13, 4/64-106/11 et EC16, 10/67-652/8.
Le CIRRUS aura incontestablement un effet fédérateur en Australie, puisque son financement, ainsi que certains chercheurs participants, proviendront du Laboratoire de Recherche des PTT australiens, et du Weapon Research Establishment, prècité.

Dernière réalisation universitaire à notre connaissance, Intergraphic est un calculateur spécialisé construit en 1967 à l' Université de Nouvelles Galles du Sud pour servir d'interface entre une 360/50 avec LCS et une collection de consoles graphiques. La fiche contient une traduction de l'article de rèférence, accessible par microfilm. Les consoles sont décrites en rèférence 249-777/85.
Le succès pratique de cette réalisation a conduit les chercheurs à créer une société pour la commercialiser, sous le sigle IE 10000. On ignore si cette tentative a réussi.

A partir de là, du fait qu'il n'apparait pas raisonnable de créer une industrie informatique nationale, l' Australie se procure ses ordinateurs essentiellement en

Angleterre ou aux USA, et son développement est tout à fait normal. On peut citer quelques réalisations :
INSPECT (1974) est le Integrated National System for Processing Entries from Custom Terminals, directement inspiré par le LACES britannique et construit comme lui autour de deux calculateurs ICL System 4 / 72 à 512 KB de mémoire chacun, installé à Canberra avec 13 disques EDS 60. Dix bureaux de douane dans les grands ports sont reliés à ce centre par lignes 2400 bauds, chaque terminal comprenant une IP 300 et des écrans ICL Mk2, concentrés par un minicalculateur produit par STC Australia, filiale d' ITT. Au total 70 écrans, et un prix d'achat de 2,2 M£ .

MTEC (1980) est une réalisation de l'équipe de l'observatoire du Mont Strombo, qui signifie Micro-
processor Time Encoder and Control. Il s'agit d'un accessoire permettant de télécommander, depuis le calculateur central de l'observatoire situé en plaine, le fonctionnement du téléscope situé au sommet de la montagne. Le dispositif tient sur une carte de 4,5 * 7,75" fabriquée par les astronomes.
Le microprocesseur est un 8085 associé à une mémoire DRAM 8155, à une mémoire de programme formée d'EPROM 2732 ; les périphériques sont deux 8255 pour 40 lignes en parallèle, et une UART 8251 pour la liaison série avec le calculateur PDP 11. Les programmes étaient crossassemblés sur le PDP 11. Une liaison télétype était utilisée pour la maintenance.
Voir l'article ELLIS (M.J.), HOVEY (G.R.), STAPINSKY (T. E.) - MTEC : a microprocessor system for astronomical telescope and instrument control, in TIEEE, C29, 2 / 80 pp 208 / 11 (microfilm).

PMU Les courses et les paris ayant beaucoup de succès en Australie, il existe en Nouvelles Galles du Sud un PMU, qui s'est automatisé en 1974. Ce système comprend deux IBM 360 / 44 à mémoire de 256 KB, avec deux bandes 2415 et deux contrôleurs 2314 A2 reliés aux deux CPU ; pupitre et console commandent donc en duplex cinq concentrateurs IBM 3967, reliés à travers des commutateurs à 16 adapteurs IBM 3970 qui gèrent 900 terminaux spécialisés, chacun comprenant clavier, imprimante, visualisation 12 chiffres, et liaison à 150 bauds ; 96 voies téléphoniques pour terminaux locaux ; et 80 canaux Telex pour 350 imprimantes du genre téléimprimeurs.

PS 9011 est un processeur RISC de conception australienne, réalisé en AsGa en 1992 par la firme Pacific Semiconductors. Il contient un processeur de 100000 portes logiques, plus deux caches, et peut délivrer 100 Mips à 125 MHz, une frèquence qui n'était à l'époque accessible qu'à l' AsGa.
Cet exemple n'est pas cité pour ses qualités, qui n'ont probablement intéressé qu'une petite clientèle, mais pour souligner le virage australien : le pays n'envisageait pas de produire des ordinateurs lorsqu'il s'agissait d'une industrie lourde, mais en fin de siècle l'informatique ne nécessite plus que des bureaux d'étude, et l' Australie ne veut pas être dépendante intellectuellement. Cela dit, la concurrence est dure dans le Pacifique entre les USA, le Japon, Taiwan et la Corée.

SFCS Mk1 est une conduite de tir spécialement conçue pour les six sous-marins diesel de la classe Oberon (quatre construits en Angleterre, deux en Australie), qui devaient pouvoir recevoir, selon les circonstances, les armes suivantes : missile antisous-marin SubHarpoon, torpilles américaines Mk 37, NT37C, Mk48 à fils, et les torpilles britanniques. La conduite de tir est commandée au spécialiste américain des armes sous-marines, Librascope filiale du groupe Singer ; elle comprend un calculateur AN / UYK 20 avec mémoire de masse CL 107A de 409600 mots de 16 bits, principalement pour stocker des modèles de bruit d'un grand nombre de cibles potentielles, deux écrans et une table traçante.
Complètement nouvelle en ce qu'elle est complètement numérique, cette conduite de tir obéit à la norme générale MIL. E. 16400 pour l'électronique embarquée, et aux normes particulières MIL. S. 901C grade A pour les chocs, MIL. STD. 167 pour les vibrations, MIL. STD. 740 pour les bruits ; elle n'a pas besoin de refroidissement par eau. Le logiciel, qui fait partie de la fourniture, comprend un programme opérationnel en 15 modules, soutenu par une bibliothèque de sous-programmes, un compilateur CMS 2, un assembleur Ultra/16, et un générateur de bandes SDEX 20. On peut compter sur un MTBF de 400 heures, une disponibilité de 98%, et une réduction du nombre de servants de 10 à 3 par rapport à la précédente conduite de lancement britannique. Prix 12 M$ pour 4 exemplaires, avec livraison en 82/83.

SFCS Mk 2 est la conduite de tir des six sous-marins suivants, construits vers 2000 dans le chantier suédois Kockum, pour remplacer les Oberon. Satisfaite des 20 années de service de la SFCS Mk 1, la Royal Australian Navy a en effet choisi Librascope pour fournir le matériel successeur.
723 - Informatique en Autriche

Redevenue indépendante de l' Allemagne à la fin de la guerre, l' Autriche née du traité de Versailles est un petit pays, bien incapable de créer une industrie informatique. Ses dirigeants, occupés par la reconstruction et par le danger constant représenté par le voisinage d'un empire soviétique conquérant, n' ont pas essayé de le faire.
Néanmoins, la technique informatique apparaissait, à partir de 1953, suffisamment mature pour qu'on l'utilise, et le pays devait se donner au moins les moyens de la comprendre et de l'exploiter, le jour où un besoin prècis justifierait qu'on achète une machine à un pays producteur. Telle est la raison du projet Mailüfterl, ainsi baptisé "légère brise d'été" pour situer les ambitions nationales par rapport aux machines américaines baptisées Whirlwind et Typhoon, cad "ouragan" ou "cyclone": un projet pédagogique devant servir de support à une activité parfaitement accessible à un petit pays, la programmation. Voir fiche.

Après cet effort créatif , il existait donc une petite équipe qui maitrisait l'emploi des transistors et des mémoires magnétiques, et dont on peut croire qu'elle mit ses talents à la disposition de diverses industries nouvelles. L'une d'entre elles est l'industrie d'armement, qui réalise des camions, des blindés légers, des canons classiques, et des armes légères (Steyr), et peut avoir besoin d'ordinateurs.
C'est ainsi que la société Elin Union produit en 1984 un calculateur d'artillerie 16 bits, baptisé EAR, adaptable à tous les types de pièce, y compris lance-fusées : ce système , très analogue à ce qui se fait sur ce thème dans les autres pays du monde,

à part une intégration moins poussée dans le réseau des communications d' Etat-Major, a été adopté par l'artillerie autrichienne. Voir fiche.

La société IBM, dont la politique est de vendre des ordinateurs dans le monde entier, et pour ne pas provoquer de réaction négative, de produire ses machines dans le monde entier également, a choisi de se manifester en Autriche par le Laboratoire d'informatique théorique de Vienne, où l'on a étudié un métalangage permettant de décrire les grammaires de n'importe quel langage de programmation. C'est le VDL, Vienna Definition Language, à partir duquel on a essayé de formaliser PL / I : on ne peut dire que c'ait été un succès.

A la fin de nos 50 années de rèférence, l' Autriche parait être un client ordinaire de l'industrie informatique, sans créativité ni lacune particulière.

724 - Informatique en Belgique

La situation en Belgique est analogue à la situation en Autriche telle que définie ci-dessus : après une curiosité initiale des organismes de recherche conduisant à une réalisation expérimentale, on constate qu'il s'agit d'une industrie trop lourde pour que la Belgique puisse s'y introduire utilement, et on décide que la Belgique achètera les produits du marché.

Ici l'organisme de recherche est le FNRS, le Fond National pour la Recherche Scientifique, un dispositif étatique qui agit sur les conseils de spécialistes qualifiés. Le spécialiste consulté est ici l' IRSIA, Institut pour l' encouragement à la Recherche dans l' Industrie et l' Agriculture, qui soupçonnait les ordinateurs de pouvoir rendre des services concrets dans ces domaines. L'Institut passe commande d'un prototype à la Bell Manufacturing Co d' Anvers, filiale de l' ITT.

C'est une machine série à mot de 18 bits, avec comme mémoire un tambour 100 KHz tournant à 4000 t / min. Elle utilise 2000 tubes et 2500 diodes. Conçue par le Pr Belevitch, elle est construite sous la direction de M. Lindemans à partir de 1950. Elle fonctionne, certes, mais elle est encombrante et de mise en oeuvre difficile. L'administration conclut qu'il n'y a pas de raison d'anticiper sur les productions commerciales.

C'est pourquoi il faut attendre 1971 pour voir apparaitre, toujours à la Bell d' Anvers mais cette fois pour son propre compte, un calculateur à mémoire de 16 bits + parité, à tores magnétiques avec cycle de 0,9 à 1 µs et temps d'accès de 400 ns. L'usage envisagé pour cette machine ITT 1600 (qui serait issue d'une étude Control Data ?) est la commande de centraux téléphoniques.

Cette même année, une autre entreprise belge, MBLE, se manifeste très modestement par la construction d'une machine pédagogique, la Servinfor TS 101. Cette machine comprend une mémoire de 16 mots de 8 bits, un accu et un MQ, un index de 4 bits, un répertoire de 16 opérations, 6 conditions testables dont un débordement, une mémoire de programme de 31 instructions rèpétables.

Services : un mode chargement pour introduire des constantes, une visualisation de tous les registres.

Construction en circuits intégrés SSI, consommation 60 W de 110 / 1 / 50. Prix 100000 FB.

Pour terminer, on peut observer que la Belgique s'est trouvée entrainée en 1974, à travers Philips, dans l'opération Unidata de calculateur européen , malheureusement plutôt brève. En effet, quand Philips a eu réussi à s'imposer dans l'opération, il a proposé une machine Unidata 7.720 dont l'objectif économique était

de lutter contre l' IBM 370 / 115, dont la technologie était d'origine Philips, et dont le logiciel était le BS 1000 de Siemens ; la fabrication de cette machine, dont on trouvera la fiche dans le dossier hollandais, devait être confiée à MBLE. La fin d' Unidata, due au changement de politique informatique du gouvernement français, réduira assez sérieusement la portée de cette initiative.

725 - Informatique au Canada

Comme l' Australie, le Canada est partagé entre deux cultures : celle du Commonwealth, qui se manifeste par l'implantaton de filiales de sociétés anglaises, et celle des Etats-Unis voisins et techniquement puissants. L' adaptation du Canada à l' informatique manifestera ces deux tendances, avec une influence initiale plutôt anglaise. Cependant, l'industrie canadienne est plus importante que celle de l' Australie, et il y aura réellement une informatique proprement canadienne ; mais elle sera presque complètement intégrée à l' informatique américaine, et c'est aux USA qu'elle trouvera la plus grande part de son chiffre d'affaires.

La plus ancienne machine effectivement construite au Canada est UTEC, à l' Université de Toronto. Il s'agit d'une expérience, comme l'indique le choix d'un mot de 12 bits qui interdit tout calcul scientifique. La mémoire est électrostatique, la fréquence très basse mais l'architecture parallèle : la seule opération arithmétique est l'addition. Mais, cette expérience acquise en 1952, il semble que l'université ait conclu, de l'annonce en 1953 des premières machines commerciales américaines, qu'il était inutile de faire de la technique et qu'il valait mieux s'équiper d'une machine commerciale et concentrer son effort sur les méthodes de programmation. Voir fiche.

L' Université de Toronto achète alors FERUT, un Ferranti Mk I* installé en 1956. Il n'y a pas grand chose à en dire, sinon qu'elle a servi aux étudiants à faire leurs premières armes sur son logiciel Transcode, qui n'est guère mieux qu'un assembleur, et qu'elle a participé plus tard aux études du système Reservec d' Air Canada..

Les militaires ont eux aussi voulu faire leur expérience, avec la machine du Defence Research Telecom Establishment, transistorisée, dotée d'une mémoire à tores magnétiques, mais encore très primitive architecturalement, du fait de sa date de conception et de l'inexpérience de ses auteurs. Elle est à trois adresses, avec une méthode d'indexation particulièrement maladroite parce qu'ajoutée après coup ; les entrées /sorties sont limitées à des nombres en flottant, convertis automatiquement, mais cela empêche toute programmation élaborée. Aucune conclusion utile ne peut être tirée de cette expérience, sinon qu'il est bien préférable d'acheter une machine commerciale, qui disposera d'un minimum de logiciel. Voir fiche.

Nettement plus tard, trop tard en pratique, l' Université du Saskatchewan décide également de construire une machine, dans un but pédagogique. Faute d'expérience, les auteurs choisissent l'architecture de la M2, la dernière machine de Booth au Birbeck College britannique, mais décident de la réaliser en circuits transistorisés, autour d'un tambour importé de chez Wharf Engineering, le fournisseur de Booth. Nous disposons d'un article détaillé, paru dans la revue anglaise Electronic Engng. Voir fiche.
A son achèvement en 1963, la machine M3 est périmée, et la seule conclusion possible est qu'il ne faut pas recommencer.

Ce n'est donc que beaucoup plus tard, en 1991, que nous retrouvons un projet d'ordinateur dans une université canadienne . Hector est une étude d'architecture de

multiprocesseur conduite avec un souci de réalisme : il s'agit que le système soit économiquement efficace aussi bien pour de petites puissances de calcul que pour de très gros besoins, de sorte que la relation entre puissance et coût soit approximativement linéaire. Tous les types de besoin devraient pouvoir être satisfaits avec très peu de modules différents.
La solution choisie consiste en une collection de multiprocesseurs locaux connectables par un rèseau en anneau, et les auteurs qui l'ont essayée avec des microprocesseurs 88000 se proposent surtout de démontrer la validité du concept face aux problèmes d'interconnexion et de système d'exploitation. Voir article.

****

La première réalisation commerciale d'un calculateur au Canada est le fait de Ferranti, associé à une société Packard qui est probablement une émanation d'un constructeur automobile. Cette association semble s'être instaurée pour asseoir financièrement le projet Reservec de la compagnie TransCanada Airlines, confié à Ferranti qui fournissait à cette fin une paire de calculateurs Gemini, mais cherchait un soutien canadien pour la production des terminaux. Le projet date de 1957 et aboutit à une mise en service en 1963.

Sa réussite décida Ferranti, qui n'avait jusque là au Canada qu'une représentation commerciale, à pérenniser son accord avec Packard pour produire sur place un calculateur commercial. Ce FP 6000 utilise la technologie mise au point en Angleterre pour le calculateur Orion, mais l'architecture est raisonnablement originale : Ferranti en construira 9 , réussissant même à en vendre à une banque new-yorkaise. Voir fiche.
La caractéristique la plus intéressante de cette machine réside dans son exportation. Lorsque Ferranti fusionna avec la jeune ICT formée par combinaison des deux industriels anglais de la carte perforée, il manquait à la firme un projet de machine ; l'équipe de Ferranti suggéra d'adopter le FP 6000 et réussit à convaincre ICT . Le FP 6000 fit donc une belle carrière européenne sous le nom de ICT 1900.

La réussite de Reservec eut comme second effet de convaincre les milieux d'affaires qu'on pouvait rentablement construire des systèmes combinant en temps réel informatique et communication. Dans les années suivantes, on voit se multiplier de tels systèmes :

1963 : Simulateur d'entrainement ASM Installé à Halifax, le port de Nouvelle Ecosse qui était pendant la guerre le point de formation de tous les convois transatlantiques, ce simulateur n'est pas une réalisation informatique extraordinaire, puisqu'il utilise des calculateurs Packard Bell PB 250, plutôt modestes. La raison en est qu'il applique encore les méthodes tactiques de la guerre, avec plots manuels. Le simulateur comprend 4 CIC de destroyers, chacun avec deux tables traçantes et deux écrans radar PPI, et un local de commande pour 18 personnes.
Il permet de simuler 10 navires dont la vitesse peut être fixée entre 0 et 40 noeuds, et dont certains peuvent être des sous-marins, en plongée, au schnorkel ou en surface ; 4 hélicoptères ajustables de 0 à 120 noeuds ; et 14 avions (100 à 1200 noeuds, 0 à 99000 ft d'altitude, IFF et brouilleurs) ; vent 0 à 80 noeuds, toutes directions dans

360° ; présentation synthétique pour les contrôleurs à deux échelles 500 milles, ou 12,5 / 25 milles ; mémorisation sur film pour projection avec délai de 8 secondes pour le développement ; historique 15 minutes par tube vidicon.

1970 : Bank of Halifax Cette banque s'équipe pour la gestion de 2,5 millions de comptes d'épargne logement, avec une IBM 360/50 à mémoire de 380 KB, et une 360/40 de 128 KB chargée des douze disques 2314. L'exploitation est confiée à 300 terminaux IBM 3982 installés dans 210 agences, avec 24 concentrateurs 3981 convergeant vers un Interdata Mle 3 à travers 16 lignes 1200 bauds.. Un second Interdata, Mle 15, partageant 8 KB avec le prècédent, gère 8 lignes à 134 bauds pour des téléimprimeurs, et 8 lignes à 600 bauds qui doublent celles du Mle 3 en secours.

1970 : Bank of Montreal Nous n'avons pas d'indication sur la forme initiale de l'équipement de cette banque en 1970, sinon que très probablement il s'agissait de matériels IBM S/360, comme ci-dessus. Le succès a été immédiat et le développement presque explosif.
En 1979, les terminaux, non dénombrés, pratiquent jusqu'à 5 millions de transactions par jour, sur un ensemble de trois CPU compatibles, une 370/168. 3, une 3033 et une Amdahl, se partageant 69 GB de disques 3330 et 3350, et 70 dérouleurs pour les archives.

1971 : Reservec II Bien que le système initial décrit plus haut donne toute satisfaction, le développe- ment rapide du transport aérien conduit TCA à remplacer dès 1971 son système de réservation, par un Reservec II à base d' Univac 1108MP avec 196 Kmots de mémoire, gérant 1800 terminaux Raytheon à travers 26 multiplexeurs. Prix M$ 22 .

1976 : JETS est le Joint En route Terminal System, système de contrôle aérien du Canada. A la différence des prècédents, ce système ne semble pas avoir besoin de mémoriser des plans de vol, bien qu'a priori il doive au moins connaitre ceux de tous les avions en vol. Le système semble comporter 8 sites qui se répartissent 210 calculateurs Interdata 70 travaillant par paires, associés à 154 grands écrans de visualisation produits par Sanders, présentant une video exclusivement synthétique.
Le très grand nombre de I 70 ne parait pas supprimer la nécessité de 8 calculateurs de site, mais on n'en connait pas le fournisseur.

On notera, cependant, qu'aucun de ces systèmes n'est plus demandé à une compagnie canadienne. D'autre part, il est tout à fait certain que la liste ci-dessus est très incomplète.

****

La tentative réussie de Ferranti-Packard Electric Ltd fut la première et la dernière, aucune firme canadienne ne pouvant espérer lutter avec la production de masse américaine d ' IBM. Si nous voyons un calculateur canadien paraitre vers 1970,

il s'agit d'un mini destiné au temps réel, et même à l'aéronautique pour justifier par sa fiabilité un prix relativement élevé. Il en sera toujours ainsi par la suite.

1970 : CMA 716 est un 16 bits parallèle du à la filiale canadienne de Marconi, mémoire à tores de 4 ou 8 Kmots à cycle 2 µs, logique à base de MSI flatpack distribués à raison de 35 par carte sur 9 circuits imprimés de 4,5 * 6,5" (114 * 165 mm), capable d'une addition en 4 µs et d'une multiplication en 187 µs. Les entrées/sorties utilisent un Unibus à 56 fils. La fourniture comprend des compilateurs Fortran et Algol, capables de fonctionner dans la mémoire 4 Kmots. Poids 7,5 Kg.
Par la suite, la Canadian Marconi Company deviendra un important fournisseur d' électronique des forces armées canadiennes, et sera fréquemment consultée par les forces armées américaines, auxquelles elle vendra des récepteurs Omega (CMA 771), un radar doppler pour hélicoptères (AN/APN 221), un radar de patrouilleurs (LN 66, AN/SPS 59), un radar de veille pour le Marine Corps (AN/TPS 66 intégré à la station de veille AN/TSQ 108), et divers postes radio.

1973 : AES 80C Automatic Electronic Systems parait être une firme canadienne qui attaque principalement le marché américain au moyen d'une filiale AES Data Inc. Voir la machine canadienne ici nommée dans la rubrique 35, p 11, du fichier TEXTEA concernant des machines américaines.

1973 : MCM Computers Ltd En 1973, la compagnie américaine Micro Computers Machines, Inc. commercialise aux USA et au Canada un calculateur microprogrammé pour utliser le langage interprètatif APL , la MCM 70. Cette machine de table dispose d'une mémoire de travail MOS de 2 à 8 KB, d'un clavier spécialisé 50 touches, d'un clavier numérique 10 touches, et d'une visualisation à plasma ; en option, une cassette de 160 KB, une imprimante sur bande de papier, un écran et/ou une ligne de communications. Circuits logiques MOS et TTL.
Le logiciel sur ROM est uniquement l'interprèteur APL de 14 KB.
Volume 400 * 133 mm, cassette incluse. Prix $ 3500.

Le succès est suffisant pour que se crée une filiale canadienne MCM Computer Ltd, basée dans l' Ontario, dont le premier effort consiste à donner un peu d' universalité au produit prècédent. La MCM 700 commercialisée en 1976 comprend une machine microprogrammée à base de microprocesseurs en tranches AMD 2901, avec une mémoire virtuelle de 256 KB, un microprogramme de 32 KB pour l'interprèteur, une RAM de travail de 4 ou 8 KB, et un canal 8 bits d'entrée/sortie avec tampon de 132 caractères, capable de 199 périphériques. Bref, la même machine que l'original avec plus de souplesse.

L'année suivante, la MCM 800 reprend complètement la technologie en passant ux circuits intégrés MSI, avec un gain de vitesse d'un facteur 8. La mémoire est maintenant extensible à 16 KB et inclut un bit de parité, cycle 1,2 µs, elle inclut en standard une protection par batterie.
La micromachine très simple ne comprend qu'un accu et manipule des opérandes de 8 bits. Les instructions, qui tiennent dans 32 KB de ROM, sont de longueur variable.
Les périphériques se sont étoffés : LC 400, ME 45, disquette 250 KB à 2 MB, cassettes 810 cps, écran 24 * 80 caractères, interface RS232 pour ligne 1200 bauds.

Le prix est $ 9200 avec 8 KB, les extensions de 8 KB coûtent 1600 $. 150 machines ont été vendues en 1978, le prix incluant cassette, écran et RS 232.

En 1978, la MCM 900 accroit encore les possibilités sans rien changer sur le fond : la mémoire MOS 300 ns peut croître à 24 KB, la ROM atteint 40 KB pour un logiciel plus étoffé, on propose un disque dur ou une cartouche de 10 MB, et le choix d'imprimantes s'élargit à IP 300, ME 60 / 120 / 180 cps. Le prix reste inchangé, ce qui est normal puisque la machine de base est la même.

Cependant, la mode de APL passera quand apparaitront les PC, et la société qui n'a pas réellement cherché à se renouveler disparaitra vers 1980.

1978 : KSI System 340 KSI est Katcard System International, installée à Markham, banlieue de Toronto, Ontario. Autour d'un CPU microprogrammé qui semble être un GA 440 de la firme américaine General Automation, KSI propose d'abord une mémoire à tores et un usage de terminal lourd. La machine évoluera assez vite vers une mémoire MOS de 32 à 128 Kmots de 16 bits avec parité, cycle 500 ns, la nouvelle finalité étant une petite gestion clé en main pour PME.
Offre périphériques 1,1 MB/s, avec 64 interruptions . On propose RTC, disque fixe 2,48 MB, cartouches 10 MB, packs 300 MB, ME 165, IP 600, bandes magnétiques 20 KB/s, une ligne synchrone 9600 bauds avec protocole HASP ou 2780, et jusqu'à 32 lignes asynchrones.
Le logiciel comprend un système de multiprogrammation, l'assembleur, Cobol, Fortran, Basic et RPG.

1978 : Mitel Semiconductors est un fabricant canadien de semiconducteurs qui s'est créé à l'apparition des microprocesseurs. Son premier produit est le 46802, version CMOS du 6802 incorporant 2 KB de RAM, l'horloge et quelques drivers, et consommant très peu. C'est une réussite suffisante pour que Motorola lui achète les droits de production en seconde source.

1980 : Matrox Electronics System Ltdd apparait à Montreal et propose un calculateur sur une carte OEM, baptisée ZBC 80, décrite à la rubrique 386, page 51, fichier TEXTEC. Le principal marché se trouve en effet aux Etats-Unis.
Le prix de vente est $ 1600 pièce, avec réduction à 1200 par quantité, plus $ 500 pour le logiciel. Le fabricant offre aussi des cartes Mega 1 d'extension mémoire, 128 KB pour $ 2000 ou 64 KB pour $ 1000.

En 1984, Matrox propose le SX 900, un processeur graphique monocarte pour Multibus, annoncé comme capable de 10000 vecteurs / s, 5000 cps, 1,2 Mpixels/s en balayage, 20 Mpixel/s en remplissage couleurs. Cette carte utilise une seule alimentation 5 Volts. On y trouve :

- un microprocesseur Intel 80286
- une mémoire video de 640 * 480 pixels de 8 bits, avec rafraichissement 50 ou 60 Hz.
- une table de correspondances associant les pixels de 8 bits à des couleurs prises parmi 4096.
- un processeur graphique NEC 7220

- un firmware graphique fournissant tous les services du GXB 1000 antérieur.
- un BITE, Built In Test Environment.

1985 : Dynalogic Infotec Corp. se manifeste en proposant Hyperion, un compatible PC/XT à $ 4500, avec 256 KB de mémoire, une ou deux disquettes de 330 KB, un modem, un clavier amovible, et les logiciels MS/DOS, Advanced Disc Basic et Multiplan de Microsoft. Options : Cobol, Fortran, Pascal, et le compilateur Basic de Microsoft.
Le processeur est un Intel 8088, avec le contrôleur d'écran 9007 de Standard Microsystem, une autre puce contrôleur pour le disque, et l'emploi de puces RAM 64 Kbits. L'écran est 640 * 200 ou 640 * 250 pixels au choix d'une clé, le phosphor est jaune, il existe une bitmap de 20 Kbits et un choix de 4 niveaux de lumière dans une portion 320 * 250 pixels de l'écran.

****

Après ce petit panorama de productions ponctuelles, on peut également jeter un coup d'oeil sur quelques productions à usage des militaires, caractérisées en général par des exigences accrues de robustesse. Ici encore, il ne s'agit que d'échantillons.

1966 : AN/UYK 501 La Royal Canadian Navy souhaitant utiliser le calculateur américain RW AN/UYK 1, elle trouve à cet effet la Computing Devices Company Ltd, filiale canadienne de Control Data, pour en produire une version sous license. Le choix d'une nomenclature d'origine américaine pour la désigner souligne l'ambition d'atteindre aussi la clientèle militaire des USA.
La réalisation utilise des circuits intégrés qui permettent une miniaturisation, de sorte que la machine de base tient dans un boitier demi-ATR, volume 17,6 litres, poids 19 Kg. Mémoire 4 à 32 Kmots, cycle 2 µs. Bloc de calcul microprogrammé exécutant l'addition en 8 µs, la multiplication en 110 µs, la division en 118 µs. Entrées/sorties par canal C, 64 interruptions. Logiciel composé d'un moniteur microprogrammé, d'un assembleur symbolique et d'un compilateur Fortran II.
Une autre information, parfaitement contradictoire et faisant par conséquent douter de ce qui précède, indique que l'UYK 501 est une machine parallèle 24 bits (l' UYK 1 utilise un mot de 15 bits !), qu'elle pèse 37 Kg, occupe 27,5 litres et consomme 240 W.

1979 : AN / GYC 501 MILIPAC La même compagnie essaye d'élargir sa clientèle militaire et propose un matériel destiné à l' artillerie, particulièrement compact. Il obtiendra la clientèle de l' armée canadienne (66 matériels), puis celle de l'armée égyptienne. Voir photo.
Une synthèse parue en 1985 dans la Revue Internationale de Défense indique que la même compagnie produit encore les matériels militaires suivants :

AN / AQQ 501 processeur de signaux des bouées passives omnidirectionnelles, pour hélicoptères

AN / AQS 505 sonar actif pour hélicoptères

AN / AQS 901 processeur de données acoustiques pour P3C australiens et Nimrod anglais

AN / UYQ 501 SHINPADS (Shipboard Integrated Processing And Display System), consoles pour frégates ASM, marché de 22 M$ pour six navires (photo).

AN / UYS 503 processeur destiné aux hélicoptères Seaking de la marine canadienne.

1980 : CAE Electronics Ltd C'est la plus grande société canadienne d'électronique. Elle produit par exemple :

Divers simulateurs de vol pour un hélicoptère italien AB 205, un patrouilleur P3C de la Marine hollandaise, le chasseur Tornado de la Luftwaffe, le chasseur canadien CF16.

AN / ASQ 502 est le magnétomètre des avions et hélicoptères canadiens, comprenant un processeur.

SHINMACS, le système de commande des machines pour la refonte des frégates classe Tribal.

1982 : Litton Systems Canada Ltd Cette filiale de Litton USA produit des éléments utiles pour la constitution d'ensembles de sa spécialité, par exemple des gyrolasers pour les centrales de navigation à inertie, une des spécialités de la maison mère ; ou encore des visualisations à LED pour avions. Principaux produits :

AN / APS 504, radar de veille pour avion

AN / USQ 503 ADLIPS (Automatic Data Link Plotting System), console horizontale multiposte pour rééquipement de CIC de frégates, présentant une synthèse tactique des divers senseurs. Voir photo.

1986 : TCCCS est le Tactical Command, Control & Communications System pour l'ensemble des trois armes , à l'étude au Canada dans la ligne du Wavell anglais, du HEROS allemand ou du SACRA français. A ce stade, le projet est estimé 3,2 Md C$ dont une partie importante doit être dépensée sur le territoire national. L'étude de 1986 en est au stade d'évaluation des concepts et de diverses solutions partielles existant au Canada. Voir article.

1993 : Microslate Datellite est un PC compatible MS/DOS et Windows, à base de 486 SLC à 20 MHz avec coprocesseur, 16 MB de RAM, 80 MB de disque, ou 1 GB en CDROM si on désire disposer de plans, plus des options d'extension mémoire en interne, modem, GPS, etc... le tout avec garantie de 5 ans. Ce PC remarquable, livré sans clavier (trop fragile ?), satisfait aux normes de l'Armée de terre, pèse 3 Kg, et dispose d'une autonomie de 8 heures. L' US Army l'a adopté et le paye $ 5000. En France, il est commercialisé par Intergraph.

6 / 93 : NGSPest le Next Generation Signal Processor, un processeur de signal estimé 30 GFlops, étudié par la compagnie Iotek pour le Department of National Defence. Ce NGSP est le successeur désigné du AN / UYS 501 de 320 Mflops, couramment utilisé sur tous les senseurs des forces armées pour les prétraitements avant intégration de l'information dans les systèmes d'armes.

On notera que notre information est fortement biaisée par la nature de notre source d'information, la revue internationale de défense qui est un journal de lobbying. Sa lecture donne l'impression que l' industrie canadienne se consacre principalement à

l' armement (étranger plutôt que national, d'ailleurs), mais l'étendue de ses contrats avec l'industrie et les administrations civiles nous est inconnue. Pourtant, la comparaison des budgets militaires avec les PIB conduit à penser que les marchés civils devraient être plus importants.

726 - Informatique chinoise

En l'absence de tout document chinois, nos seules informations résultent de visites officielles effectuées en Chine par des techniciens occidentaux, bien entendu avec l'accord des autorités chinoises. Ces visites se produisent en 1979 et 1980, période où Deng-Tsiao-Ping s'efforçait, sans porter atteinte à la conception centralisatrice du parti communiste, de relancer un pays démoralisé par une succession de catastrophes : "Grand Bond en avant", mort de Mao-Tse-Tung , prise de pouvoir puis élimination musclée de la "bande des quatre".

De ces deux visites, la plus documentée et la mieux organisée est celle de l' IEEE américain, parce que sa finalité était précisément l'informatique. L'article de synthèse produit à l'issue de la mission et publié dans la revue Computer de l' IEEE est joint au dossier.

La seconde visite, datant de 1980, est celle d'un groupe de directeurs de Grandes Ecoles françaises conduits par M. Lafitte, sénateur, ingénieur général des Mines, fondateur de Sophia Antipolis, sur invitation des chinois désireux de réformer leurs méthodes d'enseignement technique. L'auteur en faisait partie en tant que directeur de l' ENSTA, et se chargeait précisément des aspects informatiques. Il y a un fort recoupement entre les deux missions, notamment à Pékin et Changhai ; la seconde a cependant visité deux sites universitaires de l'intérieur, très récemment ouverts aux occidentaux, Hefei et WuHan.

On ne peut se borner à considérer l'informatique comme une technique parmi d'autres pour transposer au monde chinois l'expérience occidentale : 30 années de dictature écrasante et désordonnée ont complètement désorganisé le pays et créé des conditions de travail extrêmement défavorables qui ne seront pas éliminées facilement. La Chine n'est pas encore complètement sortie de ce contexte au moment où se termine cette étude. On peut mettre en évidence quelques unes de ces conditions :

- coupure du pays en deux classes, bien définies par les chinois eux-mêmes au cours de notre visite : 150 millions de chinois "utiles", les ouvriers ; et 850 millions de paysans, coupables d'être incapables de nourrir le pays et largement abandonnés à eux-mêmes. Cette perspective totalement erronée sera heureusement revue avec succès vers 1983, comme indiqué plus loin.
- grave insuffisance quantitative de cadres compétents, suite à deux erreurs majeures : ne recruter des étudiants que dans le groupe utile, et favoriser induement dans ce groupe les membres du parti et leurs enfants, indépendamment de leur compétence réelle. Les méthodes de sélection sont sévères et ne tiennent à peu près aucun compte des désirs des intéressés . Le nombre des élus est largement inférieur aux besoins, faute d'enseignants compétents, brisés et dispersés souvent par la Révolution Culturelle; ils suffiront à peine à fournir la prochaine génération de ces enseignants, tout en laissant quelques cadres pour l'industrie.
- organisation des établissements d'enseignement et de recherche en ghettos autarciques, du fait de la disproportion indiquée plus haut entre les utiles et le reste du pays. Aucune autorité crédible ne définit des objectifs nationaux, de sorte que

chaque établissement se choisit les siens, et se débrouille pour les réaliser en commercialisant au coup par coup ses petites créations chez les seuls clients qu'il connaisse, les quelques industriels ses voisins géographiques. Il n'existe aucune norme, et donc très peu de compatibilité.

- lourd héritage intellectuel et méthodologique de la période de coopération avec l'URSS, désormais rejetée pour des raisons politiques ; l'organisation "à la soviétique" a laissé en Chine des traces importantes et, en ce qui concerne l'informatique, tout à fait nuisibles (séparation entre trois ministères des responsabilités composants, unités centrales + mémoires, et périphériques, par exemple). Les chinois sont explicitement à la recherche de nouvelles méthodes et s'efforcent de faire revenir au pays des enseignants formés aux USA, avec plus ou moins de succès, faute à une libéralisation jugée très insuffisante par les intellectuels .

La pauvreté de la documentation disponible nous conduira à paraphraser très brièvement les indications contenues dans le rapport de la première mission. La seconde mission, qui suit de près la première, n'a rapporté pratiquement aucun élément nouveau, car elle a visité les mêmes établissements qu'elle. Nous français avons seulement pu acquérir une meilleure compréhension de la situation décrite par la mission américaine et la perception d'un changement de mode de pensée, largement confirmé dans les vingt années suivantes par un impressionnant virage vers l'économie de marché.

De 1958 à 1965 : réalisation, d'abord avec l'aide des russes, puis sans eux mais selon leurs méthodes, de copies de machines russes de première génération : August 1, DJS 1, DJS 2 reproduisent les Ural 2, M3, BESM 2. L'Université de Pékin, à travers l' Institut pékinois de technologie des ordinateurs (PICT), qui émane de l' Académie des Sciences, assure la tâche de conception, tandis que la pro-
duction (à la pièce, au fer à souder) est confiée à l'usine de téléphones de Pékin (PWF).

Nous connaissons le Model 104, prototype pékinois du DJS 2, avec deux tambours débitant 800 cps, 4 bandes magnétiques défilant à 2 m/s, ses deux lecteurs photoélectriques de bande perforée à 15 cps, et son imprimante qui débite 900 lpm, chaque ligne contenant un seul nombre de 12 chiffres. Tout cela est tout à fait expérimental, et même primitif.

De 1966 à 1970 : la rupture avec les russes étant définitive, les chinois doivent acquérir seuls la pratique du transistor, en commençant directement par les transistors jonction au germanium de production nationale. Les machines correspondantes sont toutes produites à l'unité, au fur et à mesure des demandes des clients industriels proches. A Pékin, les DJS 6, 7, 8, 21 et le prototype scientifique 109C datent de cette époque. Un second pôle de conception et de production nait à Shanghai en 1965, avec le SICT et la conversion en constructeur de l'usine de radio N° 13 (SRF) : le prototype C2 du SICT, les produits TQ 11 et TQ 31 de la SRF datent de cette époque.

A partir de 1971, la troisième génération apparait sous la forme de SSI TTL, très faiblement intégrés, et toujours utilisés pour une fabrication manuelle. Pékin fait ses premiers pas dans cette voie avec le Mle 111, Shanghai avec le Modèle 709 recopié en Mle 719 par l'université de Futan. Ces derniers modèles sont diffusés à l'échelle régionale sous le sigle TQ16. Par la suite, avec le TQ6, les produits de Shanghai

sont suffisamment connus pour que Pékin les reproduise sous le sigle national DJS 11.
En 1976, les relations avec l' Occident se sont suffisamment améliorées pour que le gouvernement chinois puisse prendre une license, en l'occurrence celle d'une version japonaise du Nova 1200. Les plans seront diffusés à tous les centres de reflexion et de production, mais cela ne suffira pas pour changer les mentalités. Plusieurs centres de production vont se mettre en place, avec de courtes séries (10 à 20) décidées à la demande des entreprises clientes, et la compatibilité ne sera pas maintenue entre ces machines (DJS 120, DJS 130, DJS 131, DJS 154). Les anciennes méthodes de travail ne sont cependant pas abandonnées tout de suite : nous entendrons parler d'un projet HDS 9 , que nous pourrons voir en cours de montage. Considéré comme dépassé, il a finalement été réalisé vers 1982 au profit d'un besoin militaire sous le sigle DJS 151. 3 : c'est une machine 32/64 bits, associée à une mémoire de 512 KB en 4 modules entrelacés, avec un cache et une mémoire rapide de 64 KB, capable finalement de 2,5 Mips en 32 bits et 1,3 Mips en 64 bits. Elle a aussi été construite en biprocesseur sous le sigle DJS 151. 4 .
En 1978 et 1980, l'importation de microprocesseurs 8080 et 6800 permettra de débuter la production de circuits LSI, puis de calculateurs en faisant usage (DJS 050, DJS 060). C'est aussi en 1980, donc 16 ans après IBM, que pour la première fois, la Chine décide de définir une gamme nationale, la famille DJS 200, dont tous les membres devront utiliser la même architecture à 16 registres et le même répertoire de 192 opérations, grâce à la microprogrammation sur ROM : DJS 210 à mots de 16 bits et 220 à mots de 32 bits définies à Nankin et produites à Shanghai, DJS 240 et 260 à mots de 64 bits définies et produites à Pékin.

Après ces visites, le changement s'est exprimé en 1983 par la décision révolutionnaire d'autoriser les paysans à utiliser le matériel de l' Etat à leur profit, dès lors qu'ils auraient rempli leur quota : brusquement les paysans sont devenus capables de nourrir la Chine, et en outre de s'enrichir, tandis que dans les grandes villes de la côte l'économie de marché faisait partout jaillir des gratte-ciel. Ce n'est qu'en 2000 que la Chine deviendra partie prenante de l' Organisation mondiale du Commerce, mais bien avant cette date elle avait la possibilité d'acheter en Occident presque tout ce qu'elle pouvait payer.

En observant les choix du gouvernement chinois face à cette possibilité, on peut penser, sans avoir de renseignement prècis, qu'il a décidé de n'en profiter que très peu en matière d'informatique, estimant que la production nationale peut faire face aux besoins dès lors qu'on a compris la nécessité de passer de l'artisanat dispersé à une véritable industrie. La Chine n'exporte pas du tout d'ordinateurs, mais elle forme une partie de ses personnels aux frais des pays occidentaux en acceptant des contrats de délocalisation, et elle est en mesure de mener une politique spatiale autonome, ce qui implique clairement qu'elle sache produire aussi bien les gros ordinateurs des centres de lancement que les machines temps réel embarquées donc miniaturisées des lanceurs et des satellites.

727 - Informatique en Corée du Sud

Délivrée des envahisseurs communistes à la suite d'une guerre coûteuse en hommes et en matériel (1951-53), la Corée du Sud, déjà débarrassée des japonais par la grâce de l' Armistice de 1945, est devenue une fidèle alliée des USA, qui garantissent sa survie en maintenant à Pan Mun Jon, sur le 38ème parallèle, une surveillance constante à l'égard du danger nordique, toujours extrèmement sérieux : plusieurs incidents annuels, souvent avec engagement militaire, rappellent que la Corée du Nord ne désarme pas.

Bien que la Corée du Sud entretienne donc, à partir de 1953, d'importantes forces armées, ce pays n'envisage pas d'équiper lui-même ces troupes : d'une part parce qu'il n'en a pas les moyens, au moins au début, d'autre part parce que les USA proposent en permanence un soutien en fournissant des armes modernes, mais dont la fabrication aux USA est amortie, à des tarifs très avantageux.

Après sa reconstruction, la Corée du Sud a décidé d'investir dans la construction navale et dans l' electronique, puis dans l'automobile. Elle n'a pas essayé de se lancer dans l'informatique, mais elle s'est efforcée de maitriser les techniques des composants, et elle y est passée maître.

Dans les dernières années de notre étude, la Corée du Sud est devenue une démocratie, et la société Samsung s'est élevée au niveau des plus grands fabricants de circuits intégrés du monde. On rappelle par exemple que c'est Samsung qui a racheté l'activité microélectronique de DEC, et notamment l'architecture ALPHA de microprocesseurs très performants.

Exemple : KP21164 est un Alpha 64 bits, superscalaire à 4 opérateurs simultanés, incorporant des opérations graphiques en 3D. Réalisé en CMOS 0.35 µ, il intègre un cache L2 de 96 KB, et deux caches L1 de 8 KB. Il délivre 15,6 Specint95 et 21,1 Specfp95 à 533 MHz, consommant 28 W. Une version 600 MHz fait suite en 1998.

La variante KP21164PC, utilisée par DEC, est conçue pour coûter et consommer moins, grâce à la suppression du cache L2. Les caches L1 sont I = 16 KB, D = 8 KB.

Dans l'héritage DEC, Samsung a trouvé la license ARM 7 et en a immédiatement tiré de nombreux contrôleurs 32 bits:

KS32C6000 est un 25 MHz à cache 2KB, avec interfaces mémoire pour ROM, SRAM et DRAM, 2 timers 16 bits, 1 UART, un port IEEE 1284 16 bits, un DMA 2 canaux, 4 interruptions, proposé dans un boitier QFP 160.

KS32C6100 est très semblable à 33 MHz, cache unifié 4 KB, 3 timers, 2 UART, chien de garde, tous autres interfaces semblables, 2 interruptions, boitier QFP 208.

KS32C6200 est le même avec cache 2 KB, DMA 3 voies, 34 bornes d'entrée/sortie dont IEEE 1284.

KS17C4000 est toujours 33 MHz, avec cache 1 KB. Il comprend 10 interruptions, 3 timers 8 bits en plus de 3 timers 16 bits, 3 UART, 8 ports parallèles à 8 bits, un chien de garde, un codeur 8 bits à 8 voies, un DMA à 2 voies. Prèvu pour les lecteurs de DVD.

KS32C5000 est encore 33 MHz, avec cache unifié 8 KB, 4 interruptions, 2 timers 32 bits, 2 UART, 18 ports parallèles., DMA 2 voies. Prèvu pour Ethernet, ou serveur d'imprimante.

Samsung fabrique aussi toute une série de SRAM rapides, utiles pour insérer dans des applications : 1 Mbit en divers formats, accès 20, 25, 35 ns ; 64 Kbits en 15, 20, 25 ns ; 4 Mbits en 55 / 70 / 85 ns à faible consommation, etc...

La maîtrise ainsi acquise autorise Samsung à sortir un microprocesseur multimedia de son cru,
MSP 1, qui est capable de remplir toutes les fonctions d'un PC embarqué : bus 32 bits avec interface mémoire SDRAM 2 à 16 MB, processeur ARM7 avec caches I et D, coprocesseurs image et SIMD, interface PCI avec DMA, 4 timers et les interruptions, et interfaces spécialisés audio, video et téléphonique. Réalisé en
CMOS 0,5 µ, il occupe 105 mm², consomme 4 W à 100 MHz, et délivre 6,4 Gops ou 1,6 GFlops.

Des composants Samsung figurent dans presque tous les équipements électroniques que l'on rencontre, dans les matériels les plus évolués comme dans ceux de la vie courante. Samsung peut éventuellement fabriquer et commercialiser un calculateur, portable ou PC, mais il s'agit seulement de marquer son territoire, non de se positionner sur un de ces marchés. Voir un exemple en boite 157 avec le NoteMaster de 1994.

Au plan militaire, nous citerons à titre d'exemple un contrat de 20 M$ passé en mai 89 par la Marine coréenne avec Litton Data System pour la fourniture en 92 de l'équipement de C2I (Command, Control & Information System) des navires de combat et des postes à terre associés.
Le processeur au coeur de ces systèmes est un Motorola 68030, monté sur cartes Force Computers dans des chassis VME, où ils sont associés à des consoles couleur 19" permettant des images 1028 * 1028 pixels. Le logiciel est rèdigé en ADA.

728 - Informatique à Cuba

Il n'existe pas d'informatique cubaine, d'une part parce que le pays est petit, d'autre part parce que les choix idéologiques de son dirigeant l'ont gravement appauvri. Dans la période de coopération avec l' URSS, le gouvernement soviétique soutenait financièrement Cuba en lui achetant son sucre à un bon prix, en échange de services militaires rendus en Afrique ; mais l' URSS n'avait pas d'ordinateur à fournir à Cuba, qui n'estimait d'ailleurs pas en avoir vraiment besoin.

C'est donc par pure curiosité qu'un groupe d'enseignants de l' Université de la Havane a pu décider, vers 1970, de réaliser un ordinateur (ultramodeste) pour faire connaitre la discipline à ses élèves. Inspiré par le PDP 8 et construit avec des composants obtenus aux USA, le CID 201A est une machine 12 bits, avec 4 Kmots de mémoire à tores de cycle 1,5 µs, un répertoire de 59 opérations, et une vitesse de l'ordre de 25000 ops. Les périphériques comprennent un téléimprimeur avec lecteur et perforatrice de bande de papier, une cassette débitant 35 mots/s, et en option une mémoire auxiliaire de 240 Kmots de nature non prècisée (tambour, disque ?).
Le logiciel se compose d'un assembleur baptisé LEN1, et d'un compilateur nommé LEAL, qui est construit d'après le modèle de FOCAL. 20 machines ont été construites, ce qui semble exiger un minimum de compréhension de la part des USA, car il est difficile d'acheter 20 téléimprimeurs sans se faire remarquer.

Ce petit succès ayant convaincu les dirigeants, l'université a été priée de poursuivre son effort, et elle a transposé les plans du CID 201 à une machine 16

bits, comportant une mémoire à tores de 8 Kmots, même cycle de 1,5 µs, et un répertoire de 200 opérations. Cette seconde machine est capable de 50 Kops. Ce CID 202 a fonctionné en 1971. On n'a pas de trace d'une prolongation de cet effort, ce qui ne prouve pas grand chose, car Cuba n'est pas en mesure de se créer une industrie, ni même autre chose que des prototypes, sans une réelle tolérance des USA : or ceux-ci n'ont aucune raison de se montrer compréhensifs puisque, même après la chute du mur et l'abandon de l'URSS, Fidel Castro refuse toute concession libérale et encercle son pays d'une muraille policière pour empécher les habitants d'en sortir.

729 - Informatique danoise

Libéré après quatre ans d'occupation , mais peu détruit, le Danemark s'est immédiatement intéressé aux disciplines nouvelles et notamment à l' informatique, qui apparaissait d'après l'exemple de Stibitz comme une technique à taille humaine. L'organisme moteur est ici Regnecentralen, l' Institut de Calcul, émanation de l' Académie des Sciences Techniques. Le modèle choisi est BESK, la machine expérimentale des suédois, elle-même directement inspirée par la Machine de Princeton. La date assez tardive de la décision - la machine DASK est achevée en 1959 - permet d'utiliser une mémoire à tores, plutôt que de passer par les errements des autres pays. La seule originalité réside dans la construction d'un tampon à tores pour le lecteur de cartes.

Dès que s'achève cette initiative nationale, l'Université reprend le flambeau pour construire le GIER, cad le calculateur de l' Institut de Géodésie. C'est une petite machine transistorisée, avec une mémoire à tores fournie par Philips et particulièrement petite (1 Kmot), heureusement soutenue par un tambour de près de 13000 mots, importé d' Allemagne. On voit clairement que les auteurs ne se préoccupent pas beaucoup de technologie, et de fait le grand mérite du GIER est d'avoir démontré, malgré la petitesse de sa mémoire, qu'on pouvait y construire et y faire fonctionner un compilateur Algol. Voir à ce sujet la fiche, deux documents en boite 157, et une discussion de principe dans 206-342.

Poussé par le bon fonctionnement de son compilateur Algol, le premier réalisé au monde , et cela d'ailleurs par un des créateurs du langage, le GIER deviendra un produit commercial et sera réalisé à une quinzaine d'exemplaires par la société Disa Elektronik A/S à partir de 1962, sous le nom de DisaDEC. Il en a existé un exemplaire au Bassin des Carènes de la Marine Nationale, à Paris.

Le calendrier nous amène alors à parler du système de rèservation du Scandinavian Air System, la compagnie aérienne commune des trois états scandinaves, dont le calculateur est installé à Copenhague. Dans la période où la décision d'installer un tel système exigeait encore de l'audace, trois systèmes se sont succèdés pour cette mission :

- en 1958, témoignant d'une belle confiance dans l'informatique naissante, le système installé par la firme allemande Standard Elektrik Lorenz utilisait un calculateur ER 56. Vite dépassé par son succès, il est remplacé ...
- en 1964 par un ensemble IBM utilisant deux calculateurs 1410, prenant en charge les tâches suivantes : rèservation des places d'avion sur les prochains 300 jours, plan de chargement des avions, plan de vol. Lui aussi sera vite dépassé, et sera suivi...
- en mai 1967 par un système d'ampleur bien supérieure, comprenant trois calculateurs Univac 494. Depuis lors, bien d'autres systèmes ont succédé à celui-ci.

L'Institut RegneCentralen ne reste pas inactif pendant la période de croissance de l'informatique, et en 1967 il entreprend la construction d'une nouvelle machine scientifique, baptisée RC 4000. Pas très bien connue, cette machine 24 bits est surtout destinée aux expérimentations logicielles, de sorte qu'elle accumule une bibliothèque de programmes. Voir fiche très brève.

Après quelques années, l' Institut construit une machine plus performante, et compatible pour récupérer tout le logiciel., la RC 3600 . La mémoire de 64 Kmots utilise un cycle de 800 ns seulement, complétée par deux disques en cartouches yotalisant 2,4 MB, le tout étant exploité comme une mémoire virtuelle expérimentale de 512 KB. Les périphériques comprennent un complément optionnel de deux disques, lecteur de cartes, lecteur de bandes perforées, imprimante, disquettes, et jusqu'à 32 écrans / claviers que sait exploiter le logiciel. L'ensemble, mis en service en janvier 75, est le RC 6000.

L'étape suivante, entreprise en 1974 et débouchant sur une livraison en 4 / 76, est un RC 8000 construit en circuits intégrés LSI, avec une mémoire extensible à 4 Mmots de 24 bits, fournis en modules de 16 ou 32 Kmots, cycle 800 ns. La mémoire est desservie par un bus asynchrone qui permet un adressage généralisé à tous les périphériques et dispositifs, notamment les interruptions. Cette machine peut s'associer jusqu'à 22 MB de disques, avec un temps d'accès de 30 ms.

En plus du logiciel des 4000, l'institut met en place le System 80, un package comportant la paye, la gestion budgétaire, le contrôle de production. On ignore s'il s'agit toujours d'expérimentation sur le logiciel ou si le System 80, comme le suggère son nom, a une ambition commerciale.

Dernière manifestation connue d'initiative locale dans un pays qui, dès 1975, se satisfait des machines qu'il peut importer de ses voisins européens, le microprocesseur Mathilda est une expérience pédagogique de l' Université d' Aarhus sur le thème de la microprogrammation.

Les lecteurs curieux pourront trouver quelques indications complémentaires sur les microfilms suivants :

SIGMicro, 1 / 75, p 25

TIEEE, C26, 7 / 77, pp 651 / 9

L'évolution technique se faisant vers la miniaturisation, il devient possible, vers 1980, de construire des ordinateurs puissants autour d'un microprocesseue, avec des moyens quasi artisanaux. C'est ce que fait DDE, Dansk Data Elektronik A/S, qui propose une famille d'ordinateurs transactionnels sous Unix System 3 construits autour du microprocesseur Motorola 68000, les Supermax.

Nous disposons de documents photographiques laissant deviner quatre présentations table, tour, demi-rack et rack complet, avec la gamme d'évolution suivante: 1 à 8 CPU, 2 à 8 IOP, 0,5 à 128 MB de mémoire, 20 MB à 10 GB de disques, 1 à 128 terminaux.

Deux photos plus détaillées illustrent le modèle tour, avec 14 slots et plusieurs emplacements pour des disques de 36 MB, en plus d'un lecteur de disquettes. Le logiciel comprend un Unix 3 sous license avec améliorations 4. 2 de Berkeley, le langage C, des compilateurs Cobol, Fortra, Pascal et SMC Basic, une base de données et un choix de protocoles de communication, dont 3270 BSC et SNA. C'est exactement le genre de matériel que peuvent souhaiter, à l'époque, les universitaires, mais il ne semble pas que le succès ait été considérable, ni durable, ne serait ce qu'à cause de l'évolution très rapide des microprocesseurs.

Une autre activité danoise, naturelle dans un pays qui a fortement contribué à la naissance d' Algol, est la mise au point de compilateurs ADA à partir de 1980. La firme DDC International semble avoir été très active, et durablement, puisqu'on signale des réalisations pour :

DEC, VAX / VMS et VAX / Unix
Honeywell pour DPS 6 et DPS 8
Nokia pour MP 510
Control Data pour le Cyber 180
ICL pour toute la série 39
National Semiconductors pour NS 32000 en version militaire, crosscompilateur sur VAX.

Il semble d'ailleurs que DDC, une fois bien introduit, ait fédéré diverses petites firmes étrangères : on cite Advanced Computer Technics pour un MIL. STA. 1750A, Selenia pour 8086 et 286, et l'israélien Airtech Soft Engng pour les 680X0.

730 - Informatique espagnole

L' Espagne de Franco , qui a réussi, grâce à une attitude ferme, à rester en dehors du conflit mondial, s'étant ainsi acquis une certaine reconnaissance implicite des Alliés, a bien autre chose à faire que de s'occuper d'informatique. Son économie est exsangue, sa reconstruction inachevée, son statut politique la tient écartée du monde reconstitué par les USA et l' ONU. Toutefois, sa situation géographique la rend utile à l' OTAN, et les USA obtiennent, en échange de quelques aides, une base stratégique à Rota pour accueillir des bombardiers nucléaires.
L'économie espagnole va rester dans cette situation précaire, à l'écart d'une Europe qui se reconstruit avec les crèdits du Plan Marshall, jusqu'à la mort de Franco. La royauté, qui lui succède, devra encore laisser passer quelques années avant de pouvoir rétablir des relations économiques avec le continent.

Ainsi, la seule manifestation de l'informatique en Espagne, pendant les 20 premières années de l'après-guerre, est l'installation de Sierra, le système de retenue de places des chemins de fer espagnols, construit autour d'une paire de calculateurs Siemens 3003 et mis en service en 1967. Le système comprend des fichiers sur disques, 4 bandes magnétiques d'archivage, imprimante, entrées et sorties par bandes et cartes perforées, et bien sûr les liaisons qui utlisent le réseau télégraphique : pour les débuts en 1968, 42 postes tandem, 12 postes simples, 10 téléimpromeurs dans Madrid. Les liaisons se font à 75 bauds, à raison de 12000 transactions par heure, et 16 secondes par acte de 160 signes. Le système enregistre les demandes, imprime directement les billets qui peuvent être des groupements (jusqu'à 999 places), et fournit les fiches de compartiments et tous les états synthétiques.
Sans qu'on puisse préciser ce qu'a été la suite, il est clair que ce système modeste a eu des successeurs, et que très probablement d'autres systèmes "temps réel" se sont progressivement implantés, mais le rythme est resté faible et les réalisations ont été confiées à des compagnies étrangères, faute de moyens nationaux.

L'introduction de l' Espagne dans des accords européens ne s'est pas produite avant les années 80, avec le développement de l'automobile (SEAT, initialement filiale de Fiat, plus tard alliée à Renault) et de l'aviation (CASA intervient comme sous-

traitant dans des réalisations internationales comme le Tornado et l' Eurofighter). Une industrie électronique est créée pour assurer la maintenance des équipements fournis en première génération par les américains, puis elle se développe à partir des années 70 pour produire, toujours sous license et avec l'appui d'investissements étrangers, une partie des matériels de deuxième et troisième génération : avions Northrop F5 puis F18A, sous-marins Daphné puis frégates FFG 7, chars de combat AMX 30 et missiles Roland. Ces firmes, comme CESELSA et SAINCO, atteignent dans les années 80 un niveau de compétence suffisant pour créer des équipements , par exemple deux simulateurs de vol pour l'avion CASA C101, utilisant des calculateurs VAX 11/780, et des simulateurs d'opérations navales, vendus à la Marine espagnole mais aussi exportés au Mexique (voir article en boite 157).

L'état intervient dans ce processus à travers l' INI, Instituto Nacional de Industria, qui suscite des filiales spécifiques lorsqu' il apparait indispensable d'affirmer l'existence de l' Espagne dans telle ou telle technique, et finit par regrouper nombre d'entre elles dans une INISEL qui s'ouvre aux capitaux étrangers et reçoit un statut d'entreprise privée pour accueillir plusieurs brevets d'industries européennes et prendre rang dans les programmes internationaux (Thomson, Selenia, Signaal Apparaten, Electronique Serge Dassault).

La première manifestation informatique de cette INISEL est le CADAC, un système de conduite de l'artillerie réalisé sur spécifications de l' armée espagnole, et exportable (voir photos).

Chez les indépendants, on peut citer SEIMOR, un calculateur portable pour mortiers produit par SEI, Sistema e Instrumentacion. Voir fiche.

En résumé, l'industrie espagnole devient majeure à l'époque du microprocesseur, de sorte qu'elle aura ignoré complètement la période créatrice où l'informatique était une industrie en propre. L'Espagne des années 2000 importe sans complexe la plupart des ordinateurs dont elle a besoin, et produit elle-même une petite fraction d'entre eux dans des usines qui sont des filiales de l'un ou l'autre constructeur étranger. En matière d'applications temps réel, elle est capable de construire tout équipement contenant de l'informatique, puisque celle-ci a désormais le statut de composant (encore importé). Pour le logiciel, il existe au moins une division spécialisée dans l' INISEL.

731 - Informatique européenne

Historiquement, l' Europe n'existe que dans la toute dernière partie de notre étude, de sorte qu'il n'existe pas d'industrie informatique européenne.

Ce qui y ressemble le plus est la tentative, entreprise en 1973, de créer une marque Unidata en faisant coopérer trois industriels européens, CII en France, Siemens en Allemagne, Philips en Hollande. Cette tentative a échoué avant même d'avoir donné lieu à des ventes notables, car les intérêts particuliers de ces trois constructeurs étaient plus forts que le supposé intérêt général d'une Europe encore inexistante ; en outre, le gouvernement français de l'époque n'avait absolument rien compris à l'informatique et a délibérément torpillé l'entreprise. On peut donc oublier cet épisode et renvoyer aux trois historiques des constructeurs précités.

Par contre, l' Europe est une zone économique raisonnablement homogène, et dont le volume économique se compare à celui des Etats-Unis. Statistiquement, les comparaisons ont un sens et, puisque nous dressons un bilan, elles sont un précieux

outil d'évaluation. Ces statistiques voudraient représentent l'état du monde au début de 1985, date charnière puisqu'elle correspond au début de la révolution des microordinateurs, qui a complètement restructuré l'industrie ; on constatera en pratique que les statistiques disponibles portent plutôt sur 1982 à 1984.
Les américains ont inventé l'informatique, ils ont donc a priori un avantage énorme sur une Europe détruite qui devait d'abord se reconstruire. C'est bien pourquoi nous choisissons 1985 : les "30 glorieuses" années ont ramené l' Europe au meilleur niveau économique, et l'informatique est une industrie établie, même si elle évolue encore rapidement . L'avantage d'antériorité ne joue plus, comme le montre bien la situation du Japon, traitée ailleurs.

Face au géant américain, dont les constructeurs appuyés sur un énorme marché national font preuve d'un grand dynamisme technique et commercial, l'industrie européenne cherche péniblement sa voie et souffre d'un morcellement excessif causé par le souci de chaque pays de créer une position nationale avant toute tentative de front commun.
Tous les grands pays occidentaux ont décidé depuis 1965 au plus tard de mettre en place une forme d'aide à l'industrie, en vue d'en permettre un démarrage trop longtemps différé. Le moins qu'on puisse dire est que ce n'est pas un brillant succès, mais il ne parait pas avoir freiné l'informatisation des industries ni des administrations, où le matériel américain tient une large part.

Faute d'une organisation économique européenne suffisamment puissante - l' OCDE ne sait pas tout et travaille lentement - il n'existe pas de statistiques européennes comparables à ce que nous avons présenté pour les USA. Au niveau global, on est donc obligé de rester qualitatif.

On peut d'abord s'intéresser aux constructeurs européens en tant que tels, comme nous l'avons fait pour les constructeurs américains. On constate immédiatement que le plus grand constructeur européen arrive au 7ème rang de la hiérarchie américaine ; comme conséquence, les calculateurs américains sont majoritaires dans les parcs de tous les pays du monde. Dans le même esprit, on peut observer que le constructeur national est, dans chaque pays, moins important que la filiale d' IBM.
Enfin, on remarquera que, dans la mesure où les résultats sont connus, les constructeurs nationaux soutenus par leur gouvernement se débattent dans de grosses difficultés financières, perdent de l'argent même lorsque leur chiffre d'affaires croit plus vite que l'inflation, et licencient.

Les constructeurs européens

Constructeur	CA Info 82 (M$) Monde	CA Info 82 (M$) Europe	CA Info 81 (M$) Europe	CA total 82 (M$) Monde	Croissance Info %	Bénéfice 82 (M$) Europe	Effectif 1982
Olivetti	1616	1310	1006	2469	+ 30,2	NA	49763
ICL	1304	994	1080	1304	- 8,0	29	23581
Siemens	1270	1270	1296	16980	- 2,0	312	324000
CII / HB	1238	1200	1312	1238	- 8,5	- 205	21864

Philips	1047	787	715	16104	+ 10,0	162	336800	
Nixdorf	942	796	678	942	+ 17,4	NA	16017	
Ferranti	806	155	165	806	- 6,0	25	15210	
CIT Alcatel	554	517	556	1894	- 7,0	NA	40000	
Triumph Adler		443	204	NA	809	NA	NA	11246
Ericsson Info	387	287	203	387	+ 41,3	NA	3857	
Thomson-CSF	320	299	315	4139	- 5,1	- 327	81300	
Plessey	296	204	203	1838	+ 0,4	139	42929	

On peut s'étonner de la baisse de CA constatée chez presque tous les constructeurs, mais c'est du à

l'évaluation en dollars, une monnaie en inflation. En réalité, la plupart de ces contructeurs, à l'exception de Siemens et ICL, ont une croissance supérieure à l'inflation en monnaie nationale.

On peut également examiner l'activité des divers constructeurs sur le marché européen considéré comme un tout. C'est l'approche américaine, intéressante pour juger si le marché est porteur et à qui il profite. La date des chiffres est malheureusement 1982 et non 1985.

Le marché européen de l'informatique (d'après Datamation)

Constructeur	CA Info 82 (M$) Europe	CA Info 82 (M$) national	Croissance 82/81 % monnaie	CA total 82 (M$) Europe	CA total 82 (M$) Monde
IBM (USA)	9747	19028	+ 10,1	9747	34364
Olivetti (It)	1310	NA	+ 54,9	1836	2469
Siemens (RFA)		1270	571 + 3,4	11430	16980
CII / HB (Fr)	1200	1200	+ 10,7	1200	1238
DEC (USA)	1041	2497	+ 7,5	1006	38080
ICL (UK)	982	745	+ 2,0	994	1304
Burroughs (USA)		970	2448 + 30,7	970	4186
Sperry (USA)	813	NA	- 4,2	1500	5571
Nixdorf (RFA)		796	NA + 24,9	796	942
CDC (USA)	794	2717	+ 3,7	794	4292
Philips (NL)	787	NA	+ 18,0	9026	16104
NCR (USA)	702	1487	- 3,5	865	3526
HP (USA)	694	1194	+ 13,3	1334	4254
CIT Alcatel (Fr)		517	NA + 13,3	1415	1894
Honeywell (USA)		478	1223 - 3,9	1022	5490
Thomson CSF		299	NA + 14,8	NA	4139
Ericsson Info (S)		287	NA + 76,0	287	387
Wang (USA)	282	801	+ 24,8	246	1159
Kienzle (RFA)		247	NA + 15,6	356	396
ITT (USA)	220	NA	+ 22,0	7718	15958
Xerox (USA)	211	NA	- 3,7	NA	8450

Triumph Adler (RFA)		204	79	NA	289	809
Plessey (UK)	204	180	+ 16,0	1263	1838	
Ferranti (UK)		197	161	+ 7,5	501	589
Data General (USA)		155	570	- 6,0	158	806

Le tableau, édifié à partir de questionnaires, reflète en principe le point de vue des constructeurs eux-mêmes, et les divergences avec la réalité traduisent probablement des différences d'interprètation, notamment quant à l'appartenance de la bureautique à l'informatique. Les cases NA correspondent à des renseignements non fournis . On regrettera que Philips et Plessey n'aient pas voulu individualiser l'informatique dans leur bilan ; les chiffres indiqués sont des évaluations.

Une autre information intéressante est fournie par les statistiques commerciales de l' ONU, qui a défini une rubrique informatique. Les documents accessibles concernent malheureusement 1978, de sorte que la tendance seule est significative. Elle est claire:

- les Etats-Unis et le Japon sont fortement exportateurs, avec en gros 3 fois plus d'export que d'import.
- la RFA importe et exporte beaucoup d'informatique, plus que le Japon en particulier. Sa balance commerciale est favorable, de peu, à cette époque.
- la France et l'Angleterre, qui ont de gros besoins, et en croissance rapide, importent plus qu'elles n'exportent, et le déficit français est particulièrement important. La situation serait bien pire si nous n'avions pas d'importantes usines d' IBM, premier exportateur français.
- dans le reste de l'Europe, seuls la Suède et l'Irlande exportent plus qu'elles n'importent, mais sur des montants assez faibles. Tous les autres pays sont en déficit, parfois très important : Benelux et Espagne ont des déficits comparables à celui de la France.

Si on utilise les statistiques de la revue Electronics pour évaluer la consommation européenne par produits, la principale constatation est la faiblesse de l' Europe en matière de composants. Le gros des composants informatiques utilisés en Europe provient des USA et du Japon, déjà en 1982, et il n'y aura pas de rémission : la microélectronique européenne deviendra de plus en plus anecdotique après 1985. Voici les ordres de grandeur pour l'année 1984 : dépenses informatiques globales : 25782 M$:

dont composants : 2357 M$ à comparer avec USA 10186 M$, Japon 3915 M$
ordinateurs : 16955 M$ à comparer avec Japon 8500 M$
périphériques : 4410 M$ à comparer avec USA 28648 M$, Japon 6642 M$
bureautique : 4185 M$ à comparer avec Japon 2180 M$
jeux video : 224 M$

Tout cela doit être considéré très globalement, car les règles d'établissement des statistiques ne sont pas les mêmes pour les divers pays. D'autre part, des données manquent : ainsi nous disposons de la production américaine d'ordinateurs et de bureautique, mais pas de la consommation nationale. De même, en mineur, la consommation japonaise de jeux video est inconnue, alors que le Japon est le principal producteur mondial de ce type de produit.

Reste la question du logiciel qui prend, à partir de 1980, une importance relative croissante dans le prix d'un ordinateur ou d'un système. Sur ce plan l' Europe est en bonne position, en ce sens que ses sociétés de service sont importantes et mondialement reconnues, et c'est particulièrement vrai de la France. On ne donnera qu'un seul chiffre à l'appui de cette affirmation : en 1982, l' Europe a dépensé 8140 M$ de services informatiques, contre 13800 M$ aux USA. La part de la France dans le total européen est 1690 M$, contre 1490 au Royaume Uni et 1220 à la RFA. Cette constatation est régulièrement mise en avant par les responsables pour excuser les carences du domaine matériel ; malheureusement, cette position est battue en brèche à partir de la mise en service mondiale d'Internet, qui permet aux entreprises françaises (par exemple) de remèdier par le téléemploi d'égyptiens ou d'indiens à la constante insuffisance des effectifs d'informaticiens qualifiés.

Résumons nous : dans la période considérée l'Europe n'existe pas, et nos calculs et estimations ne peuvent être plus que la somme de chiffres nationaux disparates et incomplets. Cette absence de coordination entre producteurs, conséquence de priorités nationales très différentes, a provoqué en Europe un retard global considérable : le nombre des machines installées par habitant est en moyenne inférieur au chiffre américain, mais pas de façon gênante. Le vrai problème est que cet équipement est très largement importé, et que les productions nationales sont dans une large mesure le fait d'usines appartenant à des capitaux étrangers.
C'était déjà vrai en 1984, date des statistiques ci-dessus. C'est encore bien plus vrai vers l'an 2000, quand la quasi totalité des ordinateurs utilisés en Europe et notamment en France proviennent, directement ou indirectement (à travers leurs composants et périphériques) de constructeurs asiatiques.

Après cette vision politique pessimiste, revenons à la technique. Il existe depuis très longtemps des coopérations techniques dans divers domaines au sein de l' Europe géographique, et nous pouvons citer plusieurs d'entre elles, et décrire leurs réalisations. Cet échantillonnage n'est pas du tout exhaustif.

Eurocontrol (1967)

Le transport aérien est né dès la fin de la guerre, et a très rapidement pris beaucoup d'importance, particulièrement à partir de l'apparition des avions à réaction. Non seulement toutes les capitales européennes avaient besoin de liaisons aériennes avec les USA, mais très vite elles durent en établir d'autres entre elles, puis de grande ville à grande ville, etc... Puisqu'il était impossible d'assurer une sécurité raisonnable du trafic sans des règles communes, une agence Eurocontrol de régulation technique était indispensable avant même les années 60, peu après l'instauration de l'agence internationale IATA définissant les règles politiques, économiques et administratives valables dans le monde entier pour le transport aérien.

Eurocontrol définit des couloirs aériens et des procédures communes, chaque pays étant libre de choisir ses fournisseurs pour la production et la mise en place des équipements, tels que IFF, ILS, radars d'aérodromes et radars de zones, balises, contrôle aérien, etc...

L'adoption de procédures communes, clairement indispensable et admise par tous les pays participants, impliquait une formation commune des contrôleurs aériens, rendue clairement difficile par la diversité des fournisseurs ci-dessus. C'est ce qui a décidé les promoteurs d' Eurocontrol à se mettre d'accord pour la création d'un centre d'entrainement commun.
On trouvera en boite 157, chemise Europe, un article illustré sur le simulateur d'entrainement installé à Brétigny (France) et comprenant un calculateur allemand TR 4, une multitude de consoles anglaises étudiées par Plessey pour représenter les postes de travail radar, contrôleur et pilotes, et les simulateurs de radars réalisés par la française CSF. Bien entendu, cet article fige en 1967 un dispositif qui n'a pas cessé d'évoluer depuis cette date, afin de suivre toutes les évolutions techniques de la profession.

SITA (1972) La SITA est la Société Internationale de Télécommunications Aéronautiques, dont la tâche est de matérialiser, par le jeu des communications, la mise en commun de l'espace aérien définie ci-dessus.. Elle établit des liens entre les aéroports mais aussi entre les compagnies. La rapide croissance du transport aérien fait que l'implantation représentait 28,5 M$ en 1972, et M$ 47 en 1973, année où elle a véhiculé 255 Millions de messages. En mars 1974, l'infrastructure comprend :

9 centres majeurs, interconnectés par lignes BSC à 4800 bauds :

New York, deux Univac 418 III avec 128 KB de mémoire, lié à Paris et Londres

Londres, un Philips DS 714, 256 KB à cycle 2 µs, lié à Bruxelles et Amsterdam

Amsterdam, un Philips DS 714, lié à Londres et Francfort

Francfort, trois 418 II, lié à Amsterdam et Rome

Bruxelles, deux 418 II, lié à Londres et Paris

Paris, un DS 714, lié à New York, Bruxelles, Rome et Madrid

Madrid, trois 418 II de 64 KB, lié à Paris et Rome

Rome, trois 418 II de 64 KB, lié à Madrid , Paris, Francfort et Hong Kong

Hong Kong, deux 418 II, collecteur du système pour l' Asie

3 centres secondaires de collecte, en passe de passer à 4, liés par lignes à 2400 bauds à des 419 II situés à Bangkok, Singapour et Manille, en attendant Tokyo.
Ces centres communiquent en commutation de paquet, ce qui exige que chacun d'eux ait au moins deux correspondants, et de préférence trois : des extensions sont évidemment nécessaires et sont effectivement intervenues par la suite. Les communications, qui fédèrent souvent des centres préexistants, utilisent divers codes avec conversion aux noeuds : Baudot 5 bits pour les téléimprimeurs, EBCDIC tronqué à 6 bits, ASCII à 7 bits vers les terminaux, ASCII à 8 bits (parité) pour le réseau. Les paquets sont plafonnés à 240 caractères. Les messages appartiennent à deux catégories :

Classe A, messages d'interrogation concernant principalement des réservations, prioritaires : 18 caractères pour les demandes, 100 caractères au plus pour les réponses, délai 3 secondes en moyenne.

Classe B, messages plus administratifs et moins urgents parce qu'il n'y a pas d'interlocuteur en attente. Longueur 200 caractères en moyenne, vitesse 50 à 75 bauds.

En 1974 déjà, le réseau dessert 7000 terminaux, à travers :

16 centres secondaires de collecte, équipés de calculateurs CFTH 4020 ou Raytheon 766 ou 704.

8 multiplexeurs Univac distribués à travers l' Europe

125 centres de reperforation 50 bauds, simples adaptateurs technologiques.

Tous les systèmes de réservation des compagnies figurent parmi les correspondants du système, dont :

le PARS de la British European Airways, à base de IBM 360

l' Alpha de la française UTA, installé sur les Univac 1108 d' Air France

et, en prévision en 3 / 74, le PARS d' Air Lingus, les U494 d' Iberia, Lufthansa, South African Airways.

Là encore, les évolutions sont incessantes, toujours dans le sens de l'extension du trafic.

CERN (1976)Le Centre Européen de Recherche Nucléaire est un énorme laboratoire, progressivement édifié par les scientifiques du monde entier, avec prédominance européenne, dans la région de Genève. Imaginé en 1954 par des chercheurs de 12 pays d' Europe, le CERN a défini en 1959 son premier projet, un synchrotron à protons de 28 GeV, qui a fonctionné à partir de 1971 : il se compose d'un accélérateur de particules de 28 GeV, dont le faisceau est séparé en deux anneaux circulaires comportant 8 points de croisement, à chacun desquels s'installe une équipe pluridisciplainaire d'expérimentateurs.

Sitôt cette première réussite, et laissant les chercheurs travailler, les dirigeants du CERN définissent une seconde étape, un supersynchrotron à protons de 400 GeV prévu pour coûter 150 M£ et devant fonctionner en 1978. Ce système doit être installé dans un anneau souterrain de 2220 m de diamètre, pour la plus grande part en territoire français, et comporter 6 postes de surveillance équirépartis, dont deux équipés pour l'expérimentation. La charge de surveillance est estimée à 28000 indications d'état, 14000 signaux binaires de commande, 1400 mesures analogiques, 1000 commandes analogiques, ce qui représente pour l'époque un considérable travail de calcul.

Après de longues discussion, la solution d'un supercalculateur apparait limite en puissance et risquée au plan de la sécurité, ce qui conduit à l'idée de répartir le travail entre 24 gros minis, dont chacun aurait une tâche prècise, mais pourrait suppléer en cas de besoin au moins deux de ses voisins.

L'appel d'offre adressé à 7 constructeurs européens et trois américains est gagné par Norsk Data Elektronik d' Oslo, Norvège, au prix très bas de 600000 £. Un article illustré, tiré d'un journal anglais le Computer Weekly International, décrit l'organisation des 25 machines qui assurent la surveillance, la régulation et l'exploitation initiale de l'anneau, soit :

6 calculateurs GP directement affectés à la stabilisation du système : surveillance du vide, correction des faisceaux qui ne doivent nulle part toucher les parois des tubes.

1 calculateur d'injection, qui commande l'entrée des protons de la source dans l'anneau.

1 calculateur baptisé CPS qui surveille l'interface entre l'anneau et sa source, qui est l'ancien et toujours actif synchrotron de 28 GeV.

2 calculateurs de surveillance, un pour contrôler le fonctionnement des alimentations électriques, régulées notamment, qui alimentent les électroaimants de courbure des faisceaux, l'autre pour surveiller le niveau des rayonnements dans les tunnels, dans les zones d'expérience, et en surface.

2 paires de calculateurs commandent et surveillent l'extraction de faisceaux d'expérience aux points BA2 et BA6, et trois autres calculateurs surveillent les équipements d'expérimentation, appelés à évoluer : deux en BA1, un en BA6.
En tout 17 calculateurs connectés en temps réel à l'anneau à travers 17 interfaces baptisées CAMAC, construites au CERN à partir de fournitures anglaises, françaises et suisses ; ces dernières concernent les équipements de communication entre 50 multiplexeurs et quelque 3000 points de mesure.

7 autres ordinateurs assurent les services, dont un bibliothécaire, une surveillance des alarmes, une gestion des visualisations, trois gestions des interventions, et pour finir un calculateur consacré à la maintenance du logiciel en place et à l'écriture de nouveaux programmes.

et finalement un 25ème calculateur qui gère le réseau de commutation de paquets qui assure, de façon transparente, la liaison à 30 Kbauds entre ces divers services qui sont perçus par les usagers comme un système unique.
Chaque machine dispose du système d'exploitation Sintran II de Norsk Data, pour gérer correctement toutes les fonctions propres, et les divers périphériques particuliers, notamment les mémoires de masse qui varient d'une fonction à l'autre. Un langage interprètatif, Nodal, permet de décrire les fonctions "temps réel" de chacune des machines.
L'ensemble de ces 25 machines constitue l'aspect temps réel du synchrotron, mais bien entendu l'exploitation des résultats de mesure exige bien d'autres machines, plus de 75, parmi lesquelles un CDC 7700 , plusieurs DEC System 10, et une foule de PDP 8 / 9 / 11 / 12 et 15, des HP 2100, des IBM 1800, des DDP 516 et des Nova. Ce pool de machines ne cesse d'évoluer.

Parmi les équipements de mesure, il faut évoquer MICE, Microprogrammed Filter Engine, un puissant calculateur spécialisé construit au CERN à partir de microprocesseurs en tranches ECL 10800, pour sélectionner dans la masse des signaux les combinaisons qui peuvent avoir une signification pour les recherches en cours.
Cette micromachine utilise pour les microinstructions une WCS de 112 bits de large, organisée en 49 champs, qui contrôle les divers étages du pipeline de calcul.
MICE est déclenché par certains phénomènes de l'expérience, et il répond par reject ou accept. Si accept, il interrompt le calculateur d'acquisition qui collecte et stocke dans CAMAC, une mémoire, les données enregistrées en vue d'analyse ultérieure.
MICE, qui a une puissance équivalente à dix fois celle d'une PDP 11 / 70, travaille à 7 µs par cycle sur les données de CAMAC, ainsi que sur les données d'un prélèvement rapide, 100 ns / mot, qui a lieu en parallèle. MICE travaille en virgule fixe et exécute des instructions de PDP 11 simultanément dans de nombreux registres, grâce au pipeline qui met en jeu deux additionneurs, un pour les adresses et un pour les nombres. La performance est liée à la possibilité de travailler en temps réel sur

des prélèvements rapprochés ; il semble que ce n'était pas assez, et il était question d'accélérer le prélèvement rapide, et en même temps son traitement, en cablant certaines fonctions.

L'étape suivante, qui commence dès 1978, est le LEP, Large Electron/Positon collisionneur, dont la construction prendra dix ans. Dans un tunnel de 26,7 Km de long, creusé à 100 mètres de profondeur, il s'agit d'accélérer en sens inverse deux faisceaux , l'un d'électrons, l'autre de positons, jusqu'à 100 GeV. Ces deux particules ne différant que par le signe de leur charge, les mêmes électroaimants peuvent servir à accélérer les deux faisceaux contrarotatifs, qui se croisent en quatre stations de mesure , Opal, Aleph, Delphi et L3, installées dans d'immenses salles souterraines. De 1989 à 2000, ce gigantesque appareil sera utilisé pour découvrir les particules Z° (1982), W+ et W- (1983), puis le quark tau (1995). Techniquement, la grande nouveauté est le recours, pour limiter la dépense d'énergie, à des aimants supraconducteurs, grâce auxquels la dernière phase du dispositif a pu atteindre 200 GeV.
On renvoie, pour une description de cet ouvrage impressionnant, à l'article paru en septembre 1990 dans la revue Pour la Science, version française du Scientific American. Bien évidemment, le fonctionnement de cette machine exige des batteries d'ordinateurs en temps réel, mais à cette date l'informatique est tellement entrée dans les moeurs que l'article n'y fait aucune allusion.
Le LEP a été démonté à partir de fin 2000, ayant accompli la totalité du programme pour lequel il avait été conçu. La construction dans le même tunnel de son successeur, le LHC, Large Hadron Collisionneur, commence à cette date pour aboutir à une mise en service vers 2007 : la mission de cette nouvelle machine, dont on est conscient qu'elle représente l'effort maximum qui puisse être demandé aux états participants, est la découverte du boson de Higgs, qui doit valider définitivement le modèle standard de l'univers microscopique.

Greenway, le réseau d' Europcar Europcar est un réseau européen de location de voitures, entière- ment privé. Puisque le but d'une telle entreprise est de rendre possible la location d'une voiture en n'importe quel point du réseau, et sa restitution en n'importe quel autre, il est bien clair que les divers points de location doivent communiquer régulièrement, ne serait-ce que pour maintenir l'équilibre des parcs des stations.
Jusqu'en 1994, la gestion de ce système était assurée par une paire de gros calculateurs IBM, mais l'entreprise souhaitait passer à une organisation distribuée, que l'on espérait plus souple et plus économique. Le système nouveau, qui devait fonctionner sous Unix, utilisait des multiprocesseurs Sequent SE 60, et fut mis en service au début de 1994 avec une montée en puissance progressive ; avec 2000 terminaux branchés, le système s'est écroulé en avril , par suite d'un bogue dans la base de données, et il a fallu revenir d'urgence aux mainframes heureusement conservés.
Après correction du défaut, et en laissant prudemment passer la période des vacances, Greenway a été remis en route le 2 / 12 / 94 et fonctionne correctement.

Le système final se compose de quatre machines SE 60 à 16 processeurs Pentium, chacune avec 1,5 GB de mémoire vive et une grande quantité de disques, au total 550 GB pour la base de données Oracle 7. 0 Parallel Server, doublée par sécurité (disques miroir), et tous autres services. Les quatre machines sont étroitement interconnectées, trois servant à la production, la quatrième à la gestion et au secours, éventuellement. Le système d'exploitation est Unix.
A l'autre bout, l'exploitation se fait sur quelque 3400 terminaux répartis entre 960 sites, assortis de 1700 imprimantes . Ce sont pour beaucoup des PC, utilisables localement, mais leur liaison au système, à travers Ethernet, se fait en émulation de VT 100, pour unifier les procédures. Les gestionnaires de ces liaisons sont cinq S2000 / 790, serveurs à 10 processeurs dotés de disques locaux , avec des capacités de 18 à 40 GB.
La liaison des S2000 aux SE60 se fait sur le mode client / serveur à travers un anneau FDDI. Au total, le système ne diffère pas beaucoup du prècédent dans son architecture globale, et s'il y a économie, elle résulte principalement du renouveau technologique des machines en cause.
Deux calculateurs ATT-GIS (ex NCR) effectuent séparément des calculs de recherche opérationnelle pour définir le tarif le plus approprié aux demandes spécifiques des clients, hors mécanisme principal de réservation.

L'importance du réseau justifie l'existence d' un centre de gestion situé à Villepinte, près de Paris, qui connait en permanence la charge et l'état de chacune des machines.
La mise au point du système s'est étalée sur 13 mois, de juin 92 à juillet 93, et a représenté 165 hommes-années de travail, plus 50 AH pour la conversion des données et 55 autres pour la gestion, et encore 72 autres pour les fonctions de support technique.. Le déploiement lui-même, y compris aléas et mauvaises surprises, a représenté 17 mois supplémentaires.

ESPRIT (1990) est le European Strategic Program for Research in Information Technology, un programme bruxellois de soutien à la recherche informatique européenne. Le projet P1085 de ce programme concerne un multiprocesseur MIMD, avec par conséquent un réseau à commutation ultrarapide entre les mémoires et les processeurs.
La pratique d' ESPRIT, déjà rencontré à l'occasion des microprocesseurs anglais d' Inmos, consiste dans un appel d'offre nettement orienté mais assez libre dans les détails, de manière à ne pas exercer une contrainte trop sévère sur l'entreprise candidate, dont la proposition utilise généralement des matériels préexistants.

Pour ce projet particulier, on renvoie à la proposition d' IBM, décrite dans un article de IBM Research & Development, Vol 36 N° 5 / 6 de 11 / 91, page 575, accessible en boite 83.

732 - Informatique finlandaise

En mai 1945, la Finlande est épuisée par deux guerres perdues qu'on ne peut lui reprocher, et elle se retrouve amputée d'une partie de son territoire. Cependant, l' URSS qui appartient au camp des vainqueurs et dont la position géographique autoriserait tous les abus, n'estime pas nécessaire de contraindre ce pays à devenir communiste, comme elle le fait sans vergogne pour ses autres voisins. La Finlande

capitaliste va donc survivre et se développer en évitant seulement de gèner l' URSS par ses prises de position, offrant les services de sa neutralité lors de la conférence d' Helsinki.

Son développement est nettement perceptible à l' Europe dans deux domaines : la construction navale civile avec le chantier Wärtsila à Turku, spécialiste notamment en navires brise-glace, et l' électronique avec Nokia Corporation. Cette perception, cependant, est assez défectueuse, principalement parce que le gouvernement finlandais a gardé un profil bas tant que l'URSS pouvait le menacer. Nokia aussi bien que Wärtsila sont des groupes diversifiés : les 28000 employés de Nokia se consacrent aux industries forestières (depuis 1865 !) , à la production de câbles, à la production de dérivés du caoutchouc, etc... La division Electronique, avec 5000 personnes, fournit 16% du chiffre d'affaires du groupe avec quatre centres : Nokia Data, Automation forestière, Télécommunications, Automation industrielle.

C'est en principe Nokia Data qui s'occupe d'informatique, fournissant des périphériques et des liaisons pour des petits systèmes de gestion qu'elle construit autour de minicalculateurs importés (Honeywell, Bull, DEC) pour 60% du marché national et une notable fraction de celui des pays scandinaves. La firme est à cette époque beaucoup moins connue à l'extérieur : on sait que ICL, cherchant à s'étendre au delà de la clientèle gouvernementale, a racheté l'antenne Nokia Data en Angleterre, sans que Nokia en souffre et sans qu'apparaissent sur le marché des matériels en provenant.

C'est dans le domaine de la défense, dont les activités relèvent du centre d' Automation industrielle, qu'apparaissent vers 1980 les premières prestations de Nokia faisant l'objet d' une certaine publicité : la firme a été chargée d'étudier des conduites de tir (radars, télémètres laser, postes optiques à vision nocturne, calculateurs, liaisons) d'abord pour la défense antiaérienne des troupes à terre, puis pour la défense côtière. Nokia fabrique au moins une partie des composants de ces systèmes, notamment les télémètres laser et les communications par modems 300 ou 2400 bauds, mais nous n'avons aucune indication quant à l'origine des matériels informatiques.

Nokia Corporation a obtenu en 1985 un CA de 1777,5 M$, dont 12% concernent la division électronique, classée 93ème société mondiale d'informatique, avec un CADP de 217,6 M$, en croissance de plus de 20% par an. La majeure partie de cette croissance est due à la subdivision Nokia Information System, qui cherche depuis 1980 à s'étendre à l'international avec ses modems (gros succès en Asie), ses visualisations (vendues notamment en OEM à IBM et Ericsson) et ses composants LSI, pour lesquels elle possède la seule usine de Scandinavie, Micronas. Elle a échoué en 1984 à mettre la main sur le réseau européen de Mohawk, mais elle conserve son accord avec Northern Telecom pour la commercialisation des produits de son usine de Vienne.

Nokia Data s'occupe aussi, assez superficiellement, d'informatique militaire, avec des postes de travail de qualité Tempest exploitables en solo ou en réseaux (Alfaskop, photo en boite 157), ou encore le calculateur renforcé M85000 pour véhicules (photo idem).

Par la suite, au tournant du siècle, Nokia deviendra un des tout premiers fabricants de téléphones portables qu'elle vendra notamment aux opérateurs français SFR et France Telecom.

Ce qui précède indique que Nokia n'était pas spécialement intéressée à créer des ordinateurs pour un marché déjà très riche en modèles. On connait cependant une machine étudiée chez Nokia, la MPS 10 de 1982, qui représente un effort original et plutôt ambitieux .
Le processeur, dont l'architecture matérialise le concept anglais des capabilités, est un 32 bits construit à base de microprocesseurs en tranche de la famille TTL AMD 2900, avec deux CPU en parallèle pour la fiabilité. A titre indicatif, une opération load ou store dure 350 ns, l'appel de procédure s'exécute en 6 µs, la multiplication DPVF en 20 µs.
La mémoire matérielle comprend 512 KB à 4 MB de DRAM avec 4 bits d' ECC, et un ou deux disques Winchester de 30 MB. L'adressage au sein de cet ensemble est virtuel sur 40 bits, dont 20 pour désigner des segments de longueur quelconque jusqu'à 4 MB, découpés en pages de 256 mots, et 20 pour adresser le bit. Les segments de programme occupent des multiples de 64 KB.
Un IOP existe dans chaque système, construit autour d'un Intel 8088, et il gère tous les périphériques, plus l'horloge temps réel. Il existe deux possibilités de réseau, chacun plafonné à 500 m de cable et 32 correspondants : Ethernet, d'une part, et un Nokia net qui véhicule à 500 Kbit/s des adresses de 8 bits.
Le logiciel, rèdigé en ADA, comprend un système d'exploitation VX gérant la mémoire virtuelle et disposant avec OMS, Object Management System, d'une bibliothèque d'objects abstraits manipulables par capabilités. Le système dispose d'une base de données relationnelles.
Prix : $ 20000 pour un CPU, un IOP, une carte de 512 KB de mémoire, et un Winchester . Extension maximale à deux CPU et 4 cartes mémoire, plus l'ensemble des périphériques. On peut supposer que le nombre de systèmes vendus est resté faible.

Hors cette activité industrielle, avec essentiellement deux fournisseurs, Nokia et IBM, la Finlande n'ignore pas complètement la recherche , menée dans les Universités. On peut ainsi citer le Centre de recherche technique de Finlande, étatique, situé à Ulu , et l' Université d Abo, dont le département d'informatique s'est associé avec le prècédent pour une étude de calculateur parallèle, Hathi.
Le Hathi comprend 16 processeurs , chacun sur une carte Inmos B003.
Le Hathi 2 de 1988 est beaucoup plus ambitieux, avec un processeur de commande formé de 25 Inmos T212 disposés en anneau, et 25 cartes subordonnées, dont chacune contient 4 processeurs Inmos T800 et 256 KB de mémoire. Sur ces 25 cartes, une constitue une partition permanente à elle seule, et les 24 autres sont reconfigurables à travers un crossbar C004, par exemple en forme de tore 4 * 6 cartes, ou en plusieurs partitions. Une partition est le support pour un problème ; la définition d'un système d'exploitation pour une partition quelconque est le principal thème de recherche, et son évaluation s'appuie sur une série de matériels de mesure gérés par le processeur de commande.
Nous sommes au courant de cette recherche à travers un article de IBMR&D, Vol 35 N° 5 / 6, pp 574/5, qui peut être trouvé en boite 83.
733 - Histoire de l'informatique française

Pour raconter, même en résumé, l'histoire cahotique de l'informatique française, nous disposons depuis 1999 de la thèse de P. E. Mounier-Kuhn, chercheur en Histoire

dans le cadre de la Sorbonne. Depuis que ce chercheur s'est mis au travail, vers 1989 au CNAM, j'ai pu suivre son activité et lui fournir diverses informations touchant notamment l'informatique militaire et les recherches de Toulouse, trouvant d'autre part dans ses publications intérimaires des informations sur l'activité des universités, du CNRS et des industriels . Comme on peut s'y attendre, nous n'accordons pas toujours le même poids aux renseignements que nous avons recueillis, et ce qui sera dit ci-dessous est mon point de vue plutôt que le sien, mais nos apports mutuels ont été recoupés et on ne devrait pas relever de contradiction.

L'informatique est une technique plutôt qu'une science, mais un chercheur universitaire au CNRS ne peut obtenir des crédits et / ou des postes que s'il s'occupe de science : les universités ont donc créé des groupes d'informatique qui s'efforcent d' habiller d'oripeaux scientifiques des travaux de mathématiques appliquées, de programmation, parfois de technologie, et qui sont honnis par les "vrais" mathématiciens.
Le CNRS, de son côté, a créé un groupe Sciences de l' Ingénieur qui répond bien au besoin mais qui est sollicité, souvent avec peu de justification, par des scientifiques espérant y trouver plus d'argent que dans leur groupe naturel. La course aux crédits de recherche existe dans tous les pays mais elle prend en France des aspects quasi idéologiques qui sont parfaitement absurdes, et qui ont considérablement gêné la coopération entre la recherche et l'industrie, clé de la réussite des américains et des japonais. On y reviendra.

Ces difficultés se manifestent dès avant la guerre, avec l'aventure de l' Institut Henri Poincaré (IHP), créé en 1931 pour rassembler des moyens de calcul plus élaborés que les machines mécaniques à main et les utiliser au profit de disciplines qui en ont l'emploi, y compris de certaines industries comme celles de l' électricité, de l'aéro- ou de l'hydro-dynamique.
Ces moyens devraient être constitués par des machines à calculer, mais il n'existe à peu près rien en France (ni ailleurs) à l'époque, et l' Institut s'efforce de combiner des machines mécanographiques avec un élément de calcul à créer pour lequel on peine à trouver un industriel. Couffignal , normalien et agrégé de maths, prend rang dès 1930 avec une communication à l' Académie des Sciences sur "une nouvelle machine à calculer", qui se borne à énoncer quelques idées. Après quelques conférences, il précise ses idées dans sa thèse de 1936, qui décrit un calculateur électromécanique binaire et évoque le problème de sa programmation ; il prend aussi quelques brevets. Une médaille récompensera ce travail, qui conduit l' armée à susciter à l' IHP un groupe de calcul confié à Couffignal, et à affecter un peu d'argent à la construction d'une machine ; cependant, rien n'est réalisé avant la guerre, et pendant celle-ci les conflits d'intérêt entre groupes de l' IHP suffisent à empêcher toute construction.
Après la guerre, Couffignal reprend sa tentative, avec des crédits du CNRS, et choisit Logabax pour construire sa machine de 2000 tubes, dont la conception est plus proche de Harvard Mk I que d'un ordinateur . La faillite de Logabax met fin en 1952 à une opération coûteuse, très mal préparée, et dont personne au CNRS n'analysera l'échec. Couffignal mourra en 1966, sans avoir finalement produit autre chose que du papier, ni utilisé d'autre machine que des calculatrices de table.

Il ne m'appartient pas d'entrer dans les détails d'un échec généralisé des universitaires français à créer une machine, pendant les 20 années qui suivent la

publication du rapport de Von Neuman. La thèse de Mounier-Kuhn est principalement consacrée à trouver une explication ; je ne la paraphraserai pas, préférant schématiser avec l' énoncé de deux idées :

- les mathématiciens français de l'après-guerre, dont certains de notoriété mondiale, sont accaparés par les abstractions du groupe Bourbaki, dont ils sont les moteurs. Les réalisations concrètes ne les intéressent pas, et ils ne mettront donc pas leur influence réelle (Lichnerowicz imposant les "maths modernes" au ministre de l'éducation nationale) au service des machines à calculer.

L'informatique n'est donc pas enseignée, et la première génération des français d'après-guerre ne saura même pas qu'elle existe, à moins qu'ils n'aillent terminer leur formation aux USA. J'en peux témoigner (X45, GM50, Supaéro 51, entrée en service 52).

- les gouvernants et leurs conseillers, tant scientifiques qu' industriels, ne réalisent pas du tout que l'informatique puisse avoir un avenir. Aucun crédit, pas même une réflexion, n'est consacré par l' Etat à cette discipline avant 1965. On verra de très modestes exceptions à la Défense : encore prendront elles le problème par "le petit bout de la lorgnette", faute de bases théoriques chez les responsables.

Les débuts néanmoins

Deux industriels, sur le sort desquels on reviendra en détails, introduisent l'informatique en France : SEA et Bull.

L'ingénieur F. H. Raymond, retour d' Amérique, réussit à trouver un capital et à créer la Société d' Electronique et d' Automatisme, réalisant une collection de prototypes originaux et inventifs , tous différents et incompatibles, dont il vendra même quelques-uns. Avec seulement deux petits succès mal exploités commercialement, il réussit à n'être plus guère crédible industriellement au moment décisif, en 1965.

La Compagnie des Machines Bull détient, à la sortie de la guerre, une position enviable en matière de mécanographie, à égalité avec l'américain IBM. Sa notoriété française déborde sur les autres pays européens, et elle effectue un bon choix en créant avec le Gamma 3, puis le Gamma AET, une calculatrice programmable par tableaux de connexions pour exploiter des fichiers de cartes perforées. Avec ce calculateur et ses machines mécanographiques, Bull réussit en douze ans une très belle percée mondiale (Europe, Japon, Amérique du Sud) ; ses machines à cartes distribuées en Angleterre à travers British Tabulating Co et aux USA à travers Remington se vendent également très bien.

En 1960, Bull dispose d'un parc de 800 Gamma (dont 300 à l'étranger), et de 3453 ensembles mécanographiques, pour moitié exportés. La CMB est satisfaite d'elle-même, et sur la base de ces chiffres, s'égale au moins à ses concurrents. La tendance est perçue comme favorable, faute d' avoir compris la différence de potentiels entre mécanographie et informatique.

Bull est une société familiale, où un rideau de népotisme, pas nécessairement délibéré, cache la vérité à un président actionnaire majoritaire . Bull se lance dans une entreprise au dessus de ses forces, le Gamma 60, et son échec l'amène à des difficultés dès 1962, à un déficit irréparable en 1963. Bull, dont le directeur technique est maintenant P. Davous (X42, GM) prend contact avec la DGRST, puis avec le Ministre des Finances : les pressions du gouvernement conduisent CSF et CGE, associés avec la BNP et Paribas, à une participation au capital. Cependant, en 1964, ces sociétés prennent conscience que cela ne suffira pas, et devant les réticences de la

direction, qui craint une absorption par la CSF, acceptent l'arrivée de capitaux extérieurs : l' américain General Electric paie les dettes de Bull mais stérilise ce qui lui restait de créativité, pour en faire un simple distributeur de ses produits en Europe. Voir détails en rubrique 735.

En dehors de ces deux constructeurs nationaux, il faut citer IBM, autre vendeur de machines mécanographiques, dont la filiale française est portée par le succès américain de la maison mère, vendant en France plusieurs modèles de machines sans équivalent chez les deux précédents : 650, 7090 /4, 7040 /4, 1401, et annonçant, précisément en 1964, une révolution avec les S/360. Le succès d'IBM sur le marché français contraste avec les échecs des constructeurs nationaux.
En outre, IBM France accepte de créer, pour répondre aux besoins de la Défense, une division militaire qui réussira à plusieurs reprises là où la SEA a échoué et où Bull a refusé de s'engager. On lui doit la plupart des réalisations des armées dans le domaine informatique, soit le STRIDA pour l' Armée de l' Air, le PACA et le BGEA pour la Marine, CETAC et CAMILLE pour l' Armée de terre.

Restent un grand nombre d'entreprises d'électronique, en pleine activité au profit des Armées, pour une part importante de leur chiffre d'affaires. L'informatique n'est pas dans leurs priorités, puisque les militaires ont trouvé d'autres interlocuteurs . Mais le CEA, puis l' EDF lorsque le nucléaire civil aura pris forme, expriment des besoins dans le domaine du contrôle industriel, et les sociétés d'électronique créent des filiales pour répondre à la demande.
C'est ainsi qu'il existe en 1964, au moment de l'affaire Bull, de nombreuses PME d'informatique, souvent très peu rentables mais qui trouvent un soutien dans les grands groupes. Citons, en renvoyant les commentaires aux études de matériels : CAE, Compagnie européenne d' Automatismes Electroniques (Intertechnique, CSF), CIT puis CECIS (CGE), SETI (Compagnie des Compteurs), SINTRA, SEREL, etc... Elles créent peu, vivant de licences américaines ou même de simple importation.

Le traumatisme La faillite de Bull, et son rachat par une société américaine, inquiètent les services techniques de la Défense, déjà contraints par la carence de la SEA à se confier à IBM France, et conscients que le programme nucléaire va exiger des ordinateurs. Le gouvernement, cependant, ne s'intéresse pas encore à la question car Bull, par comparaison avec les industriels cités ci-dessus, n'est qu'une petite société : le Ministère de l' Industrie raisonne en chiffre d'affaires pour évaluer les entreprises dont il a la tutelle.
Il se trouve que j'ai été muté à Paris en octobre 62 pour mettre mes connaissances informatiques au service de la Marine, et que je me suis retrouvé directement mêlé aux évènements. Je suis donc en mesure d'en donner une version détaillée, qui a fait l'objet d'une communication à l'occasion d'un Colloque sur l' Histoire de l' Informatique en France, tenu à Granoble du 3 au 5 mai 1988 . On peut en trouver deux copies, une en français et une en anglais destinée à l' AFIPS (et dûment autorisée) dans la boite 158. Cette communication présente un caractère autobiographique, à la demande expresse des organisateurs du colloque, qui souhaitaient des témoignages plutôt que des synthèses, jugées prématurées. Je n'en reprend ci-après que les grandes lignes, dépersonnalisées.
†††††††! 蠢
†

Fin 63, je me retrouve donc membre d'un groupe de travail informel sur l'avenir de l'informatique de défense, créé par l' Ingénieur en Chef Carpentier, de la DRME : la Direction des Recherches et Moyens d' Essais est l'organisme chargé, au sein de la Défense et plus particulièrement de la Délégation Générale à l' Armement (DGA), d'orienter et financer la recherche appliquée aux besoins des Armées.
Le groupe reçoit un statut officiel par décision du DGA, le 5 mai 1964, pour dresser un bilan de l' Informatique militaire et proposer un plan de cinq ans. Il va auditionner tous les constructeurs français, ne décelant que des ambitions modestes sans la moindre vision d'ensemble . Il va aussi examiner les besoins des administrations, généralement faibles et satisfaits en ordre dispersé par des machines d'importation.
Le rapport du groupe est remis le 12 août 1964 et propose un programme de travail. Dès ce moment, il s'agit de réaliser en 1968 une machine polyvalente militarisable, mais civile au départ. La participation de la DGRST, la Délégation Générale à la Recherche Scientifique et Technique, qui s'occupe l 'ensemble de la recherche française, est explicite, de sorte qu'il s'agit bien de provoquer une action nationale.

L'unanimité du groupe entraîne l'adhésion de la DGA et du Ministère de l' Industrie, et l'opération démarre en octobre, avec un groupe officiellement mixte , militaire / civil. Une convocation est lancée le 15 / 10 / 64 aux industriels qui se réunissent le 13 / 11 pour un briefing sur le projet.
Allant très au delà de ce qu'il a les moyens d'imposer, le groupe indique aux industriels que les méthodes de travail actuelles sont dépassées, et que le projet implique des regroupements industriels. L'étude de définition, prévue pour durer quatre mois, doit examiner tous les aspects des phases II et III, cad le marché, la fabrication, la vente, la maintenance, le logiciel et la formation des usagers ; la militarisation est rejetée à plus tard.

Les propositions des industriels arrivent en janvier 65. CSF et CGE ont décidé de regrouper leurs apports en une filiale commune, la CITEC, Compagnie Industrielle pour les Techniques Electroniques et de Contrôle, qui comprend les moyens industriels de la CAE (capital 30 MF) et la licence SDS de la CECIS (capital 15 MF); la SETI participera à l' étude CITEC en présentant une architecture propre mais en adoptant les solutions CITEC pour la technologie et les périphériques.
De l'autre côté, la SEA s'appuiera sur le groupe Schneider en cas d'industrialisation, et coopérera avec RTC (Philips) pour les composants, avec LTT et CdC pour les périphériques.
EMD et CFTH ne désirent pas se lancer, mais rappellent qu'ils sont toujours preneurs pour des études, notamment de technologie.
Deux contrats sont donc passés, respectivement 2904 KF pour CITEC / SETI, 1570 KF pour SEA, durée 4 mois à compter du 31 / 3 / 65. La DRME a préféré garder la maîtrise des études nouvelles de périphériques, notamment des disques pour lesquels une consultation sera lancée en mars.

Pendant que les industriels travaillent, le groupe organise une mission aux USA, visant à se projeter dans l'avenir un peu plus loin que le modeste projet en cours. La mission de sept spécialistes, représentant non seulement la Défense mais aussi l' Industrie et les PTT, a lieu en mai 65 et dure 25 jours, visitant tous les constructeurs et plusieurs agences gouvernementales, qui lui font en général bon accueil.

Au retour, la DRME organise le 1 / 7 / 65, devant un parterre d'ingénieurs de tous les ministères techniques, une réunion d'information où les missionnaires présentent leurs conclusions de façon délibérément spectaculaire, mettant l'accent sur des techniques encore inconnues en France, le télétraitement, le temps partagé, les multiprocesseurs , les circuits intégrés, qu'ils ont pu voir en fonctionnement aux USA.
D'autre part, le rapport de mission est diffusé par les soins de la DRME à tous les constructeurs, à la Fédération Nationale des Industries Electriques (FNIE), et dans les diverses administrations techniques, EDF, DIME, PTT, ainsi qu'au Plan.

Dès la rentrée 65, la DMA entérine les conclusions de la mission en créant le CCSA, Centre de Calcul Scientifique de l' Armement, explicitement conçu pour desservir à moyen terme, en télétraitement et temps partagé, tous les établissements de la Défense qui en feront la demande, et en m'en confiant la direction. Il s'agit d'un projet conçu par le Centre Interarmées de Recherche Opérationnelle, jusque là bloqué par le scepticisme. En attendant que soit livré le premier calculateur Univac 1108 capable de ces services, la Direction des Etudes et Fabrications d' Armement, qui hébergera le CCSA dans ses locaux d' Arcueil (LCA), lui donne 1 MF pour commencer à travailler (en local) avec une IBM 7044 provisoire.
Le CCSA fonctionnera dans le cadre d'une direction horizontale nouvellement créée, le Service Central des Télécommunications et de l' Informatique (SCTI), qui prélève personnels et moyens dans les directions d'armes existantes pour définir désormais des normes et des matériels communs. C'est une étape importante sur la voie de l'unification qui conduira à la DGA.
Retour de mission, le groupe de travail trouve les résultats de la phase I et en entreprend l'analyse, pour remettre son rapport le 27 septembre 1965. On peut le résumer en disant que les experts, par souci de fiabilité et en pensant à la production en série, ont préféré les circuits intégrés aux solutions hybrides ; quant à l'architecture, ils ont retenu celle de la CITEC, malgré son manque d'originalité, parce qu'elle facilitait la compatibilité avec IBM, jugée déjà importante en gestion.

L' envergure industrielle de ce qui se dessine, ainsi que son caractère résolument civil, conduisent naturellement à transférer la phase II du Ministère des Armées à celui de l' Industrie, de sorte que le Groupe de travail se transporte rue de l' Université et s'enrichit de représentants des PTT, du CEA et de l' Industrie. Sous la présidence de M. Boiteux (EDF), la nouvelle commission voit le jour en septembre et tient sa première réunion le 6 octobre 1965.
Dans ses attendus, elle s'appuie sur le rapport St Geours pour placer l' Informatique au même niveau d'importance que l' Atome, l' Aviation civile et l' Espace, avec l'avantage (croit-on) de pouvoir viser à la rentabilité industrielle . Dans son programme d'action, la commission prend pour base le rapport du Groupe de Travail et estime indispensable une étape 1968, objectif de compétence, si on veut atteindre la rentabilité en 1972. La commission reçoit les industriels le 14 / 10 / 65, et déjà perce le projet, d'un dirigisme bien français, d'obliger les deux groupes industriels de la phase I à un accord.

Le rapport intérimaire, diffusé sous timbre DGRST, confirme l'idée d'une gamme provisoire 1968 très proche de l'architecture IBM, qui serait suivie en 1972 d'une gamme plus originale inspirée par la SEA, considérée comme le bureau d'études du projet. Le rapport technique des experts est devenu une simple annexe où les experts se reconnaissent imparfaitement et certains s'en inquiètent. Pour ma part, je

profite de mon affectation au CCSA pour prendre du recul, et je ne participe plus à la suite des discussions, où d'ailleurs la technique est oubliée.

Le Plan Calcul La fin de l'année se passe en discussions pour organiser le montage financier qui doit soutenir la naissance d'une Informatique Française, et pour obtenir l'accord de l' Elysée. C'est le Commissaire au Plan, Xavier Ortoli, qui le 18 juillet 66 présente le Plan à l' Assemblée Nationale, avec plusieurs volets :

1) création (12 / 66) d'une Compagnie Internationale d'Informatique (CII), au capital initial de 1 MF, dont les actionnaires sont la CITEC (56,4%), le groupe Schneider (33, 33%) et le groupe Rivaud (10,27%). Elle fusionnera les actifs de la CAE, de la CECIS, de la SETI, et de la SEA. Sa mission, vaguement évoquée, est de créer une gamme de puissance moyenne, visant notamment la gestion. Au souvenir de la consultation de 1965, la gamme comprend 5 modèles, P0 à P4, mais sans définition ni calendrier. Le prèsident est J. Maillet , PDG d'Intertechnique, ancien fondateur de CAE , qui apparaît dans le capital à travers le groupe Rivaud ; le Directeur Général est R. Rémillon, PDG de la CAE, qui aura pour successeur B. Dorléac en 1967. M. Barré, d'origine CSF, deviendra PDG à leurs places en 1969.

2) création en 1966 d'une seconde société, la SPERAC, Société de PERiphériques Associés aux Calcula- teurs, filiale de la Thomson et de la Compagnie des Compteurs.

3) annonce d'un Plan Composants , qui doit satisfaire les besoins de CII et de SPERAC. Les précisions manquent, car la situation de l'industrie des composants en France est ambigüe. L'absorption, en 1967, de la CSF (déficit 1966 = 138 MF) par la Thomson, créant une Thomson-CSF avec l'accord du gouvernement, entraine la fusion des filiales Sesco et Cosem en une SESCOSEM qui répond bien aux objectifs. Une première convention , de 100 MF sur 5 ans, interviendra en avril 67, avec pour objectif principal de lancer une production française de circuits intégrés.

4) création, en 9 / 66, d'une Délégation à l' Informatique rattachée au Premier Ministre, qui veillera à la bonne exécution du Plan, et qui définira les relations de l' Etat avec la CII.
Robert Galley, le créateur de l'usine de Pierrelatte, est nommé Délégué à l' Informatique.

5) création, le 30 / 11 / 66, d'un IRIA, Institut de Recherche en Informatique et Automatisme, qui devrait remédier activement, sur crédits étatiques, aux insuffisances des travaux universitaires dans ces domaines . Il s'installera dans les locaux de Louveciennes abandonnés par l' OTAN, et sera dirigé par le Professeur Laudet, de l' Université de Toulouse. Le statut d' Etablissement à caractère administratif donne à cet IRIA une assez large marge de manoeuvre, en particulier pour le choix de ses personnels qui ne relèvent ni de l' Université ni du CNRS. La surveillance scientifique est assurée par un Directoire.

6) création du LETI, Laboratoire d'Electronique et de Technologie de l' Informatique, qui réorganise les activités du Service d' Informatique du Centre d'études nucléaires

de Grenoble, fondé en 1950 par le CEA. L'objectif est de pousser les études technologiques de cette équipe en direction de l'industrialisation. Et de fait, le LETI donnera naissance en 1972 à une entreprise de composants, EFCIS.

Les débuts du Plan Calcul vont être difficiles, essentiellement parce que les sociétés fondatrices n'y croient pas et se jalousent. Un véritable barrage s'opposera à l'entrée dans la CII des personnels issus de la SEA, dont on conteste la valeur capitalistique fixée à 33% par les accords, et dont on craint les initiatives architecturales. Raymond lui-même devra trouver un poste hors cadre de conseiller à la Thomson. Par contre, on débauchera volontiers les déçus de Bull, qui représenteront une part notable de l'effectif rapidement croissant de la CII.

La création de la SPERAC, dans laquelle il n'y a pas d'apport technique significatif, donnera lieu à des luttes féroces qui s'étaleront sur deux ans, les actionnaires refusant de travailler avant d'avoir reçu d'importantes subventions. Finalement, en avril 70, après dilapidation de 50 MF sur des subventions de 99,5 MF, la SPERAC sera absorbée par la CII sans avoir rien produit. La CII devra créer elle-même ses périphériques, ou tout simplement les acheter en OEM, et sur ce point tout le potentiel antérieur aura été perdu, ainsi que beaucoup de temps.

Malgré ces luttes assez scandaleuses, et l'absence de soutien des actionnaires au directeur général, la CII va réussir à mettre en route les P0 et P1 de sa gamme, après avoir occupé la période transitoire en commercialisant les machines de ses licences américaines :

CII 90/10 (1967) qui est le SDS 92
CII 90/30 (1967) qui est le SDS 930
CII 90/40 (1967) qui est le SDS 9300

puis en produisant sous licence les suivants:

CII 10020 (1969) qui est le SDS Sigma 2
CII 10070 (1969) qui est le SDS Sigma 7,

et en achevant pour la Marine la mise au point du RW 133 pour les SNLE.
En 1969 elle est en mesure d'annoncer le P0, commercialisé sous le sigle IRIS 50, dont elle entreprend la militarisation (P0M) pour le SCTI. Diverses variantes ultérieures autour de ce processeur, IRIS 45, 55, 60, représentent assez bien le domaine commercial envisagé pour P1 et P2, et le SCTI entreprendra en 1972 l'étude du P2M.
La CII renonce à étudier un P3, faute d'équipes et de temps, et adopte pour ce rôle, en 1970, la Sigma 9 de XDS, qui deviendra l' IRIS 80, et trouvera assez vite des clients. Par contre, le programme P4, dont le principal client potentiel était le CEA, apparaîtra non rentable et sera abandonné avant toute tentative d'étude, le CEA devant se contenter de ce que les américains acceptent de lui vendre.
En bas de gamme, la CII innove avec un Mitra 15 micro-programmé, incompatible avec les IRIS, mais d'un bon rapport performance / prix. Le SCTI décidera assez rapidement que son dérivé militaire Q0M est plus utile que les P0M et P2M, et lui ouvrira un réel marché.

A l'énoncé de tous ces travaux, on pourrait estimer que la CII a bien rempli sa mission, et répartir les mérites de ce succès sur le directeur général qui a surmonté les difficultés de la croissance, sur le SCTI qui veille à la qualité technique, et sur le Délégué à l' Informatique qui assure à la CII des débouchés dans l'hexagone. La réalité est malheureusement assez différente.

Pour commencer, les relations entre la CII et ses clients de l' Administration sont exécrables, comme conséquence des méthodes autoritaires du Délégué, en particulier celles de l' Ingénieur des Mines Maurice Allègre qui a succédé vers 1969 à M. Galley, saisi par la politique. Le délégué estime qu'il faut forcer les administrations à acheter français, et impose à cet effet le passage de tous les dossiers devant des commissions où il est représenté avec voix prioritaire.
Les procédures d'appel d'offre sont régulièrement violées, la CII fixant son offre après avoir pris connaissance des propositions des concurrents, en principe enfermées dans des coffres. Si elle n'est pas en mesure de proposer le prix le plus bas, le représentant du Délégué force la décision en sa faveur sur la base de quelque avantage plus ou moins imaginaire, ou au nom de l'intérêt national ; et si le futur client ne se laisse pas faire, l'appel d'offre est déclaré infructueux et doit être recommencé. On pourra trouver plus loin, dans l'étude du CCSA, un exemple détaillé de ces méthodes.
Pour résister à ces pressions, les Administrations techniques seront conduites à centraliser leur informatique, pour que la puissance nécessaire dépasse les possibilités de la CII. La compétition se limite alors à des constructeurs américains. L'EDF, la SNCF, Air France, le CEA, l'Université de Grenoble et celle d' Aix Marseille, le Ministère des Finances, et le Ministère des Armées avec le CCSA utiliseront cette méthode avec succès.
La technologie est, au moins au début, l'occasion de difficultés, les équipes CII manquant d'expérience. La fiabilité des premières machines n'est pas toujours satisfaisante, et les plaintes des clients laissent indifférente une CII qui fait porter tout son effort vers les clients privés, qu'on ne peut pas contraindre. Les pratiques peuvent aller jusqu'à la caricature : en 1969, la CII est venue à l' IRIA enlever un bloc mémoire de l' IRIS 50 du Centre de Calcul pour le donner à un client privé en difficulté.

De façon moins anecdotique, l' insuffisance du Plan Composants contraint la CII à suivre les choix de SDS, même s'ils ne sont pas satisfaisants. Les produits SDS, vendus de 1966 à 1970, utilisent la logique DTL, dépassée dès cette époque. Les IRIS et les machines militaires sont réalisés en TTL, la solution moderne. Mais, puisque l' IRIS 80 de 1970 est une machine SDS, elle est réalisée en DTL et prolonge l'emploi d'une technologie qu'il faut importer, puisqu'il serait déraisonnable de l'implanter en France ; il faudra un contrat spécial du CNET pour que la CII décide de produire la CS 40, une version TTL de l' IRIS 80, mais non compatible parce qu'incorporant des contraintes PTT.

Le logiciel est une grave difficulté, car à cette époque il n'existe pas en France de société de service capable d'écrire un logiciel de système, et les équipes CII sont saturées puisque les universités ne forment presque pas d'informaticiens. Il faudra des années pour que le SIRIS 3, le système d'exploitation de l' IRIS 50, et le SIRIS 7, celui de l' IRIS 80, deviennent capables de fournir des services qu' Univac et IBM livrent en standard.
Le délégué lui-même, qui n'est pas technicien, pourra tomber dans le piège des promesses impossibles à tenir. Un triste exemple est fourni par la Sécurité Sociale : désireuse d'organiser la collecte par télétraitement des données des usagers, elle avait commandé des IRIS 50 sous la pression du Délégué. Après des années de

programmation et beaucoup d'argent perdu, elle a du renoncer aux méthodes modernes envisagées et revenir pour vingt ans à une exploitation en batch .

Plus grave encore, le mode de relation établi entre la CII et l' Etat est en complète contradiction avec les exigences de dynamisme d'une industrie en évolution ultra rapide. Pourquoi essayer de satisfaire des clients qui n'ont pas d'autre choix que ce que vous leur proposez ? Pourquoi étudier le marché et chercher à améliorer ses produits puisque l' Etat actionnaire corrige par des subventions les conséquences financières des erreurs de jugement et des délais non tenus ? Ce ne sont pas là des procès d'intention : j'ai entendu ces propos moi-même de la bouche du Directeur commercial de la CII, J. Gaudfernau, un de mes anciens condisciples à Supaéro.

En 1973, la CII parait solidement installée, avec 8000 employés et une production honorable en qualité et quantité, encore qu'insuffisante pour la rentabiliser. Elle est cependant fragile, car son capital est trop faible par rapport à ses actifs industriels, et les actionnaires refusent toute augmentation. Le parc est encore modeste, mais surtout il est déséquilibré, proche de la saturation du côté des administrations, et trop modeste dans l'industrie privée. Il faudrait exporter.
Le délégué cherche, depuis 1968, du côté des pays de l' Est, mais il a pu constater, à l'occasion d'une mission en URSS (dont j'étais), que ce pays n'est pas un interlocuteur valable, faute de compétence. En outre, il faut compter avec l'opposition du COCOM, l'organisme mis en place par l' OTAN et les USA pour éviter la fuite de technologies sensibles vers l'ennemi potentiel. Finalement, il parviendra en 1971 à vendre à la Roumanie la license de l' IRIS 50 et une usine pour le fabriquer, mais ce n'est qu'un petit débouché. La seule vraie solution est de vendre en Europe Occidentale.

C'est dans ce but que le Délégué prend contact avec Siemens, qui a des difficultés techniques depuis l'abandon de RCA mais qui a obtenu quelques succès en France avec ses 4004. Il parvient à poser les bases d'un accord selon lequel CII et Siemens pourraient définir en commun une gamme de machines micro-programmées, compatibles grâce à cette structure avec les IRIS, les 4004 et les machines IBM, partager les frais d'études en définissant chacun un des éléments de cette gamme, fabriquer chacun seulement une fraction des besoins communs mais partager le marché commercial pour l'ensemble des produits en définissant des domaines géographiques de vente.
L'accord défini, Allègre parvient à convaincre son ministre de l'intérêt de ce concept Unidata, et les premières mesures interviennent en 1973; Siemens abandonne à la CII toutes ses agences commerciales en France, CII fait de même en Allemagne et l'échange est clairement avantageux, puis chacun commence à étudier sa machine, Unidata 7740 de milieu de gamme pour la CII.

C'est le moment que choisit Philips, le constructeur hollandais, pour proposer sa participation à Interdata, offrant simultanément sa part dans le capital de l'entreprise et un modèle bas de gamme qui pourrait être l' Unidata 7720. La proposition est difficile à refuser par un gouvernement qui se veut sincèrement européen, elle est donc acceptée, bien qu'il faille envisager de rallonger les microprogrammes d'une quatrième variante compatible avec la famille Philips P1000 ; non seulement Philips prépare la construction en Belgique de la 7720, avec des circuits Philips et un logiciel Siemens, mais il commence immédiatement à commercialiser ses petites machines de bureau (incompatibles !) avec une étiquette Unidata tout à fait abusive.

Chez les actionnaires de CII, ces évènements sont très peu appréciés. La création d' Unidata devrait entraîner une augmentation de capital de la CII, que CGE comme Thomson-CSF refusent. Le gouvernement est prévenu qu'un cas d'acceptation du plan, il devra financer l'opération. CGE et Thomson / CSF voient bien qu'une alliance avec Siemens et Philips exigera d'autres investissements ; ces prétendus alliés leur semblent en réalité de dangereux adversaires pour la seule activité qui les intéresse vraiment, le téléphone.

Réapparition de BullLes deux industriels organisent donc un véritable complot. Pour le comprendre, il faut revenir en arrière sur le sort de la Compagnie des machines Bull, en faillite en 1964. Pour payer les dettes de Bull à l'égard de RCA, General Electric avait acheté 66% du capital de Bull, laissant à divers actionnaires français une minorité de 34%. Maîtres du jeu, ils avaient réduit la société, achetée pour sa bonne implantation européenne, en un simple vendeur de leurs familles 200 et 400, tout en autorisant la poursuite des bas de gamme Gamma 10.

Quand GE abandonne en 1970 l'informatique générale, Bull se retrouve incorporée à Honeywell Information System, une grosse division dans un groupe dont la véritable vocation est l'automatisme. HIS possède 66% de Bull, mais cette participation représente 40% du capital de HIS, qui ne voit pas d'un bon oeil cette lourde dépendance européenne, déficitaire qui plus est.
Bull continue à commercialiser les 400, ainsi que les nouveaux 600, mais la réorganisation nécessaire des trop nombreuses activités d' Honeywell accorde un peu plus de place à Bull, qui participe concrètement à cette réorganisation en assumant deux niveaux de la mal nommée "série 60", à savoir les niveaux 61 et 64. Cependant, plutôt que de confier à Bull la production pour l' Europe du niveau 66, ce qu'il pourrait aisément faire dans sa vaste usine d' Angers, HIS préfére répartir ses investissements et construire en Ecosse l'usine qui produira les 66. Moyennant quoi, année après année, Bull est toujours en déficit et pèse sur les comptes d' Honeywell qui est obligée, par la loi américaine, de consolider ces pertes.

Ayant acquis la conviction que HIS est disposée à réduire sa participation dans Bull, jusqu'au point où ils ne seront plus obligés d'en consolider les pertes, les deux industriels français lui proposent de jouer pour elle le rôle de lobbyer auprès du gouvernement français. Rendant visite au Ministre des Finances Giscard d' Estaing, les présidents de CGE et Thomson/CSF lui présentent une alternative :

- accepter le plan Allègre, et se retrouver à la traîne d'un consortium Philips / Siemens qui pourra à son heure , en proposant de concert des augmentations de capital, acquérir la majorité absolue dans Unidata et, in fine, ôter à la France tous les bénéfices du Plan Calcul.
- racheter à HIS la majorité dans Bull, et fusionner cette compagnie avec CII, produisant ainsi une véritable entreprise française d'informatique, disposant d'un marché bien plus large que celui de la seule CII. Accessoirement, on signalait au Ministre qu'en aucun cas, les deux actionnaires ne participeraient ni à l'une ni à l'autre des deux opérations, acceptant toutefois de ne pas "retirer leurs billes".

C'était un chantage, et ni l'une ni l'autre des solutions n'était réellement chiffrée. A l'époque, l' Europe n'était guère qu'une zone de libre échange partiel, et Unidata n'était pas de nature à exalter les patriotismes. Par contre, l'idée de rendre au

pays son constructeur Bull était facile à vendre à la presse, même si la reprise en main n'était que partielle. Pompidou est partisan d' Unidata, mais il meurt en avril 74. Le successeur, Giscard d' Estaing, préfére Bull ; en attendant, signe assez clair, la Délégation à l' Informatique est supprimée en octobre 1974, et M. Allègre envoyé en Nouvelle Calédonie pour s'occuper des excédents de nickel de cette ile, une tâche tout à fait convenable étant donnés ses diplômes d'ingénieur des mines, mais un sévère désaveu. Le travail de la délégation est repris, dans le cadre de la Direction Générale de l' Industrie, par l'ingénieur en Chef de l'Armement Pelissolo, nommé chef d'une nouvelle Diéli.

Finalement, en mai 75, le gouvernement Chirac donne son accord à la fusion de CII et HB, après une âpre discussion sur les valeurs respectives des participations : la part française se monte à 53% de la nouvelle société CI/HB, Honeywell garde 47%. Les marchés sont également partagés, HIS se gardant la Grande-Bretagne, l' Italie et bien entendu l' Amérique du Nord. En outre, pour réduire son risque européen, HIS fait signer aux négociateurs français l'engagement d'acheter pendant 5 ans la totalité de la production de l'usine écossaise (soit 260 machines des niveaux 66 et 68) , assorti de sévères pénalités si la France n'en voulait pas. Aucune évaluation n'était faite, du côté français, des conséquences de cette décision, considérée comme purement technique et donc mineure par les technocrates des Finances.

La CII / HB Pendant que le nouveau PDG de CII/HB, J.P.Brulé (X50), réfléchit sur son héritage technique, la COPEP se penche sur la répartition des 53% français : en avril 76, le capital de 135 MF de la CMB est réparti entre Thomson (55%), CGE (29%), Schneider (14%) et Kali Ste Thérèse (2%). Mais, à ce même moment, les pertes de la CII dépassent 500 MF : l' Etat donne 200 MF à la Thomson pour la reconversion de l'usine de Toulouse.

Le capital technique est à cette époque particulièrement fragmenté:

a) dans une première fraction, on trouve :

- une famille française assez étroite, déjà dépassée et sans avenir, les IRIS 50 à système SIRIS 3.
- une famille d'origine SDS, IRIS 80 / CS 40 à système SIRIS 7, évoluant vers un SIRIS 8 pour rester crédible pendant un moment.
- une famille d'origine italienne, le niveau 62, qui ne rapporte d'argent qu'à HIS.
- une famille propre construite à Angers, le niveau 64, avec système GECOS d'origine US. Elle est excellente mais très peu exportable car elle est chère, et de plus HIS lui barre l'accès aux USA.
- une famille d'origine américaine, les niveaux 66 / 68, avec système GECOS, à base de machines importées d'Ecosse qu'il faut vendre à n'importe quel prix pour réduire les pertes du gouvernement français.
- une autre famille d'origine américaine, le niveau 6, dont le système GCOS est incompatible avec le précédent, produite à Angers et au demeurant excellente.
- et un parc hétéroclite de Gamma 10 (level 61), et d'anciennes machines de CAE, SDS, Honeywell et General Electric, qui ne rapportent plus rien mais exigent de garder quelques compétences.

Cela constitue la charge propre de CII / HB.

b) sur la suggestion du SCTI, le reste de l'héritage CII, essentiellement les MITRA civils et militaires, va à la Thomson à travers deux filiales : la CIMSA, Compagnie pour l'Informatique Militaire, Spatiale et Aéronautique sera l'interlocuteur du SCTI. La SEMS est d'autre part constituée pour les applications civiles en ajoutant aux MITRA (67% pour la Thomson) les Solar de Télémécanique (24%) et 9% de l'IDI.

Bien évidemment, une telle diversité de matériels , tous vendus en quantités trop faibles, est impossible à rentabiliser, d'autant plus qu'on n'arrive pas même à utiliser pleinement l'usine d' Angers.
CII / HB est donc en déficit permanent, et c'est le gouvernement qui comble les pertes.
Cette situation absurde va se prolonger longuement, jusqu'à la disparition de toutes les machines nées du plan calcul, remplacées progressivement par des machines de la seconde génération HIS, dont l'usine d'Angers assurera la production partielle en France. On peut noter qu'une fraction importante des Level 66 achetées en 1975 seront imposées par le Ministère de l' Industrie à des administrations ou à des industriels, comme condition pour avoir le droit d'acheter des machines américaines préférées pour des raisons diverses, telles que meilleure rentabilité ou services introuvables en France. Plusieurs d'entre elles ne seront même jamais sorties des caisses.

Les redistributions se poursuivent, avec des apparences de justifications, en réalité parce que plus personne n'est intéressé à une informatique qui ne rapporte que des pertes. En 1978, la CII / HB rachète R2E, et n'en fera pas grand chose.
En 1979, Saint Gobain - Pont à Mousson achète à la CGE sa part dans CMB, puis devient majoritaire (51%) dans cette holding , face à 10% pour les banques, 10% pour l' Etat et 29% dans le public, ce qui parait extraordinaire compte tenu des pertes constantes de l'entreprise. Le président de Saint Gobain, Roger Fauroux, qui croit encore à l'avenir de l'informatique européenne, achète 20% d'Olivetti, puis procède avec cette société au sauvetage de Logabax, 35% pour CMB et le reste pour Olivetti . Comme J. P. Brulé désapprouve ces achats, il est éliminé et remplacé par J. Stern (X52, Supaéro).

En 1981, l'arrivée de la gauche au pouvoir achève de redistribuer les titres de propriété : Saint Gobain transfère ses parts à l' Etat, qui détient désormais 57% du capital de CMB, davantage même si on tient compte d'investisseurs institutionnels, comme les banques nationalisées et la Caisse des Dépots..
Dans le cadre d'un PAFE , Plan d' Action Filière Electronique, la SEMS ex Thomson, et Transac, ex CGE, sont intégrés à CII / HB. Honeywell, de moins en moins intéressée par les activités de Bull , et ayant besoin d'argent, cède une partie de ses titres au gouvernement français contre 2000 MF, et tombe à 8% du capital, tandis que la CMB, à la suite de tous les apports précités, détient 92% .
Le gouvernement transfère à la CGE (nationalisée) les 20% d'Olivetti, à charge pour lui de n'en garder que ce qu'il faut pour une coopération sur les machines à écrire. Elle échouera, et CGE réduit sa participation à 5% . Bull, de son côté, passe divers accords de coopération, plus ou moins heureux.

De façon tout à fait claire, il n'y a plus de plan calcul, et la décision sera prise en 1984 de supprimer les commissions d'informatique, ou tout au moins les contraintes qu'elles imposaient. On revient alors au régime normal, selon lequel le

fournisseur choisi est le moins disant de ceux qui répondent au cahier des charges, y compris aux conditions de disponibilité, et dans ces conditions Bull n'a plus beaucoup de chances. A nouveau je suis en mesure de citer en exemple une installation dont j'ai été responsable, celle du CEDOCAR. Voir plus loin la rubrique des calculateurs de la Défense.

Autres constructeurs A partir de la mise en place du Plan Calcul, la Délégation à l' Informatique, puis après elle les représentants du Ministère de l' Industrie, s'efforcent par tous les moyens de soutenir les produits de la CII. Ce qui les gène est d'abord IBM, parce que les produits IBM sont bons, en tous cas clairement meilleurs que ceux de la CII au plan de la disponibilité et des services rendus, ce qui conduit beaucoup d'acheteurs à les préférer.

Facile à appliquer dans le domaine militaire, en abandonnant les produits de la Division Militaire (qui disparaît) au profit des machines intérimaires de la CAE (en pratique des machines américaines TRW), puis des premières réalisations du SCTI, la préférence nationale est plus difficile à imposer pour les matériels à caractéristiques civiles, car ils sont produits en France au moins en partie (Montpellier, Bordeaux, Corbeil) et distribués dans toute l' Europe, de sorte qu' IBM France est le premier exportateur français. Combattre IBM, c'est selon une expression un peu familière, "se tirer dans le pied".

Néanmoins, la politique autoritaire des commissions réussira à réduire à peu de choses la part d' IBM dans les administrations, gênant à la vérité assez peu IBM France dont les principaux clients sont les entreprises privées. Par contre, la CII n'offrant pas de grosse machine, la période 65 / 84 verra l'installation dans les administrations de nombreux ordinateurs d'autres constructeurs américains, essentiellement :

- des machines Univac pour toutes applications impliquant beaucoup d'exploitation à distance, en particulier les réservations (Air France, SNCF).
- des machines Control Data, et plus tard Cray, pour les scientifiques (EDF, ONERA, Universités). Dans ce domaine, la France sera d'ailleurs toujours en retard d'une machine, le gouvernement américain refusant systématiquement au CEA l'achat des derniers modèles dont il a besoin pour modéliser ses bombes atomiques.

Le colbertisme de l'Administration aura ainsi pour résultat que la France est, de tous ces pays du monde dans cette période, celui qui concentre la plus large part de son informatique dans de grosses machines, et cette part est à 100% américaine.

La situation de l'informatique en France au 1 / 1 / 74, qui nous est connue par les statistiques du COTTI, illustre la situation au moment où la CII a fait le plein de ses IRIS, et où l'Etat français s'apprête à torpiller la CII au profit de la CII / HB :

Répartition des équipements français

Constructeur	Nombre		%	Valeur (MF)	% 74	% 73
IBM	290	26	1175	37	40	
Honeywell Bull		182	16	344	11	12
Control Data	26	2	214	7	6	
Burroughs	30	3	119	4	4	
Univac	29	3	133	4	5	
Autres USA	143	13	85	3	2	

Total USA	700	63	2070	66	69	
CII	241	22	924	29	26	
Autres français			137	12	60	2	2
Autres européens			36	3	89	3	3
Total général	1114	100	3143	100	100	

Les besoins de l'industrie, qui à cette époque commence prudemment à automatiser ses chaînes, génèrent quelques machines 16 bits, assez petites pour ne pas exiger de contrôle des commissions. De cette époque datent la fusion de Mors avec Télémécanique, puis la création de la SEMS (calculateurs MAT01, puis T2000, puis Solar). L'absence d'informaticiens freinera ce genre de développements, qui resteront à la limite inférieure de la rentabilité, nécessitant finalement l'intervention de l' Etat, pour imposer des regroupements.
Dans un domaine voisin, au moins par la taille des entreprises concernées, le calculateur familial naît en France en 1972, avec le Micral de R2E. Malgré le grand dynamisme de son fondateur, cette société végètera pendant cinq ans, sans réellement intéresser les familles, non plus que les entreprises, et il faudra finalement lui trouver un repreneur, ce à quoi s'emploieront des pouvoirs publics toujours interventionnistes. Tout cela aboutira chez Bull, n'améliorant pas sa rentabilité déjà insuffisante.
Dans le domaine du petit calculateur de bureau, on peut citer le Campanule de Crouzet, ou l' Alvan 2000 de la CSEE, et pas mal d'autres, idées plus ou moins intéressantes qui ne trouveront cependant pas assez de clients pour vivre. Par contre, Intertechnique réussira avec une license américaine.
Reste la question des composants, clé de l'indépendance électronique, mais apparemment inaccessible faute de débouchés. Seule IBM en prend le risque, mais c'est une décision de la World Trade, et les fabrications de l'usine de Corbeil servent à l'ensemble des IBM européennes.
La SESCOSEM, devenue filiale de la seule Thomson, ne parvient pas à la rentabilité, malgré plusieurs plans composants qui arrivent tout au plus à créer des niches. Le fait est que les besoins français, tous industriels confondus, ne suffisent pas à faire vivre une chaîne de production, même dans la logique la plus utilisée, TTL. Et il y en a bien d'autres (I2L, ECL, NMOS, CMOS, etc...). Les constructeurs s'approvisionnent donc le plus souvent à l'étranger, USA ou Japon.
En plus des usines existantes, Thomson, Radiotechnique et EFCIS, le Ministère de l' Industrie laissera donc s'établir une usine Texas à Nice, une usine Motorola à Toulouse, etc... sans s'engager à en acheter les productions. Dans les années suivantes, le jeu du marché suffira à réduire cette diversité excessive.

A partir de 1981, les nationalisations ont subordonné toute l'industrie électronique à l' Etat, qui prend ses décisions par idéologie plutôt que sur la base d'études de marché. Les déficits permanents de Bull, périodiquement subventionné pour éviter les conséquences sociales d'une faillite, et l'évidente insuffisance en nombre d'informaticiens, conduisent les gouvernants à des investissements fort peu réfléchis et fort peu durables :

- 100 MF pour un Institut d' Informatique confié à J. J. Servan-Schreiber, qui échouera en trois ans dans son objectif d'intéresser le public, sans avoir rien produit.
- la décision d'équiper toutes les écoles avec 10000 machines bas de gamme commandées à la Thomson, 9000, MO5 et TO7, qui seront très peu utilisées parce qu'à l'époque les instituteurs ne sont absolument pas formés à l' Informatique. Les investissements informatiques de Thomson pendant cette période, comme la prise de participation dans une firme américaine pour produire le Micromega 32, ou l'achat de la license Corail à Convergent Technology, sont pour le moins hasardeux au plan économique.

A partir de 1985, l'invention du PC constitue un défi, et c'est une machine si modeste que beaucoup croient possible de se lancer dans cette voie, à commencer par la Thomson qui sort un Micromega 16 compatible, ou encore Leanord, Goupil ou Normerel. Même si leur produit reçoit un bon accueil, aucun ne parviendra à s'imposer, ni à trouver le financement nécessaire pour tenir.

En 1986, nous disposons d'une synthèse, préparée par le journal 01 Informatique pour fêter ses 20 ans. Voir ce document de 8 pages, plein d'histoires et de tableaux, dans la boite 158.
En mars 1993, la situation informatique de la France est la suivante, pour les dates 1 / 92 et 1 / 93 :

Grands systèmes, tous américains ou japonais : 4015 / 3990 CPU. La diminution lente est l'évolution naturelle pour les "mainframes".

Moyens systèmes, minis et stations : 201000 / 218000

Micros : 2,708 / 3,063 millions de PC

Postes de travail, micros et terminaux mêlés : 4,736 / 4,985 millions d'écrans

Imprimantes : 2,120 / 2,273 millions d'exemplaires tous types

Effectifs : stables avec un total de 145000 informaticiens (définition souhaitée)

Investissements et dépenses informatiques : 257 MdF en 92, prévus 263,5 MdF en 93, 273 en 94.

A la mort du Président Mitterand, les dénationalisations commencent. Toutes les sociétés nationalisées sont en ruines, pour des raisons diverses qui doivent beaucoup à la politique. Bull, toujours déficitaire malgré les efforts de présidents successifs qui ont tout essayé, y compris des participations américaines (Zenith, Packard-Bell) et des accords commerciaux avec IBM (Escala), est racheté à perte à la suite d'un tour de table comprenant des japonais, et poursuit la commercialisation de serveurs , d'origines diverses, toujours sans réussir à faire des bénéfices.
Il n'existe plus, dès lors, d'informatique française, et tous les besoins français sont satisfaits par des machines américaines, souvent produites en France il est vrai, du microprocesseur au plus gros serveur IBM ou japonais en passant par les PC et les stations de travail.

La France se console en remarquant que désormais le matériel est une fraction minoritaire du prix de l'informatique, et que les entreprises françaises de services (Cap-Sogeti, SESA) sont reconnues internatio-nalement et satisfont plus que nos besoins. Il faut cependant noter chez ces SSI, dans les dernières années du siècle, une tendance à la délocalisation vers des pays comme l' Inde, car rien n'est plus facile désormais que le travail informatique à distance : la France qui se plaint d'un chômage important souffre cependant toujours d'un grave déficit en informaticiens.

En matière de composants, il n'existe plus qu'un seul producteur français, ST Microelectronics, qui pratique une politique de niche puisque les produits de base (microprocesseurs 32 et 64 bits, mémoires) sont désormais réservés à un très petit nombre de producteurs américains ou asiatiques travaillant pour le monde entier. ST Micro réussit à tenir son rang , sans plus.

734 - La période héroïque : la SEA

L'histoire de la SEA se déroule en totalité dans la période précédant le Plan Calcul, et a donc été complètement traitée par P. Mounier-Kuhn dans sa thèse sur l' Histoire de l' Informatique. Puisque le texte préliminaire de cette thèse, et une partie du texte définitif, figurent dans la boite d'archives 158, il n'est pas nécessaire de le reprendre, sinon pour servir de référence temporelle à la documentation technique.

On y découvre , et c'est très exactement ce que j'ai ressenti au cours des onze années où je n'ai cessé d'être en relation avec cette entreprise, ses produits, ses hommes et son animateur, qu'elle a été le creuset intellectuel de l' informatique française. Malheureusement sa réussite industrielle n'a pas été à la hauteur de sa créativité, au point de décourager successivement la plupart de ses clients et quelques-uns de ses personnels ; ce que j'en dis, et qui parait sévère, résulte des impressions recueillies à l'époque à la SEA même et dans les milieux de l' Armement. PMK , avec un panorama plus large que le mien sur les réalisations de la société, semble lui trouver beaucoup d'excuses. Après coup, quand on passe en revue les trente-cinq années qui ont suivi sa disparition, et l'immense gaspillage du Plan Calcul, on partage cette opinion et on juge son rendement technique plutôt brillant.

François-Henri Raymond, FHR dans tout ce qui suit, sort en 1937 de l' Ecole supérieure d'Electricité pour faire son Service Militaire dans la Marine de 1938 à 1940, profite des années de guerre pour développer ses connaissances avec beaucoup d'éclectisme, et prendre divers contacts. En 1945, il entre chez GSP , important fabricant français de machines-outils, à Courbevoie, dans un poste d' état-major, puis en 1945 comme conseiller scientifique chez Sadir-Carpentier, une entreprise d'électronique. Le président l'envoie en mission aux USA pour élargir son horizon technique ; il rencontre Aiken à Harvard, visite le Radiation Laboratory du MIT et plusieurs autres, et il en revient avec notamment le rapport Von Neuman.
Raymond présente ses propositions au président, mais la majorité du capital vient de changer de mains, et il ne rencontre plus aucune compréhension ; il démissionne.

Il retourne chez GSP, et parvient à convaincre le Directeur de le soutenir auprès de son actionnaire principal, Gaz et Eaux. La SEA est fondée en 3 / 48, comme une SARL au modeste capital de 10 MAF, dont Raymond possède 7 % à titre personnel. Gaz et Eaux est l'actionnaire majoritaire, 65 % environ avec les parts de GSP , et nomme le président J. Subra, X25, ESE 29. Raymond est Directeur et le restera jusqu'à la disparition de la société, en 1968. La SEA deviendra société anonyme en 1950.
Dans le cadre du plan Calcul, FHR est brièvement conseiller auprès du Directeur de la CII, mais c'est pour constater qu'il n'est pas le bienvenu. Il entrera à la Thomson en 1969 comme Directeur de l' Informatique, une situation qui lui laisse beaucoup de loisir, dans une société qui ne s'intéresse que très peu à cette discipline. Il en profitera pour consacrer une large part de son temps à des conférences et à des publications, ainsi qu'à la politique nationale de la recherche scientifique, dans le cadre

de comités du CNRS, de la DGRST et du Plan. Il sera en général respecté, jamais écouté, et n'aura aucune responsabilité dans les constants échecs de la politique informatique française.

L'histoire de la SEA sous la direction de Raymond est celle d'un conflit permanent entre une créativité foisonnante et les exigences économiques, même si les actionnaires successifs se montrent très compréhensifs. La SEA ne distribue pas de dividende, réinvestit tous ses bénéfices, et doit sans cesse réactualiser son capital, passant à deux reprises assez près du dépôt de bilan. Au moment de son absorption dans la CII, son capital de 26 MF était principalement entre les mains du Groupe Schneider, et son chiffre d'affaires s'élevait à 45 MF environ, avec un effectif de l'ordre de 800 personnes.
On renvoie à PMK pour l'étude de ces péripéties. Ce qui suit est consacré uniquement aux réalisations techniques, ainsi qu'à leurs motivations. Il ne sera pas question des téléphones autogénérateurs, malgré leur généralisation à bord des navires, ni des moteurs imprimés Servalco, qui ont donné lieu à des brevets mondiaux et à des productions en série dans 4 pays ; les calculateurs sont notre seul sujet.

Calculateurs analogiques Même si FHR est persuadé de l'avenir du calcul numérique, il est conscient de l'impossibilité d'en construire en 1948, faute de technologie aussi bien que de client. Le calcul analogique, par contre, est bien perçu par les scientifiques et par les militaires qui les soutiennent, notamment au Ministère de l' Air.
C'est sur un contrat Air qu'est réalisé, en 1950, le premier calculateur analogique, OME 12, qui devient le premier équipement d'un "Laboratoire de Calcul Electronique", exploité pour le compte du Ministère par des ingénieurs SEA. La technique retenue est celle des amplificateurs à courant continu, avec au départ des multiplieurs à servomécanismes.
Cette première réussite pouvant être montrée, la technique SEA essaime dans les ministères militaires, atteignant la production en série avec les amplificateurs 3ALD2 (gain statique 8.106) à alimentation séparée, et les amplificateurs 3ATC3 autonomes (gain statique 8.105), tous deux du type à chopper. Les trois armes achètent des simulateurs pour leurs centres d'études d'engins spéciaux.

C'est ainsi que pour les besoins de l'étude des missiles sol / air Maruca, puis Masurca, l' ICGM Peyrat, chef des études ES à Ruelle (Charente), me chargera en 1953 de construire le simulateur Triton (170 amplis 3ALD2, et beaucoup d'autres composants). Voir à ce sujet diverses publications, interne à la Marine ou externes à finalité plus publicitaire, en boite 158.
En service en 1954, cette machine restera en service, moyennant de nombreuses extensions, jusqu'en 1967, pour être remplacée par un calculateur hybride Beckman Ease 2000 + machine spéciale CSF.

Il y aura de même un ensemble Mistral pour le STAé, installé à la SEA même, et exploité par elle pour le compte de l' Air : achat 182 MAF en deux contrats) et ...
..... un SABA (Simulateur Aérodynamique et Balistique de l' Armement) de 120 amplis pour le LRBA de Vernon. Ce dernier est original en ce qu'il ne cessera d'évoluer, recevant un noyau numérique à 800 KHz, programmé par tableaux, puis un tambour magnétique. Au total, près de 700 MAF en 5 ans.

Vers 1955, ce succès attire les imitateurs, qu'il s'agisse d'études françaises indépendantes, comme les Djinn de Derveaux, le Delta 600 de Labinal, ou divers produits de Turk, SINTRA, SACM, ou d'importations anglaises (Solartron) ou américaines (EAI). Tout en poursuivant une production à la demande de ses matériels de grande précision pour ses clients militaires (OME 15, CREA) la SEA réalise des ensembles modulaires d'un prix plus abordable et de moindres dimensions, qui auront un grand succès civil : OME L2, OME P2 (1954) à tubes, OME R à transistors (1959), NADAC 20 (1961), NADAC 100 (1962). Elle aborde en 1965 le calcul hybride avec des prototypes NADAC 200 et NADAC 50, qui disparaitront avec la société avant commercialisation.
Ces calculateurs analogiques, réalisés par une équipe très modeste, vendus à près de 200 exemplaires pour les divers modèles entre 1955 et 1967, largement exportés, ont fait durablement de la SEA le premier spécialiste français du calculateur analogique et contribué utilement à la croissance de la société avec un CA cumulé de l'ordre de 100 MF.

Moins brillante est l'activité de la SEA en matière de simulateurs de vol pour la formation des pilotes, entreprise en 1956 avec la commande de deux simulateurs de chasseur Vautour (Tours 1960, Bordeaux 1962, 6,7 MF), poursuivie en 1960 avec un simulateur Caravelle. Le non respect des délais, une maladie constante de la SEA due à l'optimisme de FHR, mettra fin à ces premiers succès.
En 1962, SEA alliée à l'américain Link obtiendra encore la commande de trois simulateurs de Bréguet Atlantic , après quoi c'est LMT associée à l'anglais Redifon qui deviendra le spécialiste des simulateurs en gagnant le contrat Concorde.

Fizeaugraphe est une commande du STTA, calculateur spécialisé pour l'exploitation numérique de signaux radar, ce qu'on appellera peu après un "extracteur". Raymond n'est probablement pas au fait des travaux de Burroughs pour le SAGE, et il doit inventer. Le Fizeaugraphe lit son programme sur un disque de verre au moyen d'une cellule photoélectrique. Mais ce calculateur, dont la logique est réalisée avec des tubes, manquait gravement de fiabilité : Raymond renonce donc aux logiques à tubes.

CUBA est la Calculatrice Universelle Binaire de l' Armement, le premier contact de la SEA avec la DEFA, où l'interlocuteur est l' ICA Naslin. Naslin est tout à fait conscient du caractère expérimental de l'opération, initiée en 1951, à l'occasion de laquelle la SEA fait ses premiers essais .

La première décision concerne la mémoire. Informé des essais américains, Raymond rejette les tubes de Williams et autres Selectrons de Von Neuman comme fragiles et peu fiables, néglige les lignes à retard à mercure (sans qu'on sache pourquoi : il n'en a parlé ni à PMK ni à moi) , et jette son dévolu sur les tores magnétiques , convaincu par une discussion avec Rajchman aux RCA Labs de Princeton. Il entreprend immédiatement de convaincre RTC (Radiotechnique-COPRIM), la filiale technologique de Philips en France (à Evreux), mais rien ne sera prêt avant des années. Il est également acquis, depuis une visite chez Bell Anvers en 1949, à l'idée des tambours magnétiques, et la SEA y travaille depuis lors, mais ce n'est pas prêt non plus. Pour CUBA, par conséquent, on achètera un tambour Ferranti.

Pour le choix de la logique, l' expérience du Fizeaugraphe suggère de réduire autant que possible l'emploi des tubes. Raymond choisit la solution inventée par Alexander pour la SEAC du NBS, où les tubes ne servent que de règénérateurs pour

une logique entièrement réalisée avec des diodes à cristal (Ge). Cependant, à la différence d' Alexander, et pour exploiter directement les informations du tambour, il choisit une organisation série, qui limite considérablement les frais de circuits.

Le répertoire est tout à fait modeste, mais l'architecture est compliquée par le désir de disposer d'une mémoire plus rapide que le tambour : en l'occurrence des lignes à retard électriques, qui deviendront une spécialité de la SEA, et qui d'ailleurs ne seront pas toutes installées. La mise au point sera extrêmement longue, à un point caricatural : quand je suis arrivé au LCA en 1965, on en parlait encore avec un peu d'amertume, et l'opinion était clairement que la SEA n'était pas un constructeur sérieux.

Je suis d'accord avec PMK que la SEA a fait là, dans les plus mauvaises conditions, l'apprentissage du métier de fabricant, où elle avait tout à apprendre : choix, sélection, contrôle des composants, méthodes de soudure, disposition des sous-ensembles pour éviter les interférences et réduire les délais de propagation et les échauffements, etc... Il semble tout de même que la méthode de travail aurait pu être essayée sur des sou-ensembles avant de passer au montage d'ensemble.

CUBA a finalement été recettée et mise en service en 1956, avec un MTBF désolant d'une dizaine d'heures. Elle a été abandonnée peu après, le temps d'en expérimenter la programmation. Naslin ne jettera pas d'anathème sur la SEA à la suite de cette expérience, et la DEFA aura d'autres machines SEA à Vernon, SABA, puis une variante de Dorothée.

CAB 1011 Les premiers tores de Radiotechnique parviennent à la SEA pour ses essais, et par la suite le fournisseur acceptera de fabriquer directement des plans de mémoire sur spécification. L'étude SEA de tambour aboutit (à la fréquence plutôt faible de 100 KHz), et l'expérience de CUBA a permi de valider les lignes à retard électriques. La parution en Angleterre du livre de Wilkes sur la programmation de l' EDSAC est pour FHR un déclencheur, il sait maintenant ce qu'il veut faire.

Commandée par la Présidence du Conseil, mais en réalité utilisée par le SDECE pour faire de la cryptographie, la Calculatrice Arithmétique Binaire CAB 1011, première machine electronique française à fonctionner, est logiquement une copie de l' EDSAC, avec la technologie SEA inspirée de SEAC. Faute d'expérience, les programmeurs adoptent, pour cette machine et pour CUBA, exactement les ordres initiaux anglais. Cela fait gagner du temps même si ce n'est pas optimal. Voir fiche.

CAB 2022 Avec cette machine, FHR entreprend de réaliser un produit commercialisable, toujours assez proche de l' EDSAC mais avec de nombreuses idées originales. Les principes suivants caractérisent les quelques machines qui vont suivre :

- la mémoire principale est un tambour, adressable par mot. La longueur n du mot est un choix du client, fonction de son application. Cette longueur doit cependant contenir au minimum les bits nécessaires pour adresser toute la mémoire, et pour loger tous les codes du répertoire.
- si le mot est plus long que le minimum, les bits supplémentaires de l'instruction permettront la commande de dispositifs nouveaux. L'imagination de FHR trouvera sans difficulté des usages au fur et à mesure que le mot s'allongera (paramètre, indexation, etc...).

- une mémoire à tores reçoit les données les plus utilisées qu'elle peut délivrer avec un délai bien plus court que la mémoire principale. Les adresses correspondantes sont les plus petites du domaine d'adressage, enlevées au tambour. Les adresses correspondantes du tambour servent de bootstrap (programme de démarrage à froid) sur pression d'une clé.
- une seconde mémoire à tores joue le rôle d'un cache d'instruction, bien que le mot n'existe pas encore. Son chargement depuis le tambour est automatique, par tranches d'une demi-piste.

Autre disposition spécifique du bloc de commande : il existe une opération symbolisée (codes J et W) permettant une extension très libre du répertoire. Il n'existe pas d'interruption.

- l'organisation du bloc de calcul comprend essentiellement deux accumulateurs, qui peuvent être placés bout à bout pour la multiplication et la division, et plus généralement tous les décalages. Il s'y ajoute un compteur et un registre, ce dernier simple mémoire auxiliaire sans opérateur.

On notera que ce bloc de calcul représente le minimum nécessaire pour que le répertoire puisse prendre en compte les quatre opérations sans perte d'information sur les nombres entiers signés de 0 à 2n-1.

Dans le CAB 2022, n = 22, ce qui veut dire que le cycle mineur de la machine correspond à la circulation de 23 bits (soit 230 µs). Le "bit de garde" permet aux mots successifs de ne pas se téléscoper lors des décalages longs. Cette valeur de n permet un tambour de 8192 mots, un répertoire de 32 ordres (en fait il n'en existe que 26), un seul registre d'index (le totalisateur B, par tradition britannique) , un indice paramètre ; il reste un bit utilisé par les seuls ordres initiaux pour décider si une instruction est absolue ou translatable, une disposition contestable.

Nous avons la chance de disposer d'un schéma original de 1955, qui décrit d'un seul coup toute la machine. Ce genre de chose n'est possible qu'à cause de la simplicité de l'architecture et de la circulation série des mots, nombres ou instructions.

Deux CAB 2022 seront construits, pour la DEFA Puteaux et pour le Laboratoire de Calcul du STAé, en fait installé à la SEA même (Courbevoie) et exploité par des personnels SEA ; la référence à la MATRA vient de ce que l'objet de l'étude est un missile étudié pour le STAé par cette société.

CAB 2124 Cette deuxième génération de machines (CAB 2100) reconduit les principes des CAB 2000 avec une addition très importante : le redoublement du bit de signe permet désormais de détecter directement les débordements arithmétiques (résultats supérieurs au maximum 2n - 1) sans perte d'information. Le mot de 25 bits comprend donc 22 bits de fraction, un bit de signe redoublé, et un bit de garde. Pour la SEA, cette addition qui n'est pas mineure et qui sera reconduite partout n'est pas la nouveauté la plus importante ; la machine peut désormais gérer des bandes magnétiques (des Potter 901 d'importation dans cette réalisation particulière) et une imprimante, qui est ici un Numérographe, fonctionnant par photographie d'un écran de tube cathodique.

Il n'existera qu'une seule CAB 2124, construite pour Monsavon-L'Oréal, et d'ailleurs détruite au bout d'un an par un incendie accidentel, imputable à une confiance excessive du client qui laissait la machine tourner sans surveillance pendant la nuit.

CAB 2200 Cette architecture devait prendre la suite des 2100 dont elle modifiait subtilement le bloc de commande. Elle ne donna lieu à aucune réalisation, FHR ayant préféré privilégier l'architecture CAB 3000, en fait contemporaine.
Les particularités qui différencient les 2200 des 2100 sont :

- apparition d'un bit µ qui signifie "variante" . Une partie des codes du répertoire peuvent être ainsi variantés. Certaines variantes sont tout à fait mineures, d'autres fondamentales. Ainsi , dans l'opération de rupture de séquence inconditionnelle, µ fixe pour la suite la mémoire origine des instructions, tambour ou tores. Les auteurs semblent avoir renoncé au cache automatique, au profit de transferts-bloc explicites ; FHR expliquait que les programmeurs soucieux d'efficacité préféraient placer eux-mêmes cette opération à l'endroit où elle coûterait le minimum de temps de suspension de calcul, plutôt que de laisser faire un dispositif automatique, mais pas nécessairement optimal.
- passage de 2 à 4 totalisateurs, 0, 1 et 2 de un mot, 3 étant le registre long 1 + 2. La forme des instructions devient alors du type "1,5 adresse", ce qui rend le répertoire plus orthogonal.
- une opération spécifique des entrées/sorties, manquant encore de généralité.

CAB 3000 Cette architecture légèrement différente des 2000 est apparue à l'occasion de deux contrats du STAé, relatifs à des applications temps réel. L'IPA Pellegrin, retour d'une mission aux USA où il avait approfondi les questions d'automatisme, souhaitait expérimenter l'emploi d'ordinateurs dans des boucles d'asservissement dont la bande passante était compatible avec les règles démontrées par l'américain Claude Shannon, des Bell Labs.
Les deux problèmes sélectionnés étaient :

- un guidage d'interception de deux chasseurs vers un bombardier ennemi (CAB 3018).
- un guidage de missile exigeant un échantillonnage à 20 points/s (CAB 3118).

Pour la SEA, les nouveautés concernaient l'apparition de codeurs et décodeurs parmi les périphériques, avec emploi du code Gray, et l'installation des machines dans des semi-remorques appelées à se déplacer. Donc, un problème de fiabilité, même s'il n'était pas question de calculer en roulant.
Pour augmenter la bande passante, on avait limité les mots à 18 bits (plus deux bits de garde), ce qui laissait une précision suffisante aux calculs. Il en résultait que les adresses devaient être courtes, de sorte que le tambour, qui subsistait pour pouvoir stocker les programmes, n'était plus la mémoire principale, remplacé dans ce rôle par une mémoire à tores de 512 mots.
L'architecture du bloc de calcul, toujours limité à quatre registres totalisateurs, différait de celle des 2000 sur deux points : une approche orthogonale des opérations sur un mot, arithmétiques et logiques ; et un multiplicateur parallèle / série, beaucoup plus coûteux que celui des 2000, mais beaucoup plus rapide.
Ici encore, nous disposons de plans originaux datant de 1955, montrant toute la logique commune aux deux machines, qui ne différaient en réalité que par leurs organes d'accès.

La réalisation très lente (un an et demi de retard), est probablement imputable aux deux problèmes nouveaux : emploi de codeurs, implantations sur véhicules avec échauffement et accès difficile. Elle semble avoir découragé le STAé pour des années.

Les deux machines livrées seront brièvement confrontées à des problèmes dépassés, et finalement utilisées comme calculatrices universelles, usage pour lequel leur mot de 18 bits était un peu court.

CAB 3030 Destinée au Comptoir des Produits Sidérurgiques, elle peut être proposée en version scientifique, avec multiplieur rapide et même racine carrée, ou en version gestion qui se contente d'un multiplieur série et d'une racine programmée comme opération symbolisée.
Le mot de 30 bits + deux de garde laisse énormément de place aux adresses tambour (16384 mots) et à la mémoire à tores qui pourrait se développer bien au delà de ses 1024 mots. Cette dernière mémoire est principale, et rechargeable par des transferts-bloc du tambour qui peuvent être soit programmés soit automatiques : pour ces derniers, on a mis en place un jeu de 8 registres associatifs qui font de ce dispositif une v
ritable mémoire virtuelle, mais FHR n'a pas perçu les développements de cette conception, parce qu'il aurait fallu imaginer des mémoires de travail beaucoup plus grandes, alors irréalistes. Au contraire, il m'a expliqué que ce dispositif pour paresseux ne serait sans doute pas utilisé par les bons programmeurs, soucieux d'optimisation.

La grande longueur du mot permet l'introduction de nombreux indices, et en particulier un bit V (pour Vérification) permettant de subordonner l'exécution normale de l'instruction à une clef du pupitre, qui peut la remplacer par une émulation. La finalité est la maintenance, matériel et logiciel.
On voit également apparaitre le bit F (pour virgule Flottante), qui provoque le comportement d'une opération symbolisée , mais après application de l'adressage le plus général.

Comme l'architecture était manifestement celle d'une machine scientifique, alors que l'application du client concernait la gestion, la machine était quelque peu gaspillée. La SEA, consciente de ce décalage, propose en juillet 1958 des calculateurs complémentaires pour bandes, coordinateur et trieuse ; cette offre ne sera pas suivie, mais elle reparaîtra quand FHR passera vraiment à la gestion (CABAN).

CAB 3026 Cette machine est commandée par l' INSEE, Institut National de Statistique, qui prècise dans son contrat son besoin de compatibilité avec les cartes perforées. Un convertisseur de cartes en bandes magnétiques fait donc partie de la fourniture, et les dérouleurs de bandes sont des Potter importés. La machine est présentée en recette en 1959 avec un gros retard, imputable largement au convertisseur, et si l'electronique fonctionne convenablement, le convertisseur et les bandes sont rejetés.
L' INSEE, d'autant plus mécontent qu'il a un recensement en retard, refuse la machine et le paiement du solde (49,7 MF), se bornant à ne pas réclamer l'acompte (88 MF) . Désormais, l' INSEE achète IBM.

La SEA se retrouve avec un gros problème de trésorerie, au point, selon les déclarations de son président, de devoir envisager un dépot de bilan si elle ne trouvait pas de nouveaux capitaux. L'arrivée de Schneider résolut ce problème, mais la machine invendable encombra longuement les locaux de Courbevoie.
L'accord établit des relations avec la filiale Le Matériel Electrique Schneider - Westinghouse (SW dans ce qui suit), qui produit des automatismes sous license Westinghouse, et va pouvoir assumer des fabrications pour le compte de SEA.

CAB 500 La fiabilité insuffisante des tubes justifiait la recherche d'autres technologies. En 1956, le transistor était prometteur, mais rien de plus. La SEA, comme beaucoup d'autres, décide d'examiner les solutions magnétiques, lentes à coup sûr, mais a priori extrèmement robustes : elle invente le Symmag, un élément logique utilisant un gros tore à bobinages multiples, facile à produire en tant que composant par des ouvriers non spécialisés.

Le CAB 500 utilise des mots de 32 bits plus parité distribués sur un tambour, avec 16 registres dans une petite mémoire à tores, et un répertoire léger comprenant un bit F d'opération symbolisée . Chacune des opérations avec F appelle un programme qui occupe une piste de tambour, ce qui permet de doter la machine d'un répertoire riche, bien exploité par un logiciel PAF (Programmation Automatique des Formules). Un simple flexowriter donne accès à tous les aspects de cette machine de la taille d'un bureau. Succès immédiat, justifiant de changer les méthodes de production. Voir fiche.

La production du CAB 500 est réalisée chez Jeumont-Schneider (ex SW) à Puteaux en utilisant diverses sous-traitances. La commercialisation est confiée à une filiale commune de SEA et SW, la SEPSEA, dirigée par P. Edrom (X42). L'un des objectifs d' Edrom, qui fréquente FHR à la SEA comme responsable commercial depuis la fondation, et que je voyais souvent, est d'empècher l'introduction de modifications, fussent elles géniales, avant l'amortissement de la série en cours.
Il n'y aura donc que deux variantes : la 502 à tambour de 32768 mots (1962), et la CAPRI, visant le contrôle industriel. Une 600, utilisant une boucle magnétique comme périphérique de gestion, sera réalisée (photo) mais non suivie.

A partir de 1963, un accord de commercialisation avec Bull négocié au niveau du PDG de la SEA se traduit en réalité par des effets très négatifs sur les ventes, les commerciaux de Bull connaissant mal la clientèle scientifique. Edrom quitte la SEPSEA pour aller à la CGE fonder la filiale CECIS.
Au total, la CAB 500 sera construite et vendue à une centaine d'exemplaires, dont 12 exportées. J'ai rencontré en 1980 à Pékin la machine vendue à la Chine. La license a été vendue à une société japonaise, Yasukawa Electric Co, et une petite filiale commune créée en 1960, qui rapportera quelques dividendes.

La technologie des Symmags a été reproduite à la main par tous les personnels de secrètariat de la faculté des sciences de Toulouse et utilisée pour la construction de la machine CAT de cette université.

CABAN ou SEA 3900 Deux des machines de la SEA, CAB 2124 et CAB 3030, ont été consacrées à des applications de gestion, bien que leur architecture soit plutôt scientifique. FHR considérait la gestion comme une application normale des ordinateurs, et dès que le transistor est arrivé à une maturité suffisante, il entreprend l'étude d'une machine appropriée. Il avait sur l'organisation de telles machines des idées arrètées, qu'il m'a exposées lors d'un de mes passages à Courbevoie.
Elles étaient basées sur l'emploi des bandes magnétiques, qu'il estimait devoir travailler avec un code à 7 bits, nécessaire et suffisant. La saisie directe sur bandes par des machines du genre Mohawk lui paraissait une solution supérieure à celle des cartes perforées, et il estimait que le télétraitement pouvait se faire à travers la bande perforée, suivie de conversion bande perforée / bande magnétique. Il estimait que la

plus grande part des manipulations de bandes ne justifiaient pas la complexité d'un ordinateur universel, et croyait donc à l'intérêt de coordinateurs à programme cablé pour les conversions et les opérations de tri et fusion, malgré l'echec des tentatives de ce genre chez Underwood (Elecom 125) et chez RCA (Bizmac).

On peut opposer à ces conceptions les arguments suivants :

a) la suppression des machines à cartes perforées lui fermait la clientèle de toutes les entreprises utilisant la mécanographie, du fait du conservatisme naturel des personnels d'atelier. C'est un autre aspect de l'erreur commise un peu plus tard par Honeywell avec sa série 200 et son programme Liberator.

b) la bande à 7 bits avait le grave inconvénient de ne pas exister, soit que le code ne contienne pas de parité latérale et soit alors incompatible avec celui des dérouleurs 7 pistes du commerce, soit qu'on prévoie une telle parité et qu'il faille alors un dérouleur 8 pistes à créer. FHR seul, et probablement même toute l'industrie française si elle avait été unanime sur ce point n'auraient pu imposer une telle norme.

c) les économies supposées des coordinateurs sont une fiction : il est plus avantageux de produire en grande série un ordinateur légèrement surabondant que de fabriquer en plus petit nombre un ordinateur et un coordinateur. Il est vrai que même IBM n'imaginait pas qu'elle allait construire plus de 10000 * 1401 et près de 40000 * 14XX, avec les périphériques correspondants.

d) la représentation interne d'un caractère par 7 bits aggraverait l'opposition entre les architectures de machines scientifiques et de machines de gestion, ou introduirait des complications logiques sérieuses dans les machines essayant de concilier les deux applications (exemple des GE 600).

e) a posteriori et au vu de l' évolution de l'informatique, cet argument un peu vague est devenu essentiel lorsque l'informatique a du s'étendre à tous les alphabets du monde, et que les machines polyvalentes sont devenues la règle, avec en outre une compatibilité au sein d'une gamme.

Ne connaissant rien à la gestion et n'étant pas prophète, je n'ai réagi qu'à b) et d) sur le moment, sans d'ailleurs convaincre. FHR a pu croire qu'il avait gagné lorsque en 1963 fut normalisé le code ASCII à 7 bits, mais ce code n'a pratiquement jamais été utilisé en interne.

En ce qui concerne les dérouleurs, FHR n'a pas pris le risque, puisque il a fait réaliser par la Compagnie des Compteurs des dérouleurs compatibles avec la norme 7 bits, cad utilisant un code à 6 bits.

L'argument c) est peut-être vrai, mais il n'a guère joué, le nombre des coordinateurs produits et vendus restant très faible. Je pense donc que la véritable explication de la disproportion des ventes de CABAN et de 1401 rèside principalement dans l'argument a), l'effet IBM (d, e) ne se manifestant qu' à partir de 1965. De façon plus banale, il faut aussi invoquer la prudence des clients, car la SEA était peu ou pas connue, et IBM en plein succès depuis plusieurs années.

La SEA conçoit son calculateur de gestion en liaison avec le Crédit Lyonnais, son premier client, et en établit la production dans une usine des Andelys, transmise par Bull à la suite des accords de 1963. La commercialisation est confiée à la SEPSEA, mais les ventes ne se développent que très lentement (10 machines livrées au 1 / 1 / 64, 5 en commande).

La SEA identifie quelques améliorations possibles, définissant un 3900 B meilleur, acceptant les cartes perforées, mais pas tout à fait compatible (1963) : le Crédit Lyonnais les refuse, considérant la compatibilité absolue comme plus importante que l'accroissement des performances, et il faut lui fabriquer des 3900 C, qui corrigent les défauts des A en respectant cette compatibilité, et qu'on pourra aisément transformer en B sur demande. Il y aura ensuite un 4000 qui reprend les caractéristiques du B en changeant le design.

D'après un document CII, les installations au 1 / 1 / 68 comprenaient 26 * 3900 et 11 * 4000, auxquelles il fallait ajouter quelques exportations (Tchécoslovaquie, Chine, Cuba).

Dorothée développement numérique

Vers 1956, le LRBA s'interroge sur la suite à donner à SABA, quelque peu hétéroclite d'un simulateur initialement analogique. Raymond propose l'idée d'une machine à opérateurs multiples et simultanés, qui est d'abord rejetée, puis envisagée comme une nouvelle étude indépendante de simulateur hybride. Brodin (X32, Docteur en physique), responsable des simulateurs de Vernon, deviendra conseiller à la SEA pour cette affaire.
Raymond m'en parle en 1956, me convainct à mon tour, et j'obtiens de mes autorités, le groupe Engins Spéciaux du STCAN (ICGM Contensou), l'autorisation d' approfondir le contact. Sans doute le fait que Vernon était aussi sur les rangs a-t'il joué dans la décision. Les deux organismes s'accordent pour financer une étude de définition.
Le concept Dorothée porte essentiellement sur la réalisation d'opérateurs indépendants, chacun capable d'exécuter à chaque cycle élémentaire une opération spécifique (à 1, 2 ou 3 opérandes selon les cas) pour délivrer un (ou deux) résultats. Des "barres de données" (bus en jargon américain) en nombre suffisant permettent d'approvisionner simultanément tous les opérandes et d'évacuer les résultats.
Au plan économique, le recours à l'organisation dynamique série, spécialité de la SEA depuis CUBA, maintient très bas le prix des opérateurs et permet d'en multiplier le nombre et la variété. Le mécanisme de commande, qui implique une mémoire rapide (à tores), par nature à accès parallèle, pour chacun des bus, est plus coûteux. Au total, le projet SEA, extrèmement modulaire, permet de définir une machine maximale à 16 opérateurs (32 entrées, 16 sorties) et 8 bus, mais toutes les combinaisons moindres ont un sens ; le cycle mineur, qui est le temps de traversée d'un opérateur, est fixé à 12,5 µs (mot de 24 bits + garde, horloge 2 MHz), les mémoires ayant un cycle de 6,25 µs. Une machine complète à 8 bus pourrait théoriquement exécuter 640000 transferts par seconde, si on était capable de définir 8 actions simultanées et significatives pour chaque cycle. En réalité, les deux clients se limiteront à 4 bus, soit 320000 transferts par seconde, et il ne sera pas facile de trouver quatre transferts utiles exécutables par cycle.
Le premier projet envisageait l' emploi d'une technologie à tubes subminiatures, qui ne souleva aucun enthousiasme chez les clients. FHR accepta - sans doute le souhaitait-il lui-même - de passer aux transistors, au prix d'une rallonge de délais, et c'est finalement cette formule qui fut retenue et permit à chacun des clients de signer, début 59, un contrat de réalisation prévoyant livraison en 1960 d'une machine personnalisée. Il y eut d'importants retards.

La machine de Ruelle, la seule réellement baptisée Dorothée, comprenait 4 bus, 11 opérateurs, une mémoire de données de 256 mots, un sélecteur d'entrées/sorties,

une mémoire de programme de 1024 mots pour les bus 4 et 5 permanents, une mémoire de programme auxiliaire de 256 mots pour les bus 6 et 7, avec deux compteurs ordinaux indépendants.
Un mode de programmation "ordres initiaux" permettait d'accèder à tous les opérateurs, toutes les mémoires et tous les accès , à travers les bus 4 et 5, au rythme soutenu de 40 Kops, pour charger les mémoires de programme à partir d'un flexowriter ou de bandes perforées. Une mémoire morte à résistances de 1120 ordres, très coûteuse, était prèvue pour loger ces ordres.

Pendant que la SEA travaillait, j'abordais pour mon compte la rèdaction des ordres initiaux en définissant la syntaxe qui me paraissait la plus commode, mais je fus incapable de comprimer ma rédaction en dessous de 1250 ordres. Puis je reçus de la SEA la version préparée par l'équipe d'études, qui respectait strictement la limite, mais me parut tout à fait impratique et incomplète.
Muni de mon oeuvre, je rendis donc visite à FHR pour lui demander s'il pouvait accepter ma version, malgré sa longueur excessive. Et, signe remarquable de l'excellente ambiance de travail dans laquelle se déroulait l'étude, Raymond accepta immédiatement de porter la mémoire morte à 1680 mots (3 modules au lieu de 2), et sans demander de rallonge au contrat.

Fin 61, je procédai à la recette à Courbevoie, puis la machine fut livrée à Ruelle et installée dans un bâtiment spécialement aménagé à proximité de Triton, avec lequel elle pouvait communiquer à travers 13 codeurs de tension, 14 multiplieurs mixtes (produit analogique d'une sortie numérique par une tension analogique), 5 entrées binaires et 5 sorties logiques par relais. Les essais commencèrent, pour rèvéler très vite que si la machine était fiable, son exploitation était très difficile.

Le problème résidait dans une erreur de principe de FHR : conçue pour être un simulateur, Dorothée changerait rarement de programme, et l'incommodité de la programmation n'aurait que peu d'inconvénient. Faux à la base, ce postulat était d'autant plus génant que j'avais bien l'intention d'utiliser Dorothée comme une machine universelle, mais que je devais me débrouiller pour faire tenir mes programmes dans un maximum de 1280 ordres du format "simulation".
Il y eut donc une longue période, pas du tout prévue, pendant laquelle tout l'effort du groupe Simulation de Ruelle porta sur la rédaction de programmes. Je me chargeai du plus difficile, un traducteur trois passes de plus de 3000 ordres destiné à convertir un énoncé graphique, de style CSSL, en programme "simulation" optimisé pour le temps réel et tenant dans 1280 ordres. Faute d'une mémoire auxiliaire, chaque passe comprenait la lecture sur bande perforée du programme de l'étape, la relecture pour vérification du chargement effectif, puis la lecture de la bande perforée des données de l'étape, l'exécution proprement dite du travail d'étape, et la perforation d'une bande de résultat d'étape ; il était rare que les trois passes s'exécutent sans aucun incident, et finalement la vitesse apparente de la machine pour ce travail de préparation était celle du lecteur de bande, ou pire celle de la perforatrice, toutes les durées de calcul apparaissant négligeables.
Pour le reste, je disposai de scientifiques du contingent, recrutés parmi mes élèves de Toulouse, plutôt satisfaits de ne pas faire la guerre en Algérie . Ils ont rédigé des outils généraux de programmation scientifique, en particulier un interprèteur de virgule flottante double précision (48 bits), un DDA en temps réel, et des séquences représentant des fonctions de transfert de complexité arbitraire pour la simulation.

Le lecteur curieux trouvera en boites 159 et 160 les manuels de tous ces programmes, avec la liste des ordres et les consignes de mise en oeuvre.

A l'issue de ces longs travaux de servitude, et Dorothée devenue utilisable, je demandai à FHR s'il acceptait de réaliser toute une série de modifications, comprenant :

- un tambour magnétique destiné à stocker tous les programmes.
- une mémoire pour recevoir du tambour des programmes de service quelconques rèdigés en mode ordres initiaux, et exécutables dans ce mode.
- un agrandissement de la mémoire de données.
- divers nouveaux opérateurs destinés à faciliter la programmation.

à charge pour moi de programmer tout ce matériel. Raymond avait accepté et le contrat était en cours de rédaction lorsque je fus autoritairement muté à Paris pour m'occuper des calculateurs des SNLE. Et mon successeur à Ruelle, un pur mathématicien, laissa tomber ces additions qui ne l'intéressaient pas. Dorothée sera remplacée en 1971 par un CII 10070, un vrai calculateur universel cette fois.

La machine de Vernon, initialement très semblable à celle de Ruelle, a fait l'objet, pratiquement dès son installation, d'une refonte considérable qui est mentionnée dans la fiche. Elle ne vise pas à faire de Dorothée une machine universelle, mais simplement à faciliter l'exploitation en mode "simulation".

CINA En 1964, la SEA présente au SICOB un Calculateur Industriel Numérique d 'Automatisme (CINA), construit autour d'un tambour, pour reprendre pied sur le marché du contrôle de processus. Mais il y a désormais beaucoup de concurrents, par exemple CAE, accessoirement SETI, mais surtout au sein même du groupe Schneider, la CERCI, Compagnie d' Etudes et de Réalisations de Cybernétique Industrielle, créée en 1962 et dirigée par Sahut d'Izarn (X55). La CERCI a développé ses propres calculateurs d'automatisme, le PSP 77 à tores et le PSP 100 qui contient un tambour SEA. Le CINA sera réalisé en 4 exemplaires, puis abandonné. Voir fiche.

CAB 1500 En 1964 également, FHR entreprend de définir une deuxième génération de calculateurs, organisée en gamme à l'image de ce qu' IBM vient de définir avec les 360. La technologie est à base de transistors, organisés en montages hybrides, cad combinant des transistors discrets avec des circuits passifs imprimés sur substrat céramique. L'architecture est du type à pile, pour faciliter l'utilisation de langages de programmation du type context free, ainsi que l'enchaînement des tâches dans un environnement à priorités multiples. Ces idées, qu'on retrouvera chez ICL et chez Burroughs, sont à la mode dans la recherche informatique, mais peu connues en France ; Raymond obtiendra un contrat de la DRME pour les développer, signé le 25 février 1965, et dont nous possèdons quatre documents de résultats datant de juin 1965.

Ces dates suggèrent que le projet initial de FHR, datant de 1964, a fait l'objet d'une retouche après la réunion / breefing du groupe de travail DRME, et que le contrat prècité n'est autre que le contrat de l'appel d'offre de ce groupe.
La réponse de la SEA à cet appel d'offre comporte deux machines, à réaliser à l'horizon 1968, baptisées U1 et U2 dans les documents relatifs à cet appel d'offre. Le bas de gamme U1 se confond avec la CAB 1500, le haut de gamme U2 est baptisé

CAB 15000 en interne. Le programme d'industrialisation envisagé à la suite de l'étude de marché porte sur 50 U2 et 900 U1.
L'argent du contrat servira à la démonstration des circuits hybrides, réalisés en coopération avec RTC, et à la construction d'une maquette du bloc de calcul de la CAB 1500, qui par la suite terminera sa vie à l'Université de Toulouse.

On a vu dans la rubrique 733 que le groupe de travail n'a pas cru pouvoir accepter cette architecture révolutionnaire, incompatible même par microprogrammation avec celle d' IBM.
J'en étais le rapporteur. Raymond m'a reproché amicalement cette prise de position dans une lettre envoyée vers 1985 au coordinateur d'un numéro spécial (N° 49) de Science et Avenir, auquel j'avais participé, lettre dont il m'envoyait la copie. Je n'ai pas trop de regret de ce choix, cependant, à la lumière des évènements qui ont suivi, où la technique a été balayée au profit de considérations financières et politiques.

Axe 2 Le même contrat du 25 février 1965 étudie ce que pourrait être la génération suivante, puisque Raymond ne cache pas que les machines U1 et U2 ne sont à ses yeux que l'étape 1968 d'un programme plus vaste, visant à engager l'informatique sur une nouvelle voie. Le contrat avait été étudié plus tôt, dans l'esprit d'une coopération entre SEA et Bull, alors envisagée; mais, au moment de la notification, Bull a changé de mains, et sa direction ne pense plus à un avenir qu'elle ne maîtrise plus. FHR étudiera Axe 2 tout seul.
Il s'agit d'une architecture à préfixes, dans laquelle les diverses formes d' opérandes, identifiées par un prèfixe spécifique, modifient au coup par coup le mécanisme d'exécution d'un petit nombre de fonctions fondamentales : d'autres ont appelé cela une architecture orthogonale. C'est manifestement une approche de théoricien, dont la réalité économique conduit immédiatement à s'écarter pour répondre aux besoins prècis des clients.
Nous disposons de toute la documentation , telle qu'envoyée par la SEA à la DRME en tant que réponse au contrat. Raymond lui-même n'imaginait pas de construire immédiatement une machine Axe 2 ; c'était seulement une rèflexion approfondie sur un thème qu'il jugeait porteur. La cohérence architecturale du concept a fait l'objet de deux simulations, une sur le CAB 600 prototype, et une plus complète sur le CDC 3600 de la SEMA.

735 - La Compagnie des Machines Bull

A nouveau, on renvoie à PMK pour une histoire de la CMB, créée en France en 1919 par un ingénieur norvégien, et progressivement implantée dans les administrations et la grosse industrie entre les deux guerres. On trouvera en boite 162 quelques extraits d'une étude 1990 de Science et Vie Micro, bien illustrée, qui apporte des aperçus originaux sur cette histoire, mais son caractère fragmentaire empèche d'en faire une rèférence. A la fin de la guerre, Bull n'est encore qu'une petite (300 personnes) entreprise d'électromécanique : la compagnie n'a aucune connaissance en électronique.
Ce qui suit concerne le développement du calcul chez Bull à partir de la Libération, sous l'angle technique. C'est à coup sûr une approche insuffisante pour comprendre une société dont le développement, puis la déconfiture, doivent tant à la psychologie.

La synthèse PMK, et quelques remarques en italiques dans les textes ci-dessous, traitent cet aspect.

Gamma 3 Dans la mécanographie classique, la machine calculante, qui ne sait en réalité faire que l'addition, éventuellement algébrique, est la tabulatrice. Bull dispose depuis les années 30 d'une tabulatrice performante, le modèle 120, ainsi appelée à cause de sa vitesse de 120 cpm, la meilleure du marché à l'époque. La clientèle ne semble pas demander mieux, et Bull est en France légèrement mieux placé que son unique concurrent IBM. Les deux fabricants anglais n'ont pratiquement pas de présence en France, et un accord de longue durée tient l'américain Remington Rand en dehors du marché français.

Les annonces IBM de 1948, à savoir une calculatrice electronique 604 , une tabulatrice 402 qui rejoint les performances de celle de Bull, et une trieuse électronique 082, font tout à coup percevoir au management de Bull, qui ne s'en doutait pas, qu'une nouvelle technologie est née. La société crée un laboratoire d'électronique, embauche de nouveaux ingénieurs, et annonce en 1951 le Gamma, une calculatrice connectable aux machines à cartes de la maison. Le 3 qui identifiait la première machine de série restera dans l'histoire, et le nom Gamma, à cause du succès de cette première machine électronique de la maison, deviendra le nom générique de tous les ordinateurs de Bull.

Le Gamma 3 utilise une logique à diodes au germanium, dont la fiabilité intrinsèque est confortée par un tri sévère des composants avant montage. La mémoire utilise des lignes à retard électriques, avec une capacité initiale de 4 mots, y compris l'accumulateur. L'arithmétique est décimale, avec une représentation BCD des chiffres et une manipulation série des chiffres et des nombres ; les nombres sont "splittables", cad qu'on peut découper le nombre de 12 bits en entiers plus courts qui sont traités indépendamment. La programmation, très classiquement, se fait par tableaux de connexion, et la première version ne vise pas mieux que de complèter les possibilités arithmétiques de la tabulatrice 120 qui lui est connectée, avec un maximum de 32 lignes de programme.
En résumé, il ne s'agit pas du tout d'un ordinateur, pas plus que chez le 604 du concurrent, et Bull ne l'ignore pas. Mais, devant le succès de son produit, la compagnie choisira d'ignorer ce qui se passe aux USA, puisque cela ne parvient pas jusqu'au marché français. L'ennuyeux est qu' IBM n'adopte pas cette attitude d'indifférence, et qu'elle a accès à ce marché ; le jour où IBM sera prête aux USA, Bull se retrouvera face à une concurrence imparable.

En attendant, les quelques scientifiques français ayant des besoins de calcul, et ne disposant pas de crédits ou de compétence pour conduire une étude d'ordinateur, essayent d'obtenir de Bull d'étoffer un peu sa machine. Des versions du Gamma à 7, puis 31 mémoires, avec des tableaux de connexion étendus à un plus grand nombre de lignes de programme (3B AEP), sont réalisées et trouvent preneur dans les administrations et les services techniques de la Défense, non sans que le retard à conduire cette évolution ait ouvert des portes aux IBM 604.
L'apparition chez IBM du CPC, une combinaison du 604 avec deux machines à cartes, sur lequel il est possible de programmer des calculs scientifiques séquentiels, confirme la conviction profonde des concepteurs bullistes, à savoir que leur capacité de réaction est largement à la hauteur de la faible créativité de son concurrent : la

riposte de Bull, le PPC (Programme par cartes) apparait à l'utilisateur comme une véritable programmation, les opérations perfectionnées du répertoire étant affichées sur des tableaux de connexion permanents, mais amovibles (virgule flottante, calcul matriciel, par exemple).
La supériorité certaine du PPC sur le CPC d'IBM, reconnue par les usagers, contribue à une forte expansion de la compagnie et à l'instauration d'une certaine complaisance des dirigeants à l'égard de leurs produits.
L'annonce par IBM de la 650 prendra Bull complètement par surprise.

Gamma AET et ET Dans le délai qui sépare l'annonce IBM de la sortie des premières 650 produites en France, Bull improvise un ordinateur véritable, avec tambour magnétique de 8192 mots. Pour faire vite, on récupère l'organisation des cartes du PPC, qui s'exécute comme prècédemment en utilisant 32 mémoires tampons, tandis que le tambour recharge, sur un ordre exprès, un second tampon vers lequel il faut renvoyer.
Pour une telle entreprise de rattrapage, Bull se tire d'affaire assez efficacement, même s'il faut très vite remplacer le médiocre tambour initial par un tambour plus fiable de 16384 mots : les ventes de Gamma ET dépasseront 110 machines, dont 25% d'exportation. C'est presque aussi bien que la 650 de fabrication française.
A cette occasion, Bull s'essaiera à la programmation avec l'assembleur AP2, très lent. C'est plutôt un exercice pour les personnels et un geste à l'égard des clients.

Gamma 60 Bull a senti le vent du boulet et s'avise brusquement que l'informatique existe, notamment chez IBM. Et puisque IBM a réalisé aux USA deux calculatrices puissantes, et qui marchent, les 704 scientifique et 705 de gestion, Bull qui a prouvé ses capacités doit pouvoir faire mieux. En 1957, la Compagnie annonce qu'elle se lance dans l'étude d'une grande machine polyvalente, capable d'entrer en compétition avec les deux prècédentes, et de plus architecturalement très innovante : le Gamma 60. Entreprise avec des effectifs insuffisants, initialement incompétents dans les nouvelles technologies, et sans responsable connaissant l'informatique, l'opération Gamma 60 va être un grave échec.

Au départ, le Gamma 60 est un projet à tubes, mais au bout d'un an de travail il faut prendre conscience que la nouvelle technologie des transistors est indispensable à la réussite du projet, qui prend donc un an de retard au moins. La mémoire à tores, dont le cycle a été fixé à 10 µs, raisonnablement prudent en 1957, deviendra un goulot d'étranglement dans cette architecture où divers processeurs se partagent sa modeste capacité. Les dérouleurs de bande magnétique, un périphérique complètement nouveau chez Bull, nécessitent aussi un gros effort. Et finalement, quand la machine est techniquement prête pour la série, en fin 1960, elle ne dispose d'aucun logiciel.

La société entreprend une campagne de promotion aux USA, conduite par un remarquable vendeur, Philippe Dreyfus, l'inventeur du mot "informatique". La tournée Dreyfus exalte les idées nouvelles de l'architecture dans des auditoires universitaires, avec de brillants résultats, boursiers notamment : le titre Bull monte à 1460 AF, de façon tout à fait spéculative puisque les ventes n'ont pas commencé.
De retour en France, Dreyfus tient des réunions de présentation aux clients potentiels, comme la SNCF (qui achètera) ou l' INSEE (qui annulera à temps) . J'y étais, et j'ai

pu admirer l'aplomb avec lequel il répondait à Fontgalland (SNCF) lui demandant de quel logiciel disposait la machine :

- P.D. : un compilateur Fortran
- F. : quelles ressources avez vous consacré à ce travail ?
- P. D. (sans la moindre hésitation) : 20 hommes-années

Voir aussi la revue Chiffres de l' AFCALTI (6 / 59, p 123), où est décrit un compilateur AP3.
La vérité est qu'il n'y a jamais eu de Fortran ni d' AP3 sur Gamma 60, dont le seul logiciel d'origine Bull est un assembleur élémentaire. Par la suite, il y aura un assembleur C7 plus évolué, et un interprèteur d' Algol 60. Un compilateur Algol 60 sera réalisé par l'université de Grenoble.

Sur la base des options de commande, Bull prépare la production de 19 machines. Plusieurs annulations réduiront à 13 le nombre de machines effectivement livrées ; l' EDF restituera la sienne . Le titre Bull retombe à moins de 100 F ; le seul à faire fortune à cette occasion est Dreyfus, qui sait à quoi s'en tenir et qui a revendu à temps ses actions surévaluées.
L'opération Gamma 60 est une catastrophe pour Bull :

- d'une part au plan financier, car les ventes ne rétribuent pas, et de loin, les imposants frais d'étude.
- ensuite au plan psychologique, car brusquement les clients prennent conscience que le constructeur français n'est plus dans la course aux grands calculateurs : IBM gagnera, de 60 à 64, toutes les commandes de grosses machines des administrations françaises (EDF, CEA, INSEE) .
- enfin et peut-être surtout parce que Bull, en affectant pendant quatre ans l'essentiel de ses ressources intellectuelles au Gamma 60, s'est totalement coupé des réalités du marché, et se trouve incapable de réagir face à l'initiative suivante d' IBM, la 1401 de gestion ; de plus, en refusant à plusieurs reprises (dont une fois à Ruelle, où j'étais l'interlocuteur), de s'intéresser aux applications militaires, au moins jusqu'à l'achèvement du Gamma 60, Bull a découragé cette catégorie de clients potentiels qui se sont tournés vers IBM France.

Série 300 TI Dès 1960, avant même que l'échec du Gamma 60 ne frappe la compagnie, la question du déséquilibre entre l'approche mécanographique et l'approche informatique se manifeste aux yeux des clients. Pour augmenter la modularité de son offre, Bull définit le Gamma-Ordonnateur, qui est un simple accroissement des possibilités de connexion de machines à cartes à un Gamma-Tambour.

Puis Bull reprend le problème d'organisation à la base, mais toujours dans un esprit mécanographique. La série 300 TI utilise une variante du Gamma Tambour comme chef d'orchestre pour des actions mécanographique exécutées entre divers périphériques à cartes, dont par exemple plusieurs tabulatrices allègées de leurs compteurs, et des bandes magnétiques, celles du Gamma 60. Plusieurs tambours sont également possibles comme mémoires pour fichiers d'accès direct. La programmation est la principale faiblesse de ce concept, et ce n'est pas étonnant puisqu'il s'agit d'un produit de mécanographes s'adressant à des mécanographes.
La série 300 TI sera proposée pendant des années, jusqu'en 1965, avec peu de résultats.

Gamma 30 Le problème financier de Bull, né du Gamma 60 mais aggravé par l'absence de produit de remplacement, devient aigu lorsque IBM met sur le marché sa 1401, quii a tout pour elle aux yeux des gestionnaires : un prix raisonnable, des possibilités de périphériques variés dont le téléprocessing à peu près inconnu chez Bull, une programmation simple avec une puissante opération d'édition. La 300 TI, avec laquelle on peut construire des configurations beaucoup plus puissantes qu'une 1401, ne fait pas le poids dès qu'on passe à l'exploitation.

Bull se voit contraint de rechercher aux USA une machine à proposer comme succédané. Elle trouve la RCA 301, comparable à une grosse 1401, offrant toutes les possibilités de celle-ci, avec un plus, la mémoire à cartes magnétiques RACE, qui permet d'étendre à l'infini la capacité des fichiers en ligne.

Cette machine sera commercialisée par Bull sous le sigle Gamma 30, et les archives de Bull indiquent, à en croire PMK, qu'il en aurait été vendu 251 exemplaires en novembre 1967 ; ce chiffre parait invraisemblable, comparé à d'autres de même origine .

Voir en boite 173 six documents sur le logiciel français.

En attendant la production sous license, les machines sont importées, et compte tenu d'un prix de vente imposé par la concurrence, Bull perd de l'argent sur chaque machine vendue. C'est cette dette croissante, rèdigée en dollars, qui va hâter la fin de Bull.

Gamma 40 Devant le développement du téléprocessing, Bull est contraint d'acheter aussi la license du RCA 3301, une machine proche de la prècédente mais optimisée pour les communications. Ce sera la Gamma 40, qui toutefois n'atteindra pas le stade de la production, et ne donnera lieu qu'à un très petit nombre de ventes.

En 1962, les ventes de Bull deviennent assez insuffisantes pour que la Compagnie recherche des appuis. Cet appel au gouvernement se traduit par l'organisation d'un soutien bancaire et par une modeste prise de participation de CSF et CGE, vue en rubrique 733. Mais, en 1963, la dette atteint 85 MF, dont une part notable en dollars, que les associés prècédents ne veulent pas éponger, à moins de prendre le contrôle de l'entreprise. La direction préfère favoriser le rachat de la dette par General Electric, un énorme groupe qui comprend une forte division informatique, bien introduite aux USA, mais peu ou pas en Europe.

22 juillet 1964 : GE prend le contrôle de Bull. La CMB se transforme en une holding détenant les participations françaises dans trois sociétés:

- la Société industrielle Bull-GE (51% Bull) qui assurera la conception et la fabrication des équipements.
- la Compagnie Bull-GE (51% GE) qui en assurera la commercialisation.
- la société de promotion commerciale Bull (51% Bull) qui conduira les études marketing et la promotion dans les pays d'influence française.

En fait GE entreprend de confier à Bull la commercialisation en Europe de ses familles 200 et 400, avec production des 400 à Angers. Coût pour GE : 46 M$.

Nouveau prèsident : H. Desbruères (X 27, SupAéro).

A noter que cela n'arrètera pas immédiatement une évolution catastrophique : les pertes de l'exercice 64/65 s'élèvent à 248 MF, indice d'une gestion des plus douteuses.

Gamma 10 Enfin un produit nouveau chez Bull, survenant malheureusement au moment où un change- ment de majorité dans l'actionnariat est en mesure d'en empècher le développement. Ce ne sera pas le cas, pourtant, car il s'agit d'une

excellente machine, qui n'a pas d'équivalent chez GE et qui contribue, au départ, à réduire les pertes d'exploitation de Bull. Son principal concurrent, qui apparait en France avec la fin des accords Bull / Remington, est le 1004 d' Univac. Voir fiche.
La Gamma 10 est produite à raison de 50 par mois à Angers en 1965, et il en existe encore en clientèle en 1982. Les archives Bull en recensent 1412 en 11 / 67, représentant un revenu de location de 2,4 M$.

Gamma M40 Après l' absorption de Bull par General Electric, la société américaine commence par se montrer conciliante, selon les souvenirs de Davous, Directeur des études depuis 1964, qui s'est donc trouvé à la soudure. La condition est de ne pas demander d'argent, ce qui limite tout de même beaucoup la créativité ; en réalité on se borne donc à achever les travaux commencés, et c'est le cas du M40, qui a du être rebaptisé lorsque fut envisagée la license RCA 3301.
La M40 est une intéressante petite machine à orientation scientifique, la première expérience Bull de microprogrammation, utilisant une mémoire morte à noyaux de ferrite qui s'apparente à celle du 360 / 30, avec une souplesse considérable puisque cette mémoire est amovible. En outre les équipes Bull font d'exceptionnels efforts de logiciel, avec en particulier un superviseur multitâche et pas moins de quatre compilateurs générant un binaire translatable compatible. Et pour finir la machine est très fiable, nettement plus que la génération prècédente.
Bull vendra seulement une vingtaine de ces machines. Il semble qu' à cette époque du début du Plan Calcul, l' hexagone cherchait à oublier Bull.

Gamma 5 Les études de cette machine commencent en 1964, avec une orientation plus universelle que celle de la Gamma 10, mais tout de même destinée à la gestion. Il y a encore des cartes, servies par des machines très allègées qui ne doivent pas grand chose à la mécanographie, et des tambours comme support de fichiers, avec une capacité qui convient à la comptabilité. Pas de bandes, au moins initialement, mais les télécommunications sont prévues d'emblée.
En outre, il y a un véritable support pour la programmation, et l'esthétique est attrayante : la machine peut s'installer dans les bureaux, n'exigeant pas de conditionnement.
Le Gamma 5 va devenir très rapidement la GE 55, car General Electric reconnait son intérêt pour se créer un bas de gamme. La machine pourra essayer de s'implanter aux USA. Le nombre de GE55 vendus fin 67 s'élève à 156, mais ce n'est que le début de l'histoire.

Gamma 140 Cette machine de gestion de taille moyenne est mise en chantier en 1964, peu après la prècédente, dans le cadre d'un vaste projet GE de Gamme 100, par lequel GE espérait contrer l'offensive IBM des S/360. GE, qui venait de complèter ses acquisitions en s'emparant aussi d'Olivetti, imaginait une gamme en trois niveaux, avec un bas de gamme italien, un milieu de gamme français et un haut de gamme étudié à Phoenix.
Pour Bull, c'était un projet tout à fait intéressant, et il fut mené rondement, aboutissant à une annonce officielle à mi 66. Il faisait évidemment du tort au 400, produit mollement à Angers (3 machines par mois). Mais GE, prècisément cet été là, commençait à s'inquiéter de la non rentabilité persistante de son informatique, et entamait la réflexion qui devait la conduire à abandonner la "grande" informatique : le

projet de gamme 100 fut abandonné, la machine italienne conservée et baptisée GE 115 parce que GEIS avait besoin d'un bas de gamme, et le Gamma 140 abandonné parce qu'il faisait de l'ombre au 400. Quant au haut de gamme, il fut simplement décidé de pousser la famille 600 existante pour la rendre plus polyvalente, bien qu'elle soit tout à fait inapte à débuter une gamme compatible.

La Gamma 140 abandonnée en 12 / 66, sa license de fabrication sera vendue à la firme tchécoslovaque Tesla, qui versera M$ 2,7 pour la license et M$ 10 pour des fournitures sur cinq ans.

A partir de 1965, les constructeurs français vivent dans l'ambiance d'un futur Plan Calcul. General Electric, dont les activités informatiques ne parviennent pas à trouver leur équilibre financier, ne s'oppose pas aux diverses démarches par lesquelles H. Desbruères s'efforce d'intéresser le gouvernement français à sa compagnie, qui a encore effectivement beaucoup à offrir dans la perspective d' une industrie nationale. Quelles qu'en soient les raisons, méfiance après les pertes abyssales de 1965, rancune à l'égard d'une société qui s'est vendue, ou refus de financer indirectement un industriel américain, le gouvernement refuse de tenir compte de Bull dans son Plan. Le Plan démarré sans Bull, GE resserre son emprise en 1967 à travers une augmentation de capital de M$ 30, qui lui donne 66% du capital de SIB-GE et de Bull-GE. Par la même occasion, le personnel est renouvelé, J.P.Brulé devenant Directeur commercial et P. Davous Directeur technique.
Angers fabriquera le GE 55 et le GE 400 pour l'Europe (125 en service fin 67), et les activités inutiles pour GE disparaissent, notamment le M40. Le mouvement de concentration se poursuit, avec la vente de plusieurs usines : Bull ne conserve plus qu' Angers, tellement vaste qu'elle n'est occupée qu'en partie, et Belfort, où l'on produit ce qui reste de la mécanographie.
En fin 67, Bull/GE toujours dans le rouge est néanmoins en pleine activité commerciale, réalisant 40% des ventes de GEIS, pour seulement 20% de la production, soit 500 MF.

A la recherche d'une organisation pour remédier à l'abandon du projet de gamme 100, GE réunit en juillet 1969 en Floride un séminaire de réorganisation. La décision de principe est prise de tenter, par la microprogrammation et le logiciel, ce que la série 100 aurait du réaliser par le matériel : la série 60 se composera donc de quatre niveaux :

level 61 réalisé par Bull / GE, qui exporte déjà avec succès la version GE 58 aux USA : il s'agit d'une variante du Gamma 5 utilisant une mémoire à cycle de 1,2 µs.

level 62 produit par Olivetti, compatible avec le GE 115.

level 64 à créer par Bull / GE.

level 66 qui n'est autre que la famille 600, maintenant bien acceptée aux USA et produite à Phoenix.

L'unification était prévue par le système d'exploitation GECOS, puissant et moderne mais qui, étudié pour les GE600, devrait subir de sérieuses compressions pour convenir aux autres niveaux.

Tel est l'héritage, presque entièrement au niveau du concept, que GE transmet en 1970 à Honeywell, laquelle l'élève au niveau d'une compagnie, HIS Honeywell Information System.

Le gouvernement français ne proteste pas : B-GE et SIB-GE sont rebaptisées CHB et SIHB, et fusionneront en 1973 pour devenir la Compagnie Honeywell-Bull.. Brulé devient PDG de Honeywell-Bull, Davous s'en va chez Euréquip.

Serie 60 Level 64 Pour l'étude de cette machine, entièrement conçue et réalisée en France, et très peu vendue aux USA au moins au début, on renvoie à une fiche dans la chemise H2 (Honeywell) et quelques documents dans les boites 42, 43.
Il s'agit d'un machine microprogrammée très complète, où Bull a rassemblé toute l'expérience de ses personnels . L'hostilité de HIS, qui constatait un recouvrement entre le haut de gamme 64 et le bas de gamme 66, a empêché cette machine de faire carrière en Amérique.
736 - Autres sociétés françaises avant le Plan Calcul

Les produits de ces sociétés sont rapidement passés en revue dans l'ordre alphabétique des noms d'entreprises, avec quelques indications sur l'origine des compagnies.

Alcatel La Société Alsacienne de Constructions Mécaniques, spécialisée avant la guerre dans l'industrie lourde, se diversifie à partir de 1946. Voir dans PMK (boite 158) pp 370/12, l'évolution de cette société qui la conduit à créer, en octobre 63, une filiale baptisée Alsacienne de constructions atomiques, de télécommunications et d'électronique, en abrègé Alcatel, prèsidée par R. Julia (X19N, Télécom). Elle regroupe en six départements toutes les activités de diversification créées 17 ans plus tôt et qui ont grandement prospéré.
L'un de ceux-ci s'appelle Automatisme et traitement de l'information, et s'occupe à l'époque de 4 projets :

- un système de guidage pour missiles balistiques, utilisant un DDA. Le contrat ira ailleurs, mais Alcatel utilisera ses travaux pour la commande numérique de machines-outils.
- une mémoire à cryotrons pour le précédent. Ce projet sera abandonné, trop difficile.
- des automatismes pour les manipulations de combustibles nucléaires dans les centrales EDF, à base de tambours magnétiques SEA fournissant les ordres et les messages au personnel.
- et un calculateur à usage industriel, l'Alcatel 2412 (1965). Utilisant un tambour SEA et des bandes CdC, avec des circuits issus des travaux pour EDF et un logiciel spécialement écrit, ce matériel réussi est abandonné à la suite d'un accord avec la CII : Alcatel abandonne ce calculateur , et la CII lui laisse les mains libres en matière de machines-outils à commande numérique. Alcatel en produira 1500 pour la France, 2000 pour l' URSS. Voir fiche.

En 1970, Julia se retire, remplacé par G. Besse (X48). Alcatel, dont le CA atteint 300 MF, passe dans l'orbite de la CGE et fusionne avec la CIT. La commande numérique est abandonnée et Alcatel revient pour un temps aux techniques de l'automatisme, et surtout du téléphone.

Quelques années plus tard, en 1985, on retrouve Alcatel, qui entre temps ne s'est pas occupée d'ordinateurs, créant une filiale SMH consacrée à la bureautique. Nous disposons de cinq documents décrivant un simple PC 7000 compatible, et toute

une famille de postes de travail 7X00 interconnectés qui forment système bureautique organisé en réseau local, avec dans chaque poste un microprocesseur dont le sigle inconnu permet au moins d'affirmer qu'il ne s'agit pas de PC.
On peut seulement affirmer que ce ne fut pas un gros succès.
A la même date, Alcatel s'associe à Thomson dans une filiale ATG qui s'intéresse aux disques optiques. Voir à la rubrique 741 cette entreprise toulousaine de 130 personnes.

CAE La Compagnie Européenne d'Automatisme Electronique (CAE) est créée conjointement, le 1er juillet 1960, par la CSF (42%), Intertechnique (16%), et TRW (42%), avec un capital de 7 MF . L'apport principal de TRW est la license de production du calculateur transistorisé RW 300 à tambour magnétique, très fiable, conçu pour le process control, et commercialisé à un prix exorbitant. La CSF fournit une usine située à Boulogne-Billancourt, qui déménagera en 1964 aux Clayes-sous-Bois, où la CAE installe son siège social. Le PDG est R. Remillon (Sudria, Supelec), Auricoste est directeur général adjoint, directeur technique.
La CAE démarre avec le département Automatique d' Intertechnique, mais étend rapidement son activité en produisant d'autres machines de TRW (330, 530), puis en créant sa propre machine (510) et en développant pour les SNLE le RW133 inachevé. Rappelons en quelques mots le statut de ces diverses machines :

RW 300 : créé aux Etats-Unis et largement vendue là-bas, cette première machine a fait l'objet de quel- ques exportations en Europe, dont TRW a chargé la CAE en participant à son capital. Il est certain que les premières RW 300 ont été importées ; il n'est pas du tout certain qu'aucune des huit RW300 livrées par la CAE ait été fabriquée en France.

RW 330 : amélioration américaine du prècédent, un exemplaire importé.

RW 130 : calculateur étudié par TRW pour la marine américaine et acheté par la SEREB pour les besoins des missiles intercontinentaux SSBS. La CAE en assure la maintenance et fournit quelques acces- soires de programmation. Voir boite 168.

RW 133 : calculateur militaire compatible avec le prècédent, mais notablement plus puissant. Quoi qu'il ait reçu une nomenclature de l'US Navy, ce calculateur ne semble pas avoir fait l'objet de commande aux USA. Quand la Marine française, sur recommandation de la SEREB, adopte cette machine pour les SNLE de première génération, elle n'existe qu'à l'état de prototype et la CAE devra assumer tout le développement. Cela explique que nous disposions des notices CAE de plusieurs de ses composants.
Le logiciel du RW 133 a été rédigé en France, au Centre de Programmation de la Marine, en utilisant le langage américain CS1 créé pour le NTDS. Puisque les premiers SENIT français utilisent des machines Univac et le compilateur CS1, il était cohérent de l'adopter pour les machines du SNLE. Le système Atalante est un ensemble de programmes de service conçu autour de CS1 pour les 133.

RW 530 : version civile de la logique du 130, cette machine en diffère par un mot de 18 bits au lieu de 15, plus adapté aux applications terrestres des années 60. La CAE en prend une licence exclusive et la construit en France pour l' EDF (gestion du dispatching) en la francisant dans la mesure du possible, cad pour quelques composants.

CAE 510 : la CAE estime que la 530 contient quelques dispositions qui en grèvent le prix et qui sont inutiles pour le marché civil. Elle construit, sur les mêmes plans, une machine compatible plus adaptée, utilisant notamment tous les périphériques

CAE (bande perforées, bandes magnétiques) ; néanmoins les tambours éventuels sont importés et les circuits TTL sont produits par Texas Instruments, la Cosem n'étant pas en mesure de réaliser des circuits de même performance. Voir fiche et trois notices de programme.

Ces diverses activités amènent la CAE, prospère et dont le capital a été porté à 10 MF en 1964, à la confrontation préliminaire au Plan Calcul, sur appel d'offre DRME / DGRST. L'offre CAE , telle qu'elle a été préparée avec l'accord de la CITEC et de la SETI, concerne des machines M0, M1, M2 réalisées en circuits intégrés TTL. Les maquettes probatoires décrites par une fiche ont pour but de prouver que CAE sait se servir des circuits TTL, non pas qu'elle peut les trouver en France. Sur ce point, la CSF estime impossible de développer une telle capacité sans un véritable Plan Composants.
On sait (rubrique 733) que l'opération s'est terminée par l'intégration de CAE dans une société nationale nouvelle, la CII, Compagnie Internationale d'Informatique.

CdC / SETI Vieille société fondée en 1881 pour participer à l'installation du gaz dans Paris, la Compagnie des Compteurs travaillait entre les deux guerres sur l'électronique, devenant après la seconde guerre mondiale capable de produire des radars pour la Marine. En 1953, elle signe avec la CSF un accord de partage au titre duquel elle abandonne le radar pour se consacrer à la télévision. et, à partir de 1955, à l'enregistrement magnétique, sous license américaine.
Cette expérience lui permet de collaborer avec la SEA qui lui confie la production de ses enregistreurs magnétiques. Elle en exporte 500 vers l' Angleterre (ICT).
En plein développement, elle aborde l'automatisme à l'occasion de contrats EDF et nucléaires, ce qui la conduit à souhaiter des compétences en matière d'ordinateur.

A cet effet, elle prend contact avec Packard Bell Electronics, et achète la license de son PB 250, pour laquelle elle crée en 10 / 61 une filiale, la SETI, Société Européenne de Traitement de l' Information , dirigée par J. Gaudfernau (SupAéro, ONERA, SEA). Elle produira 29 de ces machines.
Le succès du PB250 s'arrête en 1963 quand l'équipe américaine part fonder SDS. CdC rompt son accord avec Packard Bell racheté par Raytheon, rachète les 25% de parts que PB possèdait dans la SETI, et cherche un autre allié américain ; cependant, les sociétés françaises ont déjà épuisé les possibilités.

La SETI va donc créer sa propre machine, un produit original du à Y. Harrand, ancien de l'équipe Gamma 60, travaillant en adresses symboliques, et capable de gestion comme de calcul scientifique. La Pallas, réalisée en circuits discrets, est technologiquement en retard, et les moyens commerciaux de la SETI ne lui permettent pas de lutter avec les machines de gestion qui occupent le marché (IBM 1401, Honeywell 200, Gamma 10, etc...) : douze exemplaires seulement seront vendus.
Les travaux de la SETI reçoivent cependant un accueil favorable de la DRME et de la DGRST, de sorte que le contrat d'études pour un calculateur 1968 ne l'oubliera pas : la SETI prend rang en proposant une architecture autour de l'offre CITEC, et reçoit à cet effet une subvention de 2,9 MF. Mais personne ne s'y intéressera, et comme la SETI est régulièrement déficitaire, la CdC met fin à son existence en 1967 en l'absorbant dans son département d'automatisme.
Ce département, qui essaie de produire un petit calculateur PAC 700 d'automatisme (fiche), reste lui aussi déficitaire, et toute la tentative de diversification finit par être

abandonnée, probablement faute d'une structure commerciale appropriée. Quelques personnels SETI seront récupérés par la CII.

La CdC participe cependant au Plan Calcul en transférant à la SPERAC sa production de bandes magnétiques. On a vu en rubrique 733 l'échec complet de cette société, du à des causes non techniques. C'est la Thomson qui récupérera les restes après la disparition de la SPERAC.
Quant à la CdC, 20000 personnes, 79 filiales, CA > 1 MdF, elle est absorbée en 1970 par Schlumberger.

Schneider / CERCI Le groupe Schneider entre dans l'informatique quand il accepte de participer au financement de la SEA, mais il ne s'en occupe pas directement. L'essentiel de son activité de ce domaine se situe dans une filiale Le Matériel SW, qui sera rebaptisée Jeumont Schneider en 1964, et qui touche à beaucoup d'autres choses.
Pour une action plus tournée vers les services, Schneider fonde en 1962 la CERCI, qui va grossir jusqu'en 1967; on lui confie alors le département d'automatisme de JS, lequel s'occupe d'automatismes industriels et de calculateurs de process control sous license Westinghouse, ainsi que du logiciel d'application associé. Voir PMK (boite 158), pages 252/3.
La CERCI construit aussi un petit calculateur d'automatisme, le PSP 77, avec une variante PSP 100 plus puissante dotée d'un tambour SEA . Voir fiche.
Le Plan Calcul met fin aux activités informatiques de Schneider, et la CERCI voit son CA, réalisé principalement avec du logiciel d'application, redescendre à 5 MF. Les applications sont réalisées sur calculateurs Télémécanique, DEC ou Micral.
Après la faillite de Creusot-Loire en 1982, la CERCI est absorbée par la SEMA, entreprise de services en informatique et recherche opérationnelle qui voulait élargir son domaine de compétence.

Sans pouvoir préciser dans quel cadre s'exécutent ces travaux, on doit pourtant constater qu'en 1969 est commercialisée, par Schneider SA, une machine à calculer de table baptisée Exactronique, qui est proposée en trois modèles :

Mod 100 avec 4 opérations sur 14 chiffres
Mod 110 qui dispose en outre d'une mémoire
Mod 120 qui ajoute le calcul des racines carrées.

Les trois modèles sont en outre capables d'une sortie sur imprimante .
Autre activité identifiée en 1973, sous la rubrique Schneider Electronique : une console de table baptisée Modèle D, travaillant en liaison avec un simple moniteur TV 625 lignes. La console contient à cet effet un générateur de caractères et un tampon. Tourt cela est extrèmement marginal.

CGE / CIT La Compagnie Générale d' Electricité est un gros groupe, dirigé par Ambroise Roux (X40, PC, ESE) et très polyvalent, avec notamment une filiale CIT, Compagnie Industrielle des Télécommunications, elle-même importante (CA 250 MF) et diversifiée, qui s'introduit en 1962 dans le monde de l'informatique avec le calculateur CITAC 210B, réalisé pour répondre à un appel d'offre EDF. Voir fiche.
Le calculateur est commandé à une dizaine d'exemplaires, en particulier pour les centrales nucléaires de Chinon et de Marcoule. Pourtant, ce succès n'était pas l'objectif, semble-t'il. En juillet 63, la CIT crée une filiale à 100%, la CECIS, qui est

chargée d'acheter la license des machines SDS existantes (910, 920, 9300) et de l'exploiter ; la direction en est confiée à P. Edrom (X42) qui vient de quitter la SEPSEA à la suite des accords SEA / Bull.

Cependant, avant que la CECIS n'ait mis en place une production de ces machines qui ont rapidement donné lieu à des commandes, les accords CSF / CGE stoppent cet élan et font absorber la CECIS par la CAE, provoquant le retrait de TRW dont les parts sont rachetées par la CAE. Désormais la CAE va travailler avec SDS. CSF et CGE se retrouvent, suite à ces discussions, petites parties prenantes dans la Compagnie des machines Bull, désormais actionnaire minoritaire des entreprises Bull.

Entre temps intervient l'appel d'offre DRME / DGRST pour une gamme de calculateurs en 1968, réclamant explicitement des regroupements industriels. Pour clarifier les structures, CSF et CGE créent la CITEC, Compagnie industrielle pour les techniques electroniques et de contrôle, essentiellement une holding qui regroupe :

- côté CSF, CAE, Analac, le département des affaires militaires de la CSF avec la CETT (Cie européenne de télétransmissions) qui s'occupe de modems et de terminaux.
- côté CGE, diverses activités d'automatisme, soit CGA, CGEI-Lepaute, AERIA.

Cette CITEC qui répond à l'appel d'offre par des propositions de la CAE n'a pas de véritable projet industriel, seulement l'objectif de drainer vers les deux groupes parents l'argent que l' Etat se prépare, semble-t'il, à injecter dans l'informatique. C'est déjà un groupement important, avec un CA de 140 MF en 1965, et un effectif de plus de 2000 personnes.

Tout le monde comprendra très bien que l'existence de la CITEC ne se prolonge pas au delà de 1969, quand le Plan Calcul aura convenablement redistribué les compétences dans la nouvelle CII, dont l'enveloppe ne recouvre d'ailleurs pas celle de la CITEC. Voir rubrique 733.

CSF / Analac Créée en 1911 comme Société Française Radioélectrique (SFR), cette société réussit très bien pendant la Grande guerre et fournit des matériels à toutes les armées alliées. Réorganisée après des difficultés financières avec l'aide de la Banque de Paris et des Pays Bas, elle devient la Compagnie Générale de TSF (CSF), qui équipe le monde entier en émetteurs radio et crée le premier radar français (1935). Après la 2ème guerre mondiale, elle poursuit une politique d'expansion en matière de tubes hyperfréquence, radio et radar, sous la direction d'un normalien, M. Ponte (ENS 20).

A cause de ses constantes relations avec les militaires, elle s'intéresse aux calculateurs pour la conduite de tir des canons de DCA. A cet effet, la CSF achète en 1950, sur demande de la DEFA, un laboratoire de la société des Machines Automatiques Bardet où une petite équipe dirigée par H.J.Uffler (X40, Supélec) met au point une technologie de calcul analogique à porteuse 472 KHz (brevets Honoré et Torcheux) . L'équipe devient un département de la CSF, qui grandit jusqu'à un effectif de 300 personnes, obtenant d'importantes commandes nationales et offshore (250 postes APT-HF 90 pour la DEFA et l' OTAN, d'autres équipements pour la Marine et la défense côtière suédoise).

En 1960, le passage progressif des armées au numérique, avec les études IBM, conduit à une réorganisation. Le département devient Analac, société au capital de 2,45 MF dont 75% CSF, 25% Banque d'Indochine, avec Uffler comme directeur

général. La société essaye de commercialiser des calculateurs analogiques universels A101 et A110, et crée un centre de calcul à façon en 1961. Voir documents. Cependant , la clientèle des bureaux d'études, des écoles et des universités ne tarde pas à être saturée, puisque l'arrivée des calculateurs numériques rend inutile les renouvellements. 17 machines sont construites en 1963, 8 seulement en 1964 dont 3 pour l' URSS. Les pertes cumulées atteignent 4,46 MF en fin 64. La société va disparaitre.

La CSF n'ignorait pas l'existence du calcul numérique, et elle avait ètè sollicitée vers 1956 pour l'expérimenter au profit de la DEFA, en pleine période de succès des machines analogiques. Quelles que soient les raisons de cette décision (voir PMK), Ponte avait décliné cette proposition., provoquant le départ de J.P.Brulé qui alla chez IBM faire le travail qu'on lui refusait à la CSF.
Cependant, constatant la réussite d' IBM France, et percevant que des calculateurs sont utiles pour l'exploitation de ses radars, la direction de CSF finit par comprendre qu'elle ne peut ignorer plus longtemps le calcul numérique. N'ayant en ce domaine aucune compétence, elle décide de prendre le train en marche et crée à cet effet une filiale, CAE, qui récupère l'activité de contrôle industriel d' Intertechnique (1960).

La CSF ne fait donc par elle-même aucun calculateur, mais elle y contribue, en particulier par les composants. Elle a en effet créé en 1957 une filiale Cofélec, Compagnie des Ferrites Electroniques, en association avec Thomson, Bull et Ugine (qui exploite les brevets de Néel), au capital de 4,3 MF. Un quart du CA, qui croit rapidement, provient des mémoires à tores pour ordinateurs. Usine à Beaune (1962).
La CSF a aussi créé en janvier 1960 la Cosem, COmpagnie générale des SEMi-conducteurs, qui produit des diodes et des transistors dans une usine sise à St Egrève, près de Grenoble. En 1967, elle est rentable.
Les deux entreprises sont dirigées par A. Danzin (X39, Supélec), qui deviendra DG de CSF en 1966.

Intertechnique C'est comme équipementier des Avions Marcel Dassault qu' Intertechnique a été créée en 1951 par J. Maillet (X31).
Elle se diversifie à partir de 1956 dans l'équipement des centrales nucléaires, ce qui la conduit à acquérir ses premières compétences en informatique. Pour détecter les ruptures de gaines de ses centrales, EDF recherche des calculateurs fiables et peu encombrants. Intertechnique achète à la société américaine TRW la license du matériel temps réel RW 300, et remporte l'appel d'offre d' EDF.
Un département d' Automatisme est fondé en 1958 : il comprend un groupe de fabrication qui produit le RW 300, et un bureau d'études qui conçoit des systèmes de process control adaptés aux besoins des clients et développe des périphériques appropriés, tels que l'enregistreur numérique ENA 11. Le chef du département est Jean Auricoste (Toulouse, Supelec, MIT), qui provient de la SEA comme son adjoint Chambolle ; voir dans PMK les liens d' Auricoste avec les actionnaires 1959 d' Intertechnique (Groupe Rivaud (Suez)).

Le succès du département d' Automatisme incitera Maillet à chercher des alliances, et en 1959 il trouvera la CSF, qui a les moyens d'un développement plus rapide. Le 1 / 7 / 60 est créée la CAE, dans laquelle Intertechnique possède 16% du capital. C'est pourquoi quelques années plus tard, on retrouve le Groupe Rivaud dans les actionnaires de la CII issue du Plan Calcul, et Maillet comme premier président de cette compagnie.

Pendant quelques années Intertechnique ne s'intéresse plus directement à l' Informatique, mais en 1969, constatant que la vocation de la CII (qu'il vient de quitter) est la grande informatique, Maillet croit pouvoir revenir sur le marché du temps réel et prend la license de fabrication du Microdata 800, qu'il va produire avec succès sous le nom de Multi 8. Voir fiche.
Ce sera un notable succès, et Intertechnique va durablement exploiter et prolonger cette license, profitant de la microprogrammation pour donner une interprétation nationale des missions de ses machines :

Multi 20 (1972) est la license du Microdata 1600.

Multi 4 (1973) est une version très allègée, vendable en OEM, du Multi20.
A partir de 1975, Intertechnique a acquis assez d'expérience pour construire lui-même des miniordinateurs compatibles avec le Multi20, en ne payant que des droits légers.

Multi 2 (1975) est un CPU sur une carte, livrable en 11 / 75. Microprogrammé sur 1K de ROM, il dispose de 45 microinstructions exécutables en 200 ns sur un jeu de 15 GPR formant mémoire locale. La mémoire à cycle de 1 µs est extensible (sur cartes externes) à 32 KB de tores et 8 KB de RAM MOS. Prix de vente (en Angleterre) 400 £ par lots de 16 cartes.

Multi 6 (A 9 / 75) est un remplaçant du Multi 20, de conception française. Voir forte documentation.

Réalité 20 (1977) est un mini de gestion construit autour du Multi 6, et le nom identique au produit américain correspondant (Reality) indique l'existence d'une license dont l'ampleur n'est pas connue, la francisation étant indispensable sur ce marché. Voir fiche.

Réalité 2000 (1979) reprend ce système avec une mémoire quadruplée par le recours à des puces 16 Kbits. Au moment où cette décision est prise, il y a en service 480 Réalité 20 dont 189 ont été exportés. Il s'agit donc d'un beau succès.
En 1980, sans abandonner le double créneau du mini temps réel et du mini de gestion, Intertechnique reconnait une opportunité dans les microprocesseurs et crée l' IN 55, un ordinateur de table construit autour de deux Z 80. La mémoire est limitée à 64 KB, les périphériques se limitent à un écran / clavier de 1920 caractères, une machine à écrire Centronics à 21 ou 120 cps, et une interface RS 232.
Pour un montant de 41700 à 57300 FF selon mémoire, on dispose d'un interprèteur Basic, d'un macroassembleur, d'un éditeur, d'un traitement de texte, le tout sous un système d'exploitation DOS avec système de gestion de fichiers.

En 1984, nous disposons d'une simple feuille publicitaire qui montre que Intertechnique, ayant complètement renouvelé son matériel, unifie sa présentation en proposant :

- un IN 50 qui reprend les caractéristiques prècédentes avec le choix du bus S100 et du système d'exploitation CP / M, ou d' Unix dans la variante propriétaire IDRIS.
- un IN 500 ou 5000 (les deux machines ne diffèrent que par la mise en boite et le nombre de terminaux) offrant toutes les particularités logicielles d'un mini de gestion, formant le véritable capital de l'entreprise : le système Réalité à mémoire virtuelle, une base de données Texte2 avec éditeur pleine page, et langage d'interrogation FRANCAIS, un tableur CALC 2, un interprèteur BASIC, un choix de protocoles comprenant Transpac , 2780, 3780, 3270, HDLC, le réseau GIXINet, etc...

Il semble que vers 1985 Intertechnique, ayant des doutes sur sa propre vocation, ait pris la décision de séparer son activité informatique de son activité automatique et donné à la première le nom de IN2. Voir à ce sujet la rubrique 743.

Labinal - Précision Mécanique Cette société qui n'est pas préparée, par son métier de l'époque, à se lancer dans l'Electronique, réalise pour l'équipe Peres - Malavard le Delta 600, une machine analogique à réseau de rèsistances, qu'il était nécessaire de mentionner, mais qui se situe complètement en marge de notre sujet.

LCT / LMT / CGCT Ces trois filiales du groupe américain ITT ont été établies dans les années 20 pour participer au développement européen du téléphone. Le Laboratoire Central des Télécommunications est la composante la plus dynamique de cette triade dont les deux autres sont des structures de production. Le LCT s'impliquera très tôt dans les techniques numériques, bien plus tôt en fait que les laboratoires comme le CNET ou les industriels comme CGE, dont c'était pourtant la vocation.
Faute de documentation, on renvoie au travail de PMK (boite 158), pages 105 à 107. On y trouve mentionnées les réalisations suivantes :

- un calculateur à lampes pour la conduite de lancement de torpilles, que l'on retrouvera dans l'étude des calculateurs militaires. Expérimental.
- un calculateur CS2 expérimental pour effectuer les calculs de navigation d'un avion. Mémoire à tores de 1024 * 16 bits, servie par 175 transistors et 400 diodes. Logique série réalisée avec 250 circuits intégrés DTL (ITT et Fairchild), effectuant l'addition en 96 µs, la multiplication et la division en 224 µs. Réalisation en forme de livre à 8 pages double face, chacune 36 flatpacks. Poids 3 Kg, volume 3 litres.
- un autre calculateur expérimental 825 P pour avion, avec mémoire à tores 4096 * 24 bits, organisation parallèle, addition en 6 à 8,5 µs, mpy / div en 61 µs. Réalisation en forme de 5 livres à 5 pages double face, trois pour le CPU et deux pour les entrées/sorties. Poids 6,9 Kg, volume 6 litres. Assembleur fonctionnant sur Univac 1107.
- un calculateur transistorisé L10 pour l'aviation suédoise
- un calculateur SEL pour les réservations d' Air France (SARI, commande annulée)
- un calculateur de comptabilité téléphonique, AMA.
- des autocommutateurs électroniques bien antérieurs à ceux du CNET
- des ordinateurs à transistors discrets (LCT 3200) et à circuits intégrés (3202) pour les centraux Metaconta, produits en petites séries. Voir fiche.

D'une autre source, on peut encore citer deux productions de la CGCT (1973) :

- CT 21 est un calculateur de process control, conçu spécialement pour l'automatisation des signaux et aiguillages sur la ligne RER Nation - Boissy St Léger. Voir fiche.
- Datasystem 4. 16 est un système de commutation de messages construit autour du calculateur ITT 1650, avec une mémoire à tores de 8 à 32 KB en modules de 4 K, répertoire 89 opérations, logique TTL. Le système gère 16 (16) 64 lignes lentes à moins de 200 bauds, et 2 (2) 16 lignes synchrones entre 600 et 9600 bauds. Il occupe un meuble 600 * 600 * 1170 mm, 200 Kg, consommant 2 KVA, avec TTY, IP, pupitre et scanner pour lignes lentes.

On voit que ces sociétés américaines, dont tout le personnel est cependant français, ont fait preuve d'un dynamisme qui manquait singulièrement à nos administrations comme à nos industriels. Sans compter des idées de base, d'ailleurs brevetées, qui serviront plus tard aux unes et aux autres, contre royalties.
Toutes ces filiales seront rachetées par des entreprises françaises, notamment Thomson, à partir de 1976.

Logabax Cette société est créée en 1925 à Hambourg , par un banquier espagnol, Campos, pour exploiter le brevet d'une machine à compteurs "pour calculer les comptes courants". Son prototype s'avère trop peu fiable pour une production en série, et la société fait faillite en 1935. Elle a cependant vendu trois machines en France, où Campos crée la Société civile des brevets Logabax, avec les fonds de Georges Outhier, un homme d'affaires spécialisé dans les machines de bureau.
Campos et Outhier mettent au point, en 1942, une nouvelle version de la machine, toujours mécanique mais plus fiable que l'original, qui enthousiasme Couffignal. L'entreprise s'installe dans une usine de Malakoff, où la machine sera produite à une centaine d'exemplaires à partir de 1947, et commercialisée principalement en France, dans des entreprises qu'attire son prix nettement inférieur à celui d'une mécanographie. Malgré ce succès commercial, la situation financière n'est pas bonne, cependant.

Lorsqu'en 1947 le CNRS signe avec Logabax la convention pour construire la machine de Couffignal, pour un montant estimé de 30 à 40 MAF, la société est dèjà au bord du dépôt de bilan.
Elle réalisera effectivement une maquette partielle, avec moins de 200 tubes, capable seulement d'une arithmétique sur quelques chiffres. Mais lorsqu'elle entreprend le montage de la machine définitive de 2000 tubes, les pertes sont déjà irratrappables ; la société est rachetée par un groupe belge, Electrobel-SOFIBA, qui consacre 400 MAF à éponger les dettes, mais le dépôt de bilan ne peut être évité. Electrobel confie à une de ses filiales françaises, Barriquand et Marre, la fabrication des compteurs, mais la machine du CNRS est abandonnée (1952). Couffignal essaiera de faire fabriquer la machine chez Bull et à la SEA, mais les deux constructeurs se dérobent, et l'équipe de Couffignal se disperse. La machine ne verra pas le jour.
Logabax est alors réduite à un nom, la Société commerciale Logabax . Mais elle a un fabricant, Barriquand et Marre, et on la retrouvera.

Radio - Industrie La société L'Outillage RBV, vouée aux machines-outils, a créé en 1922 une division électronique consacrée à la radio pour l'aéronautique, où elle est leader à la veille de la guerre. En outre, cette division se lance à partir de 1934 dans le radar et la télévision, réussissant à présenter une TV couleur à haute définition à une exposition de 1948 (porte de Versailles).
En 1957, elle construit pour la Météorologie Nationale un puissant calculateur scientifique à bandes magnétiques, le KL 901, ainsi que des radars tridimensionnels pour la Marine, mais ses problèmes financiers inquiétent ses clients étatiques, qui provoquent son absorption. La CSF récupére la télévision, LMT les tubes, et la CFTH tout le reste, formant la Société Nouvelle d' Electronique Radio-Industrie (SNERI).
Voir à cette étiquette la fiche du KL 901, livré en 1960.

SAGEM La SAGEM est, après la guerre, un fabricant de téléimprimeurs électromécaniques qui satisfait une large part des besoins français. On trouve encore, en 1965, une commande SPEC.2M de machines à usage militaire, fonctionnant à 50 ou 75 bauds. En fait, elle continuera à satisfaire les besoins du réseau télégraphique jusqu'à sa disparition (SPE 1970, TEM 8 1974).

La SAGEM s'introduit en 1958 dans la haute technologie en concluant un accord avec General Precision, filiale du groupe Singer. L'accord apporte simultanément la compétence en matière de gyroscopes et accéléromètres , et celle des calculateurs associés avec Librascope. La SAGEM fournira ainsi le C 641, un calculateur série à tambour magnétique de type DDA, réalisé avec des transistors au silicium, pour l'équipement de la fusée Diamant (1965). Voir fiche.
Le successeur, un autre calculateur à tambour utilisant des circuits intégrés DTL achetés à Signetics et General Instruments, l' AE 51, équipera les missiles MSBS. Voir fiche.

Pour élargir ce débouché, la SAGEM conclut un accord avec Electronique Marcel Dassault (EMD) , qui négocie à ce moment avec le STAé l'équipement de bord des nouveaux chasseurs . La SAGEM construira les gros modèles CNM 3 et 2, EMD le CNM 1 qui équipe les chasseurs produits par Dassault.
Le CNM2, conçu pour les avions, trouvera de multiples applications dans des environnements difficiles comme les chars, et même dans des applications purement civiles, telles que machines-outils ou bureautique.
UTD est un autre calculateur d'aviation, plus récent, proposé à l'aviation civile. Voir fiche.

Par la suite, la SAGEM atteint à la maitrise des centrales à inertie et fournit des systèmes pour divers avions français. Sa compétence en mécanique de prècision la fait choisir par le SCTI pour la réalisation de mémoires à disques de caractéristiques militaires, telles que MDS 300 ou MSA 200
Elle se diversifie en cherchant à mettre sa technologie au service des entreprises, sous la forme d'un contrôleur polyvalent (ULP) qui peut être programmé pour gérer divers périphériques dispersés , que d'ailleurs SAGEM peut fournir. C'est ainsi qu'en 1970 elle offre, avec le SED, un système complet de saisie multiclavier comprenant ULP, disque, une à quatre bandes, et postes de travail à écran 16 * 40 caractères.

On sait qu'à la fin du siècle, la SAGEM devient le principal fabricant de téléphones portables, qu'il revend aux opérateurs pour n'avoir pas à s'impliquer dans l'exploitation.. Un investissement prématuré sur l' UMTS coûtera très cher à la société autour de l'année 2000.

SEREL Cette petite société installée à Aubergenville (78) produit une micromachine 505, utilisable directement comme processeur de contrôle industriel si le client accepte d'assumer la programmation.. En réalité, Serel a été rapidement obligé de proposer une architecture d'ordinateur "temps réel", obtenue par une microprogrammation particulière d'une 505 : c'est le 1001, commercialisé avec un peu de logiciel. Voir fiche.
La SEREL abandonnera la fabrication des ordinateurs vers 1964, pour se spécialiser dans des équipements de TV professionnelle et de visualisation. En crise en 1967, elle sera absorbée par SINTRA.

SINTRA La SINTRA est fondée en 1948 par des personnels issus du Laboratoire Radioélectrique, qui fabriquaient des éléments de radar. La nouvelle société est dirigée par un financier d'origine grecque, Heraclios Fyssenzidis. Son directeur technique est Kniazeff, Supélec.
La nouvelle SINTRA décide de s'intéresser aux simulateurs d'entrainement à l'exploitation des radars, gagnant ainsi progressivement une compétence en matière de visualisation. C'est à ce dernier titre qu'elle est choisie, en 1957, pour le système de traitement de données du STRIDA, chargé d'exploiter les signaux du radar Palmier, le premier radar à grande portée de la Thomson.

Dans cette première version du STRIDA, les matériels SINTRA étaient des tables traçantes en couleur à commande analogique, avec possibilité de superposition de cartes et de textes. Les boucles de poursuite analogiques, chacune capable d'un seul avion, occupaient de volumineuses armoires. Des commandes furent passées pour 4 ou 5 stations dont certaines comportaient jusqu'à 8 boucles de poursuite, et la SINTRA en dériva un modèle pour les porte-avions.
Bilan : le STTA a payé 2820 MAF à la SINTRA sur les quatre années 1955-58.

La SINTRA est donc désormais connue à la fois de l' Air et de la Marine pour ses dispositifs de visualisation. C'est pour cette raison qu'elle est chargée par la Marine, qui y rèfléchit à partir de 1962, d'installer à Toulon le simulateur d'entrainement tactique de la Marine, STFG 1. Voir fiche.
Il s'agit d'une commande échelonnée sur plusieurs années et dont l'achèvement n'intervient qu'en 1971. L'Etat-Major est maître d'oeuvre, la DTCN suit la réalisation, et SINTRA doit fournir un grand nombre de consoles de visualisation et de calculateurs pour les actionner.
En parallèle, le Ministère de l' Air lance le STRIDA 2 chez IBM France. Bien que le projet échappe à la SINTRA, le STTA n'imagine pas de faire construire les consoles ailleurs qu'à la SINTRA, qui garde là, et pour de longues années, un considérable débouché.

La SINTRA, en pleine réussite, est fortement ébranlée en 1967 par le suicide de Kniazeff, et plusieurs équipes se dispersent. Les spécialistes du logiciel partent à la SEMA, ceux du matériel restent sans trop savoir quelle direction prendre ; Fyssen réussit à reprendre en main son personnel, et ce n'est qu'en 1980 qu'il se décidera à vendre sa société à la CGE, qui l'associera à Alcatel. Voici quelques unes des réalisations de ces années :

CM 24, calculateur minimal proposé comme introducteur de données dans un équipement d'entrainement à l'usage du STRIDA. Non adopté. Voir fiche.

1016, calculateur destiné à l'usage de contrôleur de consoles. Voir fiche.

TE 500, visualisation alpha , comportant un tampon de 520 caractères de 6 bits, pour la présentation de 13 lignes de 40 caractères. Un clavier permet de charger le tampon ou de le corriger.

TE 1000, visualisation alpha, avec tampon de 960 caractères ASCII de 7 bits, et présentation en 12 * 80 ou 24 * 40 caractères. La qualité du générateur de caractères est améliorée par rapport au prècédent.

TE 4000, visualisation multiplexée, avec contrôleur et générateur de caractères partagés, rentable pour un minimum de 6 écrans.

VIDI, console graphique économique (350000 F) grâce à quelques limitations : tampon de 1000 à 5000 caractères, interface calculateur sur 8 bits, fréquence de rèpétition 20 Hz entrainant flicker.

VU 2000, console graphique haut de gamme, proposée en deux versions incompatibles à interface 12 ou 16 bits. Elle offre tous les dispositifs du marché.

AGEC (1969) est une visualisation à projecteurs colorés éclairant par dessous des plaques fumées sur lesquelles écrivent des pointes asservies à des mobiles. Ce type de solution pour table traçante de grande taille ne fait que reprendre les techniques du STRIDA 1.

VICO (1969) est une console graphique couleur utilisant un tube à pénétration où la couleur visible dépend de la pénétration des électrons dans un phosphore multicouches, sous l' effet d' une THT ajustable. Le système est lent (maximum 100 caractères et 150 vecteurs) et surtout fragile. Il faut s'attendre à remplacer fréquemment les tubes, et à des dérives de THT.

73, commercialisé en 1972, parait être une simple adaptation du matériel américain Data 100.

160 est un calculateur polyvalent, construit par microprogrammation sur une micromachine MM 16. Il reprend l'architecture 1016 pour avoir une rèférence, mais en réalité il est proposé en plusieurs versions de démonstration, matérialisées chacune par un jeu de microprogrammes. Nous disposons de notices pour MM 16 et pour 160.

TTE (1973) est une visualisation de type TV, compatible avec des moniteurs commerciaux 625 lignes, et pouvant présenter des textes de 12 ou 24 lignes de 40, 72 ou 80 caractères, transmises au choix entre 40 et 9600 bauds.

VMP 32 (1973) est un écran 24 * 80 caractères, chargé à 9600 bauds à partir d'un multiplexeur.

On ignore lesquels, parmi ces nombreux périphériques touchant tous plus ou moins à la visualisation, ont fait effectivement l'objet de production en série.

Vers 1980, la SINTRA est de nouveau sollicitée pour le renouvellement du simulateur tactique, que la DTCN fait construire sous le titre de STFG 2. Toutefois, les calculateurs sont des Mitra 15 de CIMSA, et seules les consoles sont produites par SINTRA. Le logiciel est rèdigé au Centre de Programmation de la Marine, sur spécification du CPM / OP, et avec la participation de la SEMA. Voir document.

En 1986, la SINTRA est citée pour la conception d'une architecture multiprocesseur originale, que des crédits DRME permettent de tester sur une version réduite à base de microprocesseurs (Marianne).
L'objectif réel est l'extension du projet ISIS au delà du monoprocesseur en gestation chez Bull ; mais l'étude ISIS ne sera pas achevée.

Thomson / SNERI Créée en 1893 pour construire des tramways electriques, la Compagnie Française Thomson -Houston (CFTH) s'est restructurée vers 1948 en deux pôles, electroménager et électronique professionnelle, avec une forte implication militaire dans le second. Elle se développe par croissance externe, prenant de nombreuses licenses américaines et anglaises. Voir PMK (boite 158) pp 373/6.

En 1957, sur incitation des militaires, elle rachète la Radio-Industrie qui devient sa filiale SNERI, laquelle l'intéresse pour sa compétence en radars. Tout l'effort de la CFTH à cette époque est orienté vers les programmes Hawk et NADGE, et les calculateurs de la SNERI sont en marge de cette affaire. On a cependant trouvé dans les archives un KL 903 de gestion, un extracteur KJL pour radar Aquitaine puis un KT 910 pour l'aviation civile, des calculateurs miniaturisés KM 1201 et 1202 : voir fiches pour toutes ces machines construites à l' unité.

En 1961, Thomson crée une filiale de composants, Sesco, avec une license et 49% de capitaux GE. Cette société qui fait peu parler de ses produits permettra à Thomson, quelques années plus tard, d' être présente dans le premier Plan Composants.

Pendant les années suivantes, Thomson est à la recherche de structures pour ses travaux en electronique industrielle, peu rentables. Par exemple, pour les besoins de ses radars, Thomson est amenée à construire des processeurs, ainsi un calculateur 24 bits pour le système d'armes Crotale. La SNERI le commercialise sous le sigle TIV 1050, et en tire un TIV 1011 plus puissant qui servira pour la régulation du trafic aérien d'Orly. Plus de cent TIV 1050 seront produits (tores RTC, circuits DTL de Motorola et SGS), et la CII l'inscrira à son catalogue.
Il est également question d'un TIV 2500, générateur de caractères permettant de lier un calculateur à une simple TV 625 lignes. A rapprocher du Mod D de Schneider, qui fait exactement cela ?

Dans le domaine du télétraitement, la Thomson réalise au coup par coup des dispositifs de transmission à vitesse télégraphique, dont on peut citer quelques exemples :

1963 : THG 1020, transmission asynchrone à 220 bauds sur ligne téléphonique.

1964 : THG 1060, sensible amélioration, pour communication sur ligne téléphonique entre deux boites de 1,5 m de haut et 0,54 m de large. Hors transmission de données, c'est une liaison téléphonique normale qui peut servir à établir la procédure. Les transmissions acceptent les codes à 5, 6, 7 ou 8 moments, transmis à 600 bauds sur deux voies FSK : liaison directe entre 1300 et 1700 Hz, liaison inverse de service entre 390 et 450 Hz. L'appareil existe en trois variantes : ER, E, R, consommant respectivement 250, 150 et 150 VA.

1964 : THG 1120 est le même dispositif, mais fonctionnant à 1200 bauds. A cet effet, la voie principale FSK travaille entre 1300 et 2100 Hz.

1965 : THG 5000 est une station d'exploitation de bande perforée normalement associée au dispositif prècédent. Elle comprend LR, PR et ME, non connectées.

1966 : THG 1091 est une liaison numérique à 7 moments, capable de 100000cps, destinée à la liaison de bande à bande magnétique, ces dernières ne faisant pas partie de la fourniture.

1966 : THG 3000 complète cette panoplie avec un convertisseur de bande perforée vers bande magnétique, réalisé par interposition d'un tampon.

En 1966, la fusion de CFTH avec Hotchkiss-Brandt (armement, automobile, electroménager) donne à la nouvelle société Thomson-Brandt son nouveau PDG, Paul Richard, et entraine une redistribution des activités. La SNERI regroupe désormais tout ce qui touche au traitement de l'information, calculateurs, terminaux, modems pour la télégestion ; elle vend ces produits à Bull et reçoit des commandes de réseaux pour des entreprises publiques.

En 1967, la SNERI particularisera ces activités dans une Thomson Informatique et Visualisation (TIV), installée à Villacoublay : 500 personnes, CA 35 MF. Le but de l'opération semble de délimiter l'apport de Thomson à la SPERAC ; il lui reviendra deux ans plus tard après l'echec de cette société.

En résumé, Thomson n'a jamais souhaité participer véritablement à l'entreprise nationale Plan Calcul, tout au plus obtenir quelques crèdits pour des composants ou des périphériques. Après l'echec du plan Calcul, dont elle récupérera quelques bribes dans sa filiale SEMS, cette attitude ne se démentira pas.
Pour les dirigeants de la Thomson, l'ordinateur est un composant pour ses systèmes, que l'on peut selon les circonstances fabriquer soi-même ou acheter à un spécialiste. Ce n'est jamais une fin en soi.

737 - Les Administrations

La cohérence des investissements n'est pas la qualité principale des Administrations française ni entre les deux guerres, ni lors de la reconstruction. Laissant à PMK le soin d'écrire réellement l'histoire de cette époque, on se borne ci-après à présenter la liste commentée des équipements de chaque grand organisme de l'après-guerre, avec un minimum de présentation des objectifs de l'organisme.

CEA Le Commissariat à l' Energie Atomique, né juste avant la guerre sous un autre nom, reste après la guerre une simple structure de recherche puisque les gouvernements de la 4ème république ne lui ont pas demandé de faire une bombe. L'activité électronique porte sur l'exploitation du cyclotron et les mesures. Il existe une cuve rhéographique au Fort de Chatillon.
Néanmoins il existe quelques personnes qui rèfléchissent : le 24 juillet 1952, le Parlement vote une loi-programme de 5 ans prévoyant la construction d'un grand accélérateur et de trois piles expérimentales à Marcoule, pour un total de 37,7 MdAF. Le CEA civil prend corps.
Un nouveau centre de recherche est ouvert à Saclay en 1955, qui s'équipe d'une chaîne de cinq calculateurs analogiques Derveaux Djinn (25 MAF) dont l'interconnexion permet des simulations.

Tout change avec la 5ème République, dont le chef, au nom de la grandeur de la France - et d'une claire compréhension des facteurs qui définissent un grand pays - décide un programme nucléaire en trois étapes : la bombe A avec deux vecteurs, un de sanctuarisation avec les SSBS du plateau d' Albion, et un d'attaque avec les Mirage IV; puis la bombe H avec en plus les SNLE ; sans que ce nouveau programme nuise au programme civil, indispensable à notre indépendance énergétique.
La première bombe fonctionnera au plutonium, récupéré dans les piles expérimentales ; les suivantes utiliseront l' uranium 235, qu'il faudra séparer du minerai, à trouver au Gabon, d'où la nécessité d'une politique africaine pour garder cette ressource et de la construction d'une usine de séparation.
Pour cet immense programme, le CEA dispose pratiquement de crédits illimités, mais l' importance du calcul n'apparait pas telle aux responsables qu'il envisagent de développer une industrie ad hoc : après tout, les américains ne l'ont pas fait. C'est sûrement que l'ordinateur est seulement un outil, important mais pas décisif. Tout de même, commence un effort d'équipement : des calculateurs analogiques EAI 231R à

Saclay, puis d'autres (2,5 MF) au nouveau centre qui en 1962 se crée à Cadarache, tous deux développés entre 1965 et 1970 en calculateurs hybrides EAI 8900.

Les techniques numériques sont envisagées dès 1951, sous forme d'abord d'une veille confiée à A. Amouyal (Supelec), qui rend visite à Wilkes à Cambridge. Le CEA choisit pour son premier équipement une Ferranti Mercury, sans doute parce que les anglais de Harwell ont fait de même. Au siège, un ensemble mécanographique de gestion est d'abord renforcé d'un Gamma 3, puis d'un ET.
Un second ET est acheté pour la DAM (Direction des Applications militaires) naissante en 1958.
L'opération Mercury est un échec, la livraison n'intervenant qu'en 1957. Entre temps, le CEA s'équipe d'une 650, tandis que la DAM commande une 704, qui sera suivie d'une Stretch, en même temps qu'un Gamma 60. Le CEA civil, avec Amouyal, multiplie les 7090, 7094, etc... et fait en même temps un gros effort de formation conjointement avec l' EDF, sa future héritière.

On arrive ainsi en 1963 : la DAM, qui dispose de la bombe A et veut réaliser la bombe H, consulte CDC pour un 6800 et IBM pour un 360 / 92, deux machines encore en gestation qui toutes deux auront de grosses difficultés techniques. Mais l'administration Kennedy pose des obstacles de principe, craignant la prolifération, et interdit la livraison à la France de ces machines, ainsi d'ailleurs que de divers autres équipements utiles à la réalisation de la bombe. C'est là que naît l'idée d'une grosse machine, soit française, soit réalisée en coopération européenne, mais ce projet n'éveille que des réticences chez les industriels qui pourraient être concernés : il y aura bien une mention d'un P4 dans le programme du Plan Calcul, mais aucun industriel volontaire pour s'en occuper.
Il y a donc un trou d'équipement dans l'évolution du CEA entre 1964 et 1967. Le CEA civil sera bien autorisé finalement à se procurer un CDC 6600 en 1967, puis une 360 / 91 en 1968, mais la DAM devra se débrouiller avec un triplet de 360 / 50 remplacé ensuite par une 370 / 155, toutes produites chez IBM à Montpellier.

Ainsi l'histoire de cette période montre un des cercles vicieux de l'informatique française : prèférence européenne pour commencer, mais avec des performances insuffisantes et des retards qui découragent ; réponse rapide et efficace d' IBM quand le besoin croit ; après quoi les constructeurs français ne sont plus à la hauteur du problème, et doivent se borner à fournir des CAB 500, des Gamma 30 et des CAE 510 à des laboratoires.
L'importance du calcul dans le CEA s'exprime, au cours de ces années, par la croissance incessante de la demande, jusqu'à 40% par an, et donc par l'extension d'un parc fortement centralisé autour de grosses machines capables d'exécuter des gros codes spécialisés. Le CEA finira par décider, en 1972, de filialiser son centre de calcul civil en créant la CISI, Compagnie Internationale de Services en Informatiques, dirigée par Amouyal.

Centre National d' Etudes des Télécommunications Créé par le gouvernement de Vichy par une loi du 4 mai 1944, le CNET doit remplacer des initiatives locales et désordonnées par des recherches de plus grande ampleur, justifiées par les nouvelles techniques à mettre en oeuvre.
Rattaché au Ministère des PTT, il a néanmoins une vocation plus large car il hérite

du laboratoire de radioélectricité créé en 1914 par le Général Ferrié : il travaille donc également pour la Défense. Cependant, juste après la guerre, il n'est encore que la juxtaposition d'anciens laboratoires dispersés dans Paris ou la banlieue, entre lesquels aucune synergie n'est possible. Il n'a d'autre part que des crédits limités, et inégalement distribués entre les divisions, d'où une mauvaise ambiance.
Bien que tous les services, recherches des PTT, hyperfréquences, télécommandes et contremesures, mathématiques, aient d'importants besoins de calcul, on se contentera de calculateurs analogiques et de cuves rhéographiques jusqu'en 1954, tout en recourant, pour les calculs numériques, aux moyens du CNRS, notamment à l' IHP et à l' Université de Grenoble.

En 1954, Marzin (X25) est nommé directeur du CNET, dont il reconstitue l' unité en installant tout l'effectif parisien dans le nouveau bâtiment d' Issy les Moulineaux. Il définit l' objectif de la commutation temporelle, qui doit aboutir à la transmission numérique et à la commande automatique de toutes les commutations par des ordinateurs, interprétant les numérotations d'appels téléphoniques comme des messages à traiter. Un département de "recherche sur les machines électroniques" est créé en 1957, puis un établissement de Lannion voué à la commutation et aux composants.

A partir de ce moment, on distingue soigneusement entre les calculateurs d'usage général achetés (CAB 500, IBM 1620, puis CAE 9080, puis GE 635 avec Datanet 30 et deux GE 115 à Lannion et Paris) qui font leur apparition (voir boite 184), et les calculateurs temps réel construits localement pour le programme, dont le premier est Antinea (1958). C'est une synthèse des travaux entrepris auparavant sur les mémoires, notamment les mémoires mortes, et sur les circuits à transistors. Antinea sera connectée à une maquette d' autocommutateur, baptisée Antares, et exécutera des programmes à partir de 1960.

Avec le deuxième étape, Ramses , il s'agit d'étudier un véritable prototype d'autocommutateur, Aristote, sur lequel on pourra commencer à expérimenter des nouveautés opérationnelles, cad des services accessibles seulement aux commutateurs numériques. Ramses comporte des tambours magnétiques, sur lesquels on stocke les informations comptables relatives aux abonnés. Le prototype sera installé à Lannion. Un Ramses II sera ensuite réalisé, logiquement semblable mais plus performant, pour l'équipement du CNET Paris. Les deux Ramses, qui utilisent des tambours SEA et des bandes de la Compagnie des Compteurs, resteront en service jusqu'en 1973.

Le département RME , ayant ainsi atteint, dans un temps plutôt bref, la conviction que les techniques de commutation temporelle étaient au point , put transmettre le dossier à son ministère en vue de décisions d'investissements, dont on sait qu'ils ont complètement changé les conditions d'utilisation du téléphone, et donné à la France une bonne position exportatrice dans le domaine des centraux numériques. RME poursuivra son effort pour maintenir la technologie de ses ordinateurs au meilleur niveau, d'abord avec RME. X1, calculateur réalisé en TTL en vue d'un projet Cheops de calculateur pour commutateurs, puis avec RME. X2, maquette ECL destinée à des commutations plus rapides.

Le passage au stade industriel est effectivement entrepris en 1969 avec Pericles, produit par la Socotel, société de production alliant CIT Alcatel et Ericsson. L'autocommutateur sera installé à Clamart. La commutation utilise des relais Reed, les deux calculateurs sont des 32 bits, avec 16 à 64 Kmots de mémoire à tores controlée

par bit de parité, cycle 600 ns, dont 10K pour les programmes temps réel sont protégés en écriture. Il y a aussi un bootstrap de 1000 mots en mémoire morte à couplage inductif à cycle 1 µs. L'adressage des programmes utilise un CO 16 bits et des ruptures de séquence absolues, pour atteindre des instructions qui paraissent fournir trois microopérations et un incrément d'adresse ; l'adressage des données est différentiel, les incréments valides se situant entre + et - 7 inclus.
Le bloc de calcul travaille sur 12 bits. Les périphériques, manipulés à travers des registres externes de 32 bits, comprennent des explorateurs de lignes et des distributeurs, ainsi que deux téléimprimeurs et un tambour magnétique de 64 Kmots organisé en secteurs.
Le logiciel temps réel comporte trois cycles d'exploration, de durées 10, 100 et 400 ms ; toutes les sources de signaux sont explorées à chaque cycle de 10 ms.
Les informations concernant Platon (1970) suggèrent que ce sigle décrit l'autocommutateur dont le calculateur est Pericles. Le calculateur gère les communications à travers des paires de lignes à retard à magnétostriction, fonctionnant à 1,25 MHz et contenant 66 mots de 80 bits. Chaque communication utilise un mot dans chaque ligne de la paire, de sorte que l'ordinateur dispose de 160 bits d'information par transaction, sur lesquels il revient 240 fois par seconde en gérant 66 communications. Si un standard est capable d'établir plus de 66 communications simultanées, on peut ajouter d'autres paires de lignes.

On sait que CIT Alcatel, du groupe CGE , procèdera à partir de ces travaux à la refonte complète du réseau français avec le système E10, mis au point au CNET, et deviendra le premier fournisseur mondial de télécommunications.

Après ces études sur les centraux, le CNET ne s'arrête pas de travailler, et dans le domaine qui nous concerne, on peut citer les lignes MIC et le réseau Cyclade.
Les lignes MIC correspondent à la gestion, en commutation temporelle, des lignes à grande distance, en commençant par l'axe Paris/Bretagne. Le module minimum est ici une voie de 2 Mbit/s, assurant le multiplexage de 32 lignes téléphoniques standard échantillonnées en 64 Kbauds : le CCSA sera, en 1971, le premier utilisateur non PTT de ce dispositif.
Le réseau Cyclade est une étude de l' IRIA (Pouzin), cherchant à introduire en France la commutation de paquets. Le CNET est partie prenante de cette expérience qui intéressera progressivement plusieurs groupes de calculateurs, dont ceux du CCSA et ceux de l' IRISA (la version rennaise de l' IRIA). Ce sera le réseau TRANSPAC, plus tard renforcé d'un TRANSMIC.

CNRS L'histoire de la Caisse Nationale des Recherches Scientifiques , créée en octobre 1935, et de son successeur le CNRS qui date de 1939, est complètement en marge de l'histoire de l'informatique, dans la mesure où ils ont totalement échoué à promouvoir cette discipline en France. C'est essentiellement un thème pour PMK, qui lui consacre une part importante de sa thèse , pp 55 à 221.
Ils nous intéressent plus particulièrement pour les machines issues de leurs tentatives, et pour celles qui ont équipé les organismes dépendant plus ou moins d'eux. Ce tour d'horizon va d'ailleurs un peu plus loin que le seul CNRS, englobant tous les organismes qui sont venus, à un moment ou à un autre, lui demander des crédits de recherche.

Créé en 1931 par Emile Borel, chercheur et ministre, l' Institut Henri Poincaré est un organisme de recherche fort bien doté en crèdits de fonctionnement, avec des activités justifiant beaucoup de calculs : Mathématiques, Physique théorique, Statistiques et Probabilités, Balistique. Mais tous ces chercheurs, dont certains célèbres, semblent n'avoir besoin que de petites machines de table. Il y aura deux tentatives de faire un peu plus :

- en 1938, Fréchet, le statisticien, obtient 100000 F du CNRS naissant pour connecter une machine comptable électromécanique NCR à des traducteurs binaire / décimal . Le travail est confié à l' Outillage RBV mais inachevé au moment de l'occupation. Il n'y aura pas de suite.
- un laboratoire de calcul mécanique dirigé par L. Couffignal est créé en 1938 par l' Armée, en vue d'améliorer et renforcer les moyens de calcul. Couffignal, qui s'est fait connaitre depuis 1930 par des reflexions sur l'architecture possible d'une machine à calculer, et dont l'objectif avoué est d'aboutir là où Babbage a échoué, est en cette période de pré-guerre pressé par l'urgence, et passe un contrat de 80000 F avec le même RBV pour connecter une machine comptable Sanders-Octoplex et une calculatrice Monroe, avec une commande par bande perforée. Ce projet reçoit la priorité sur le prècédent, mais tout disparait avec l'occupation.

Après la guerre, le CNRS interfère en permanence avec l' IHP, en assumant progressivement la responsabilité de tous les moyens lourds demandés par l'une ou l'autre de ses commissions. En particulier, il créee l' Institut Blaise Pascal dont la vocation comprend tous les modes de calcul. En pratique, cependant, les deux aspects calcul analogique et calcul numérique, traités dans des lieux éloignés l'un de l'autre, ne communiqueront jamais :

- la partie analogique, avec Pérés et Malavard, fonctionne à Chatillon au profit de l'aéronautique et de l'EDF autour du thème "Mécanique des Fluides", avec un constant succès.
- la partie numérique est dirigée par Couffignal, reparu officiellement en 1945, et qui reprend, cette fois avec Logabax, son idée de calculatrice binaire. Ce choix industriel malheureux conduit le projet, il est vrai fort mal dirigé, à un échec complet vers 1952 (perte ~ 130 MF).

Après quoi, Couffignal échoue à trouver d'autres volontaires industriels pour son projet, puis se résoud à acheter une machine anglaise, modérément apprèciée des usagers. Le laboratoire de calcul numérique de l' IHP fusionne avec l' IBP, puis Couffignal disparait en 1959 pour se consacrer, jusqu'à sa mort en 1966, à des rèflexions sans débouché sur la cybernétique.

Par la suite, l'IBP s'équipera plus correctement, mais pas nécessairement avec discernement :

1957 : un Gamma 3 puis un AET. De Possel, chef du labo à l' IHP, passe à l' IBP.
1958 : un IBM 650 ; de Possel devient directeur de l' IBP.
1961 : un IBM 1401
1962 : un Elliott 803 (acheté 1 MF) puis une IBM 704
1963 : une CAB 500 et une seconde 1401
1964 : une CDC 3600, remplaçant la 704
1966 : une IBM 360 / 40 à disques et bandes, dans le nouveau local du CIRCE à Orsay
1967 : une IBM 360 / 50 remplaçant la prècédente.

sans parler d'une mécanographie classique IBM conservée pour la gestion du CNRS. Le départ du centre de calcul à Orsay marque la fin du règne de de Possel, qui passera les dernières années de sa vie à étudier une machine à lire universelle (il voulait même lire l'écriture manuscrite), laquelle sera régulièrement soutenue par le CNRS, sans le moindre espoir de débouché commercial.
L' IBP lui-même sera dissous en 1969.

Le principal problème du CNRS face à l'informatique était de définir la commission qui aurait à traiter cette discipline, que beaucoup de scientifiques refusaient de considérer comme une science.
PMK, qui étudie en profondeur cette question, souligne le ratage de 1967 qui assimile l'informatique aux mathématiques appliquées, et la place dans une commission N° 1 partagée avec les mathématiques pures, indifférentes sinon méprisantes. Ce n'est que beaucoup plus tard qu'apparaitra au CNRS une commission Sciences pour l' Ingénieur (où je siègerai 5 ans), dirigée par Lagasse, qui avait au moins l'avantage de comprendre l'intérêt des recherches proposées.
Du fait que ce sont les commissions qui attribuent les postes de chercheurs, ce choix a durablement pénalisé les universités qui avaient des velléités d'équipement, et / ou de recherche sur le sujet. Remarque qui me permet de traiter brièvement la question de l'équipement des universités avant le plan Calcul, dans laquelle je me suis trouvé impliqué pendant quinze années (1955-70).

GRENOBLE : l' Institut Polytechnique de Grenoble, dirigé par Esclangon, crée en 1956 un Institut de Mathématiques Appliquées, confié à Kuntzman (ENS 31), qui va se développer en jouant le rôle d'un centre d'expertise régional. Il travaille en liaison avec Neyrpic, la firme grenobloise d' hydraulique, qui développe un centre de calcul qu'elle filialisera ensuite en une SOGREAH (mécanographie, puis calculateur analogique Philbrick, puis IBM 604 et CPC, puis IBM 650).
L' IMAG s'équipe d'une OME 40 de la SEA, et demande à la SEA, en 1956, un CAB 2026 à 90 MF : on ignore pourquoi la SEA décide en 1957 de retirer son offre . L'IMAG s'équipe alors d'un Gamma ET à 45 MF, prix d'ami, et devient un spécialiste de langages, écrivant des compilateurs pour Gamma 60, CAB 500, CAE 510, IBM 7044, Philips P8000. Dans toute cette période, l' IMAG fonctionne comme conseiller scientifique du STAé, qui lui commande des études dont les calculs se font, selon les possibilités, en local ou à la SOGREAH ; le STAé compte pour moitié dans le budget de l'organisme..

Par la suite, l' IMAG s'équipera d'une CAB 500 en 1962, d'une IBM 7044 en 1963, puis d'une 360 / 67 et d'une 360 / 40 vers 1968, coopérant alors avec IBM qui établit à Grenoble un centre scientifique dirigé par J. J. Duby, et avec le LETI et la Thomson pour des études de composants. Le CNRS reconnait aussi les mérites de l' IMAG en installant à Grenoble le Centre d'Etudes de la traduction Automatique de B. Vauquois (qui sera un long et coûteux échec).

Le succès de l' IMAG se double de la réussite, à partir de 1957, de la section d'Automatique de R. Perret, qui évoluera en un Laboratoire d' Automatique de Grenoble. Ce laboratoire est à l'origine, en collaboration avec la société Mors et avec le soutien de la DGRST (1964), d'un calculateur MAT 01, qui deviendra en 1968 la base des productions de la Télémécanique (T1600, T2000, Solar).

TOULOUSE : dans ce centre, le calcul s'introduit à travers E. Durand (ENS), professeur de physique et spécialiste d'analyse numérique, doyen de la faculté depuis 1953, et Dupouy , spécialiste d'optique électronique qui dispose localement d'un microscope électronique, et qui dirige le CNRS de 1950 à 1957.
C'est sur cette toile de fond que travaille Laudet, ancien élève de Durand, ancien instituteur et mèdecin, qui développe des enseignements d'informatique et met en place progressivement un Centre d' Informatique de Toulouse. Envoyé là-bas par FHR avec l'accord de mes chefs ruellois, j'ai consacré pendant près de 15 ans deux jours par mois à ce centre, en plein accord avec Laudet qui me plaçait dans tous les jurys de DEA ; en sens inverse, j'embauchai plusieurs des chercheurs comme scientifiques du contingent à Ruelle et l'un d'eux (Oulès) a participé à la rédaction du logiciel de Dorothée.

Comme moyens de calcul, le Centre dispose d'une 650, pratiquement donnée par IBM en 1957. La SEA participe à la formation en donnant les spécifications du Symmag , que le Centre utilise pour construire, entièrement par ses propres moyens, un calculateur local, la Calculatrice Arithmétique de Toulouse (CAT, R. Beaufils, 1961-65). Voir fiche et document.
Bien plus tard, on peut signaler le cas de Castan, chercheur qui a réussi à se faire envoyer à l'Université d'Utah à Salt Lake City, et à y définir, au titre d'une thèse de PhD, un microprocesseur M3L avec lequel il était en mesure d'interprèter directement le langage LISP. De retour à Toulouse, il semble avoir matérialisé sa recherche.

En automatique, J. Lagasse crée en 1967 le LAAS, Laboratoire d' Automatique et d' Analyse des Systèmes, tandis que l'arrivée de Supaéro, transférée en 1965 lors de la création du pôle aéronautique, fournit une masse d'élèves susceptibles de suivre des formations par la recherche. Il existe d'ailleurs à côté de l'école et depuis 1956 un CERA créé par Gille et Pelegrin (tous deux X43), qui met ses machines SEA, Analac et IBM 360 / 44 à la disposition de ces élèves ; Pélegrin quitte l'école pour diriger la branche toulousaine de ce centre, le CERT.

NANCY : est après la guerre le domaine privilégié des mathématiques pures, avec les bourbakistes Dieudonné, Delsarte et Schwartz. Ce n'est pas propice à l'informatique et en 1951, il en résulte un conflit pour la nomination d'un nouveau professeur. Contre l'avis majoritaire des professeurs d' université, les directeurs des écoles parviennent à faire attribuer le poste à J. Legras, mathématicien appliqué. Legras achète une IBM 604, puis une 650 pour l'université, où d'autre part les littéraires disposent d'un Gamma 60 pour le Trésor de la Langue Française. Ces deux groupes ne communiquent pas.
Le Centre Universitaire de Calcul Automatique organise de multiples enseignements, évoluant en 1965 en Institut universitaire puis en Centre de Recherche en Informatique de Nancy (CRIN), associé au CNRS, où s'illustre C. Pair (ENS 53), qui a démontré le dernier théorème concernant les langages de programmation déterministes. J. L. Lions (ENS 47) a également commencé sa carrière à Nancy.
On trouvera en boite 170 un travail effectué à Nancy sous la direction de Pair, traitant du langage américain COGENT, qui permet de traiter des structures arborescentes telles que les grammaires. C'est évidemment un thème intéressant pour les recherches de Pair.

LILLE : cette ville est caractérisée par la coexistence assez pacifique de l' université d'état et des facultés catholiques. Issu de "la Catho", Norbert Segard , professeur en 1954, doyen de 1963 à 1973, député puis ministre, provoque la création de deux Instituts Supérieurs d' Electronique à Paris (ISEP) et à Lille (ISEN). L' ISEN aura une attitude dynamique pour l'enseignement de l'automatique et de l'informatique, avec notamment la thèse de V. Cordonnier, dirigée par J. Arsac : Cordonnier concrétise sa thèse en construisant une machine inspirée par l' IBM 1410. Le Centre de calcul de l' ISEN, qui commence avec cette machine (1965) et se développera avec une 1130 (1967), un Multi 8 (1970), des IBM 370 / 115 puis 148 (1975), un Solar, puis finalement une IBM 3090 avec processeur vectoriel, servira à toute la Catho.

Du côté universitaire, les jeunes mathématiciens (Descombes, Poitou, ENS 45) ne sont pas intoxiqués par le bourbakisme et désirent enseigner. Avec l'appui de J. C. Herz (ENS 46, IBM) et de P. Germain, futur directeur de l' ONERA, ils développent l'enseignement de calcul numérique, ainsi que l'équipement : Gamma ET en 1961, IBM 1620, Gamma M40 en 1967, CII 10070 en 1970, Mini 6 en 1975, et par la suite Bull DPS 8 et CDC Cyber. L'équipe sera renforcée dès 1961 par P. Bacchus, un astronome qui sait se servir du Gamma ET, et P. Pouzet, un numéricien formé à Grenoble.

On peut ajouter à cet important équipement celui de l' IDN, une école d'ingénieurs, qui dispose d'une mécanographie, d'un Nadac 20 de la SEA, et d'une machine numérique Honeywell. Plusieurs entreprises de la région accordent aussi des stages à des étudiants : les Charbonnages avec un CAB 500, la Redoute avec une IBM 650.

PARIS : l'enseignement de l'informatique à Paris est d'abord inexistant, la vocation de l' IBP étant initialement le seul calcul, puis évoluant vers la recherche à cause de de Possel. Cependant, la multiplication des équipements exige de la programmation qui conduit à des enseignements. En 1965, de Possel cède sa chaire d'analyse numérique à J. L. Lions, et J. Arsac (ENS 48) prend la direction de l'institut de programmation où les enseignements se doublent rapidement de recherches :

Programmation (Arsac lui-même),

Linguistique (Gross X55, issu de l'équipe Sestier du LCA sur la traduction automatique),

Logique et linguistique (A. Lentin, L. Nolin),

Questionnaires (C. F. Picard),

Démonstration automatique (J. Pitrat X54 Armt),

Transmission de l'information (J. C. Simon, X44),

Algèbre de l'informatique (M. P. Schutzenberger, mèdecin, spécialiste du monoïde libre).

On trouvera en boite 172 plusieurs études conduites à l' Institut de programmation :

- une sur le langage ATF Gestion de Nolin, financée par la DGRST (1967) : deux documents.
- une sur le langage EXEL de programmation structurée, conçu pour formaliser la sémantique (1974).
- une sur le projet Edelweiss d'un système de gestion de mémoire virtuelle optimisé pour traiter des programmes écrits en EXEL. Réalisé sur contrat IRIA avec participation de chercheurs Thomson.

On peut même trouver une réalisation matérielle à l' Institut : c'est l' Hypercube F8 de Roger Dupuy composé de 8 cartes, dont chacune contient un microprocesseur Fairchild F8, 64 KB de DRAM, 1 KB de PROM, et une liaison avec un disque CDC 100M partagé en zones affectées. L'intercommunication est assurée par un 8X300 de Signetics, très rapide (cycle 250 ns) par opposition aux F8 dont le cycle est 2 µs ; il est ainsi possible que les F8 communiquent, en 2ème moitié de leur cycle, à travers le 8X300, sur un bus à 10 fils et 2 Mbit/s. Le 8X300 sert ainsi de boite aux lettres. Dupuy recherchera vainement un sponsor en présentant son produit dans les divers salons parisiens au cours de l'année 1979, suscitant seulement des commentaires américains (à cause de Fairchild).

Tout ce monde utilise les calculateurs du CIRCE, qui ont beaucoup grossi (IBM et Amdahl), et l'IBP devenu inutile disparait en 1969.

Divers : ceci n'étant pas une histoire de l'enseignement de l'informatique, il n'est pas essentiel de poursuivre cet inventaire à travers toutes les villes de France, ce qui n'a pas été traité étant peu de chose dans cette période antérieure au plan calcul. PMK, qui fait tout le tour d'horizon, s'efforce d'expliquer le phénomène national caractéristique : à l'opposé du reste de l' Europe, l'université et la recherche françaises n'ont que très peu contribué à la mise en place de l'informatique en France. On en connait le résultat : quand cette industrie a démarré, il était trop tard pour prendre une place notable, de sorte que la balance commerciale de l'informatique française est fortement négative, du début à la fin de la période étudiée.

Electricité de France Le programme civil du CEA réussit, et le premier Plan se termine par la mise en place des structures industrielles capables de construire, de bout en bout, les réacteurs nucléaires de production définis par le CEA : Indatom pour l'électronique (CSF, CGE, Banque de Paris), France-Atome pour la chaudronnerie et le béton (SACM, Thomson, les chantiers de l'Atlantique, Schneider, et la Banque de l' Union parisienne).
Le second plan (1957-61) prévoit le passage au stade industriel, et de fait la première centrale EDF entre en service en 1962, tandis que la direction industrielle du CEA est supprimée. Toutes ces réalisations vont faire un énorme usage d'automatismes et de calculateurs "temps réel" pour les coordonner ; la SEA, pour n'évoquer qu'elle , livrera nombre d'équipements analogiques, mais n'aura rien à proposer lorsque s'exprimera un besoin de machine numérique. C'est là que s'introduit le RW 300, proposé par Intertechnique avec des rèférences américaines et un court délai ; indirectement, c'est là que commence l'histoire de la CAE.
A partir de cette première consultation, l' EDF équipera toutes ses centrales de multiples calculateurs, pour améliorer la sécurité de toutes les opérations, surveillance du fonctionnement courant ou commande d'opérations ponctuelles mais délicates comme les remplacement de barres : Serel 1001, CITAC 210, PB 250 sont commandés pour divers services autour des piles. Il y a même une IBM 1710 à la centrale thermique de Porcheville, car l'automation gagne partout du terrain.

L'EDF n'a pas attendu cette période d'expansion massive pour s'intéresser à l'informatique. Créée à la libération par fusion autoritaire de très nombreuses petites sociétés de production, elle avait un problème fondamental d'optimisation de la production et de la distribution, qui l'avait conduite à s'intéresser à la recherche opérationnelle. J. Carteron (X45, Télécom), qui dirigeait depuis 1950 le bureau de

calcul des filtres téléphoniques aux PTT, est recruté en 1953 par l'EDF pour développer le calcul électronique.
Lui aussi s'informe en Angleterre où il rencontre Amouyal.
L'EDF va d'abord s'équiper d'un analyseur différentiel analogique, construit par la SEA, puis d'un Gamma 3 PPC suivi en 1958 d'un AET. Des calculs sont demandés aussi à l' IMAG.
La réussite, en 1957, d'un programme de recherche opérationnelle à 70 variables, traité sur Gamma 3, déclenche un immense intérêt pour les calculs économiques et, à partir de là, une formidable croissance de la demande s'installe, jusqu'à 55% par an. Les commandes se succèdent : IBM 704, Gamma 60 (annulé avant livraison), IBM 7090, IBM 7094, CDC 6600, et bien entendu des CAB 500.

Du coup, la gestion se met à croire à l'informatique, et la gestion des abonnés s'automatise avec une IBM 7070 et des 1401. P. Lhermitte (X47, Ponts) qui dirige ce service, se découvre une vocation de prophète de l'automatisation de la gestion après qu'il a installé, en 1967, un GE 625 de Bull / GE.
Il devient sur cette base responsable de l'informatique de la Société Générale et installe, entre 1975 et 1980, un vaste réseau de 6000 terminaux.

IRIA L'Institut de Recherche en Informatique et Automatique est créé au début de 1967 dans le cadre du Plan Calcul, confié au Professeur Laudet, de l'Université de Toulouse, et installé à Rocquencourt dans un terrain que vient de quitter l' Etat-Major de l'OTAN à la suite de la rupture du Général de Gaulle avec cet organisme. L'institut est expérimental, et rattaché au Premier Ministre en attendant qu'il ait fait ses preuves, ce qui fera l'objet d'une évaluation dans 6 ans.
Les consignes, très vagues, sont d'aider autant que possible la CII dans l'accomplissement de sa tâche du Plan Calcul, d'effectuer des recherches dans ses laboratoires propres, de développer la formation des informaticiens et autres personnes concernées, de rassembler et diffuser toute documentation française et étrangère sur l'informatique.

Laudet, qui subit peu de contraintes mais sait q'il sera jugé sur résultats, définit un statut des chercheurs qui n'accorde à ceux-ci que trois ans, renouvelables une fois, avant de devoir se recycler dans l'industrie, afin de promouvoir la coopération Université / Industrie que l'on évoque depuis des années sans rien faire pour l'aider à naître. Les chefs de départements, dont certains (dont moi) sont membres du Directoire, sont détachés à temps partiel par leur corps d'origine, et couvrent tous les aspects de l'informatique et de ses applications :

Informatique technique (Langages et Systèmes d'exploitation) : H. Boucher (X45, GM, Aéro)

Informatique de gestion (Langages et applications, dont bases de données) : J. Donio (X57, PhD Stanford)

Mathématiques Appliquées (Grands systèmes, dérivées partielles) : A. Bensoussan (X60, Aéro, Dr Math)

Automatisme : P. Faurre (X60, qui vient de l'industrie)

F. H. Raymond essaiera de lancer l'étude du calculateur P4, dont on sait que la CII se désintéresse, mais il ne parviendra à intéresser aucun chercheur, et de plus se brouillera avec Laudet.
Un centre de Calcul, évidemment équipé de matériel CII (CII 10070, puis IRIS 50), est au service des chercheurs, ainsi qu'un centre de documentation.

Après 6 ans, le bilan de l' IRIA, dont on peut voir qu'il ne doit rien à l' Ecole Normale ni au CNRS, est furieusement contesté par les gens qui désirent le récupérer à leurs propres fins, avec la complicité active de A. Lichnerowicz (ENS), conseiller du Ministre de l' Education. Après des épisodes qu'il vaut mieux ne pas détailler, compte-tenu des procédés employés, les résultats sont les suivants :

- Laudet est remercié poliment, et remplacé par A. Danzin (X39, chercheur industriel connu), qui n'est là que pour la transition et ne restera que deux ans.

J. L. Lions (ENS) est le seul membre du Directoire qui conserve sa place, Boucher et Schutzenberger sont remerciés.

- Le département Donio est entièrement supprimé.
- H. Boucher est éliminé, ainsi qu'une partie de ses chercheurs qui se retrouveront au Centre de Programmation de la Marine. Un nouveau thème est introduit - dont j'avais refusé de me charger - pour l'étude de Cyclades, un réseau français de commutation de paquets, confié à L. Pouzin (X50).
- A. Benssoussan, dont les recherches sont pilotées de loin par Lions, entre au Directoire. Il deviendra par la suite Directeur de l' IRIA, puis Directeur du CNRS.
- P. Faurre, qui représente le lien avec l'industrie et qui connait bien Danzin, reste en place. Il deviendra plus tard membre de l'Académie des Sciences (dont Lions est prèsident) et PDG de la SAGEM.
- les chercheurs, dont pratiquement aucun n'a essayé de passer dans l'Industrie, sont admis au statut du CNRS dans la mesure où ils disposent de diplomes appropriés, et pérennisés comme ils le réclamaient fortement depuis mai 1968. Fin des espoirs de coopération recherche / industrie.
- l' IRIA devient l' INRIA, cad qu'il a maintenant un statut national et change de dépendance pour se rapprocher du CNRS et de l' Education Nationale.

Dans les années qui suivent, Cyclades sera une réussite et ses principes seront adoptés par le CNET puis par le Ministère des Télécom qui installera le réseau Transpac. On trouvera en boite 184 un article rèdigé à l' ENSIMAG qui montre le travail en commun de l'équipe CP67 de l'ENSIMAG et de celle de l'INRIA qui crée Cyclades / Cigale.

L'INRIA essaimera vers Rennes (IRISA) et vers Sophia Antipolis, où seront installés des noeuds Transpac.

L'installation de Sophia Antipolis est intéressante, tant par le thème de recherche prédominant que par les liaisons dans lesquelles elle s'intègre (1990) :

Equipement : une Connection Machine à 16384 processeurs, chacun doté de 32 KB de mémoire, le tout théoriquement capable de 1 GFlops. La machine dispose de 10 GB de disques, accessibles à 25 MB/s. L'exploitation se fait sur un périphérique graphique du type "frame buffer".

Liaisons : la machine est intégrée à travers deux Sun 4 / 390 au réseau local Ethernet, qui visite aussi des LISP machines et des VAX et, hors du site, dessert à 10 Mbit/s des établissements voisins : Valrose qui est lui-même relié à l'Observatoire, St Gerome qu'une voie 2 Mbit/s relie à l'Université de Luminy, et d'autres voies en fibre optique 10 Mbit/s vers le CNRS, le CERICS, le CERISI, le CICA et le CMA. Plus globalement, les liaisons internes de l' INRIA comprennent une voie MIC 2 Mbit/s vers Rocquencourt, et de là vers l'IRISA et vers Nancy, plus des liaisons à

19200 bds vers Grenoble et le CERFACS (Centre Européen de Recherche et de Formation Avancée en Calcul Scientifique, à Toulouse).

L'INRIA comprend en 2002, dans ses trois sites, pas moins de 42 polytechniciens, dont on doit espérer qu'une large part ne sont là que de passage.

Météorologie Nationale Après la guerre, le problème de la Météo consiste à installer dans tout le pays, et sur l'Atlantique (frégates météo), un réseau aussi dense que possible de stations de mesure, transmettant par radio ou par fil en direction d'un centre national, plusieurs fois par jour. A cette époque, la prévision est encore statistique, consistant à identifier dans les instantanés reçus ce qui s'inscrit dans l'expérience des 150 dernières années. On a indiqué, un peu plus haut, la commande à SNERI d'un calculateur KL 901 qui doit contribuer à ce travail.

Cependant, les scientifiques ont créé des modèles d'atmosphère, et progressivement la puissance des ordinateurs se rapproche de celle nécessaire à la résolution de cette monumentale collection d'équations aux dérivées partielles. On doit alors automatiser complètement le réseau de collecte, et déverser ces masses de chiffres dans des programmes capable d'effectuer en quelques heures une prédiction à 24, puis 48 heures.

Nous ne connaissons pas le détail de l'évolution de Météo France. En 1994, le système de calcul comprend un Cray 2 et un Cray C98 (huit unités centrales), avec un réseau FDDI pour relier tous les postes de consultation et tous les calculateurs d'études, parmi lesquels un Convex. Voir boite 184.

Par contre, nous ne savons rien du réseau qui collecte 20000 à 50000 observations par jour, soit 100 à 500 MB qu'il faut enregistrer, archiver et exploiter.

ONERA L' Office National d' Etudes et Recherches Aéronautiques , créé en 1946, est placé sous l'autorité du Ministère de l' Armement (et non du Ministère de l' Air), apparemment pour réagir contre l'inefficacité de la recherche aéronautique universitaire. C'est un EPIC, ce qui lui donne une grande liberté de gestion, et il est très bien doté en crèdits. Il a tout naturellement besoin de calculs, et son directeur imagine de construire une machine.

Vers 1951, cette tâche est confiée à un licencié en physique, Yves Druet, qui part de zéro, et se renseigne sur la technique chez les constructeurs. Il fait les plans d'une machine parallèle synchrone de 40 bits, travaillant à 1 MHz, avec un accumulateur à base de bascules, un tambour et des bandes magnétiques. Il bricole sa machine avec les moyens du bord, et parvient à la mettre à peu près au point en 1953. Mais, écoeuré de se voir coiffé par un chef de division que son travail n' intéresse pas, il s'en va et son principal collaborateur également. La première machine est abandonnée.

Le successeur, Maurice Bataille (X 43), reprend le problème à zéro pour construire MOP, une machine inspirée de l' EDSAC : asynchrone, 17 / 34 bits, centrée sur un tambour très rapide (11300 t/min) et de très petite capacité, 512 mots extensible plus tard à 1024, ce qui est trop faible, dès cette époque. L'electronique prévue, 2500 tubes, 6000 diodes, est importante, car on vise l'addition de deux nombres VF en 12 µs, et un répertoire de 32 opérations.

Mais l'équipe est petite et les progrès sont lents. Ce n'est qu'en 1959 que le tambour est prêt, alors que l'on sait à l' ONERA, depuis 1955, que la MOP est périmée. Il est difficile de comprendre pourquoi l' équipe Bataille s'est obstinée sur son tambour, alors

qu'à cette date on trouve dans le commerce des tambours (moins rapides, certes, mais de plus grande capacité) et des mémoires à tores.

Quand en 1957 l' ONERA achète la première IBM 704 installée en France, plus personne ne s'intéresse à la MOP qui sera abandonnée à l'achèvement du tambour, sans avoir réellement été mise en route. Bataille part chez Bull pour s'occuper du Gamma 60, son successeur Gaudfernau à la SEA puis à la Compagnie des Compteurs, et l' ONERA ne tirera aucun profit de l'expérience acquise.

Après ces deux tentatives, l' ONERA n'essaiera plus jamais de construire ses propres machines, et se bornera à acheter, avec la bénédiction de ses organismes de tutelle (la DRME puis la DRET), les plus puissantes machines scientifiques du marché (CDC, Cray).

738 - Le rôle des Armées

Il y a à la libération trois ministères militaires, Guerre = armée de terre, Marine, Air, chacun ayant son budget propre, ses vues sur l'évolution de l'armement et de la tactique, et ses services de recherche pour orienter cette évolution.

En matière d'informatique, personne n'a de sentiment d'urgence, même si deux de ces ministères, la Marine depuis la reconstruction de la flotte dans les années 30 et l'Armée de terre depuis la fin de la guerre, utilisent des calculateurs (analogiques) pour la conduite de tir. Les problèmes techniques du Ministère de l' Air portent essentiellement sur la reconstruction d'une aviation, ceux des deux autres sur la défense contre ces mêmes avions, principalement au moyen de missiles.

Ministère de l'Air

L'organe chargé des études est le Service Technique Aéronautique (STAé), créé en 10 / 45, dont la finalité est concrète et immédiate. Le gouvernement estime, au vu de la pléthore de petites entreprises d'aviation nées de la libération, qu'aucune recherche sérieuse ne peut être conduite par ces constructeurs, et qu'il incombe à l' Etat de fournir les moyens du progrès : le STAé s'occupera du court terme, et un ONERA est créé pour le moyen terme, mais dans un ministère différent (l' Armement) parce que le Ministère de l' Air parait trop brouillon.

En fait on a vu à la rubrique prècédente comment l' ONERA a essayé mollement de construire elle-même un ordinateur pour ses besoins, et a échoué, s'équipant finalement de matériel américain.

Le STAé aborde le problème à une échelle plus modeste et, cherchant un partenaire industriel, choisit la SEA. Pour le calcul analogique, le STAé passe des commandes dès 1946, et organise avec les premières livraisons un centre de calcul installé dans les locaux de la SEA et exploité par du personnel SEA. On y trouvera les premiers OME, puis des machines plus spécialisées (OME 15, OME 20), et ensuite le simulateur Mistral (1952) servant aux études de guidage de missiles air / air. 266 MAF sont dépensés jusqu'en 1955 pour équiper ce Laboratoire, auxquels il faut ajouter les frais de fonctionnement, de 50 à 100 MAF pour le personnel électronicien.

Le STAé aborde les techniques numériques avec le Fizeaugraphe, qui est destiné à étudier les trajectoires de missiles et qui est destiné à Colomb Bechar, où se font les tirs. Cette machine à tubes manque gravement de fiabilité et invite surtout la SEA à changer de technologie.

Le STAé sous-traite complètement les études de missiles, principalement à Matra, et il commande à la SEA les moyens de calcul que ces industriels réclament : OME 111 pour la SNCASE de Cannes qui acquiert en même temps un Bull Gamma 3 PPC, Gamma 3 et 604 chez Matra. Ces derniers, peu adaptés aux calculs nécessaires, sont remplacés ensuite par un CAB 2022, commandé à la SEA par le STAé et livré fin 55.
En prévision des essais du missile Matra R422, le STAé commande ensuite à la SEA deux CAB en remorques pour Colomb Bechar, un 3018 destiné au guidage du missile et un 3118 pour la conduite d'interception. Le second programme est abandonné en cours de route par l' EM, mais le 3018 est mené à bien. La constatation de sa fragilité conduira le STAé à commander, dès 1957, les études qui aboutiront un peu plus tard, à la réalisation civile du Symmag et du CAB 500.

Un autre thème important est la simulation de pilotage, qui prend de l'importance quand les fabrications anarchiques de prototypes débouchent sur quelques réussites. La SEA reçoit commande de deux simulateurs de Vautour, mais les livraisons se font avec retard (1960 et 1962) et le STAé perd confiance. Les simulateurs suivants, pour Mirage III et Etendard, seront commandés à LMT / Redifon.

Le STAé est aussi un gros client de calculs pour Grenoble, l' IMAG servant de conseiller scientifique et de programmeur pour utiliser les ressources de calcul de la SOGREAH. Les comptes de l' IMAG révèlent 560 KF de calculs en 14 ans, au titre de 4 contrats.

Enfin, on peut noter, de façon plus générale, l'intérêt soutenu du STAé et de l' ONERA pour les moyens de calcul analogique rassemblés par Pérés et Malavard autour du concept rhéographique, même si ces méthodes ont d'autres débouchés, vers l' EDF en particulier.

Second sujet d'études, largement indépendant, né avec une dizaine d'années de retard sur le prècédent à la suite des essais réussis du SAGE aux USA. Le maître d'oeuvre est ici le STTA, Service Technique des Télécommunications de l' Air, qui se penche d'abord sur les radars. L'acteur est le bureau "détection et manipulation de l'information", dirigé par F. Gadelle (X42).
Le projet STRIDA se propose, en cherchant sa voie, d'utiliser les plus rècents radars pour automatiser quelque peu le suivi des avions en vol. Sur une spécification de principe assez vague, il s'agit d'associer quelque chose à un radar Palmier, construit par SNERI, qui deviendra peu après une filiale de Thomson.
Sélectionnée sur la base d'une expérience des consoles de visualisation, acquise dans des dispositifs d'entrainement, la SINTRA réalise des tables traçantes en couleur associées à des boucles de poursuite analogiques, chacune valable pour un seul avion. C'est monumental, cher, et finalement limité car on peut assez aisément saturer le système. Quatre ou cinq stations sont équipées, certaines avec 8 boucles de poursuite (1958), et une version sera réalisée pour les porte-avions, mais il faut trouver autre chose.
Les nouvelles provenant des USA, concernant la décision d'adopter le SAGE, poussent en direction des méthodes numériques, et d'ailleurs les américains laissent Gadelle visiter le QG du NORAD. Puis un symposium OTAN présente les projets SAGE, NTDS et GPA 73. Les français en concluent que la vraie solution est bien numérique, mais qui peut le faire en France ?

La SINTRA obtient un contrat pour étudier un système CESAR, Complexe d' Exploitation Semi Automatique des Renseignements, réalisé en technologie à tubes et installé en 1963 dan au moins un centre de défense aérienne. C'est un hybride, et il se révèlera peu efficace. Exit la SINTRA.
Une proposition SEA est éliminée : manque de confiance dans ses capacités système. Le STTA sollicite Bull, qui refuse : la société est en train de réaliser le Gamma 60, et rien d'autre ne compte. D'ailleurs Bull n'est pas plus apte que la SEA à une étude de système, et ne le souhaite pas.

C'est ici qu'intervient IBM France. Depuis 1956, J. P. Brulé (X50) est entré au laboratoire de la rue Michel Bizot, où il travaille sur le PACA, un calculateur transistorisé pour la Marine. Son ambition est d'aller plus loin et d'aborder les études de système : il réussit à convaincre sa direction que le thème en vaut la peine, d'autant qu'il a déjà fait la preuve, dans un petit contrat contemporain du Strida 1, qu'il maitrise le problème des extracteurs radar. IBM accepte l'étude, désormais conduite au STTA par J. Stern (X52, SupAéro, Harvard).
Les études de prototype commencent dès 1957, aboutissant en 1959 à faire choix d'un schéma de développement. Pour gagner du temps, on accepte le soutien américain qui porte essentiellement sur le radar Palmier ; par contre, la discussion s'enlise quant au système de calcul, les américains ne souhaitant pas voir un système français gagner les futurs contrats NADGE. La France devra se débrouiller seule.

Pour aider au processus, désormais bien engagé, IBM crée en 1960 la division militaire, confiée à Brulé. Le prototype du CAPAC est présenté en 1961 à l'Etat-Major, qui décide l'installation de la première station opérationnelle à Drachenbronn, Bas Rhin, sur le site d'un fort de la ligne Maginot. La France sera ainsi en mesure de s'intégrer, avec du matériel national, au réseau NADGE de l' OTAN en cours de constitution, et elle équipera progressivement une vingtaine de sites, interconnectés et dont les secteurs se recouvrent par raison de sécurité, avec poste central de commande (CODA, Centre Opération de la Défense Aérienne) à Taverny. Voir fiche et article dans RID 5 / 83.
Malgré les habituelles réticences au changement, les militaires finissent par accepter le STRIDA, en même temps que le fournisseur IBM qui a pleinement réussi à le faire fonctionner. Les CAPAC III succèdent en 1965 aux CAPAC d'origine, associés à des consoles de la SINTRA qui constitueront le gros des revenus de cette société jusqu'à la vente de SINTRA à la CGE. Par la suite, il n'apparait plus nécessaire de créer des calculateurs spécialisés, mais IBM est suffisamment implanté pour qu'on accepte, sans appel d'offre, de remplacer les CAPAC par des S/370 civils, que la division militaire se charge de programmer.
Ce privilège, justifié par la qualité du service, semble avoir duré au moins pendant une génération supplémentaire de matériels, alors même qu'il n'y a plus de division militaire chez IBM.

Ministère de la Marine

La première marque d'intérêt de la Marine pour le calcul numérique a le caractère d'une prise de contact. Le service qui s'occupe des torpilles pose en 1950 à LCT, la seule société qui semble intéressée par cette forme de calcul, le problème du guidage d'une torpille filaire (en étude) sur une cible mobile suivie par radar. L'étude

est perçue des deux côtés comme une évaluation technologique, le problème n'étant qu'un thème auquel se rattacher, avec une bande passante raisonnablement faible.
LCT construit effectivement une grosse machine à tubes (2000 doubles triodes AT7, un tambour magnétique), livrée en 1958 à Toulon. Sa fiabilité est mauvaise, au mieux une panne par jour. Le matériel restera unique.

Le principal qui se pose à la Marine dans ces années 50 est celui des missiles. Il y a beaucoup d'idées, et aucun critère de sélection a priori. La Marine étudie le MARUCA (MArine RUelle Contre Avions) , qui reprend le missile allemand Schmetterling avec l'aide d'un ingénieur allemand, le MALAFON qui est un planeur pour transport de torpille vers un écho de sous-marin, et le MASALCA, un missile mer/mer qui pourrait peut-être succèder aux canons.
L'étude du MARUCA est confiée à l'établissement de Ruelle, aux soins de l' IPGM Peyrat (X35) qui a récupéré en Allemagne les plans du missile et l'ingénieur associé. Après un an de probation à expérimenter le moteur - fusée acide nitrique / alcool furfurylique, je suis chargé en 1953 de réaliser un simulateur pour l'étude du guidage. Voir fiche Triton.
Par la suite, ce matériel sera renforcé par un simulateur numérique Dorothée.
Les essais du missile à l' Ile du Levant, vers 1955, avec un poste de guidage manuel construit à base d'amplificateurs 3ATC3 de la SEA, seront assez peu convaincants, et la décision est prise d'abandonner le Maruca pour le MASURCA (MArine SUpersonique Ruelle Contre Avions), plus directement inspiré par les missiles américains Tartar. C'est l'époque où je découvre les ordinateurs et entreprend une campagne pour leur promotion au sein de l' Armement.

Vers 1956, l'idée du calcul numérique retrouve une nouvelle force au STCAN, où le Groupe Artillerie Navale décide une expérimentation. Le réalisateur sera IBM France, où Brulé est entré en 1956, introduisant des méthodes de travail considérées d'ailleurs comme aventurées par la Direction, mais acceptables parce que le laboratoire de la rue Michel Bizot n'a rien à voir avec les produits standards.
La spécification du PACA I est l'interchangeabilité fonctionnelle et physique avec un bloc analogique préexistant. Le fonctionnement de démonstration atteint en 1957, un thème plus porteur est trouvé à la Direction des Engins Spéciaux avec le guidage du MASURCA Mk 1, pour lequel IBM France réalisera deux prototypes PACA II, utilisant une logique à base de transistors Ge et diodes.

Le passage à la série est envisagé, mais le programme Masurca entre en 1960 dans une période difficile, la mise au point du Mk 1 se faisant attendre. Il est décidé de passer à une version Mk 2 qui utilisera une aérodynamique différente, d'introduire la Thomson dans le programme d'études, et donc de réviser la programmation de guidage. C'est là que les solutions numériques font leur preuve, car le matériel étudié n'a pas besoin de modification pour satisfaire le guidage du nouveau missile : évidente aujourdhui, cette particularité n'était pas perçue par tous à cette époque.
Le système de guidage du Mk 2, installé sur trois bâtiments (Colbert, Suffren, Duquesne) et deux postes à terre, est le BGEa, qui comporte dans sa version embarquée trois unités centrales dérivées du PACA II, entourées de nombreuses armoires de périphériques spécialisées. Voir fiche et article en anglais.
La programmation du BGEa, encore appelé à l'époque BC type M (bloc de calcul) a été faite par IBM avec un soutien logiciel minimum. Le STCAN qui souhaitait gérer lui-même les évolutions probables fit réaliser localement un système de compilation

sur CAB 500 pour un langage PTA associé à un programme de service PSA. On trouvera le détail de ces programmes en boite 171.

Il est dommage pour IBM, et peut-être pour la Marine, que cet effort ait été brusquement stoppé par la décision américaine d'autoriser l'installation, sur les torpilleurs T53, du missile Tartar. Le Masurca Mk 2, enfin mis au point avec un impressionnant système de manutention à bord et ses radars de guidage et d'illumination, sera donc abandonné.

Pour la Marine, le problème suivant est celui du contrôle aérien à la mer, dont la prise de conscience intervient quand on découvre l'existence du NTDS : c'est-à-dire, en fait, quand les américains rendent publique leur décision d'installer le NTDS sur tous leurs navires de combat.
Plusieurs missions permettent de cerner le problème : si la France participe à l' OTAN, elle doit impéra-tivement créer un système capable de rendre les mêmes services aux bâtiments de combat français, et adopter les protocoles et normes de la liaison 11 utilisée par les navires NTDS pour communiquer entre eux. S'ensuit un combat sur trois fronts :

- convaincre les américains d'autoriser l'initiation des français au NTDS. Un ingénieur, l' IPGM Thellier (X52) passera six mois au centre de programmation américain de San Diego et en reviendra avec une partie du logiciel américain de cette époque (encore primitif).

- créer en France l'infrastructure nécessaire à un développement comparable. Un Centre de Programmation de la Marine est créé à Paris, avec une partie technique dirigée par Thellier, retour des USA, et une partie opérationnelle, chargée de réfléchir sur la doctrine d'emploi (navires concernés, tactiques, instruction des personnels, politique de rechange et entretien). Mission immédiate : développer un SENIT 1 expérimental utilisant un calculateur Univac AN / USQ 20 d'importation.
L'impossibilité de trouver dans les effectifs Marine des programmeurs compétents en nombre suffisant (et de les payer !) conduit à la création d'une société écran, la SYSECA, dont Thellier devient PDG en 1966. Elle créera ensuite une filiale, ECA Automation, pour les applications civiles de l'informatique industrielle.

- faire choix d'une politique industrielle, face à l'adoption décidée du NTDS par l' OTAN. Ces discussions se passent à Bruxelles et donnent lieu à d'intenses activités de lobbying, où mon rôle d'adjoint technique occasionnel à un capitaine de vaisseau défendant la position de l' Etat-Major est pratiquement celui du spectateur écoutant siffler les balles. La proposition Univac d'une production européenne de l' USQ 20, soutenue par l' EM, sera éliminée et chaque pays de l'Otan choisira sa propre solution d'interconnexion.
Il existe a priori encore une autre possibilité : en 1963, IBM France est toujours en relation avec les armées et ne croit pas devoir laisser passer l'occasion. Elle rèdige un projet NCP qui s'appuie implicitement sur la technologie SLT, non encore rendue publique mais en cours d'implantation à Corbeil, et le soumet au STCAN et à moi-même ; on trouvera dans le dossier (boite 171) le projet IBM et ma réponse.

Le projet IBM n'aura pas de suite, et les autorités françaises (STCAN + EM) choisissent d'adopter provisoirement la solution Univac, en préparant le passage à des matériels français issus du Plan Calcul militaire, les P0M, P2MS et Q0M, ce qui prendra un certain temps. Pour la liaison 16 elle-même, on achètera en général le matériel Collins spécialisé.
Il y aura successivement au moins huit SENIT au delà du prototype :
SENIT 2 à base d'Univac 1212, capable de suivre 128 pistes : 3 CPU sur le Foch, 2 sur les Suffren.
SENIT 3 utilisant deux Univac 1230, englobant la conduite des armes, pour les deux Tourville et l'Aconit
SENIT 4, comprenant un P2MS et 7 consoles, pour les 7 frégates Georges Leygues et le Clémenceau.
SENIT 5, version pour petits navires, à base de P0M.
SENIT 6, utilisant sept Q0M et 13 consoles, capable de 256 pistes, pour les deux Cassard.
SENIT 7 (STI) réalisé par la Thomson avec deux MLX 32 et 5 consoles couleur, pour les cinq frégates de classe Lafayette. Un système voisin, TAVITAC 2000, est installé sur les Lafayette exportées.
SENIT 8 / 01 (SARA), complément d'autodéfense pour le Foch et trois Georges Leygues.
SENIT 8 / 05 du Charles de Gaulle, comprenant 8 calculateurs et 25 consoles, capable de 4000 pistes.
Voir deux articles de la Revue Internationale de Défense sur cette question (boite 171).

Beaucoup plus critique, le projet du sous-marin nucléaire (Coelacanthe), qui doit amener la France au rang de grande nation militairement indépendante, n'est que très marginalement informatique. Les vrais problèmes, que les ingénieurs du CEA et de la Marine résoudront avec assez peu d'aide américaine, sont :
- la construction d'une propulsion nucléaire d'une puissance appropriée aux besoins tactiques d'un SNLE capable de porter 16 missiles. C'est le PAT (Prototype A Terre), installé à Cadarache.
- la construction d'une coque de sous-marin capable de contenir les 16 tubes et la propulsion, et de résister à des profondeurs de plongée jusque là inédites (600 mètres). En outre, le navire doit avoir une autonomie de 60 à 90 jours en complète coupure avec la terre. Réalisation Arsenal de Cherbourg.
- la construction de missiles intercontinentaux lancés en plongée , capables d'une portée minimale de 4000 nautiques , le risque pour le sous-marin diminuant grandement quand la portée augmente. En outre, chacun de ces missiles doit porter une ou plusieurs têtes nucléaires qu'il faut amener sur l'objectif avec un CEP de l'ordre de 100 à 200 mètres.

A côté de ces problèmes qui conditionnent l'existence même du programme, la réalisation d'un système de calcul capable de préparer les tirs et de charger dans les missiles les consignes appropriées n'offre aucune difficulté. Reste qu'au moment où l'on me confie ce travail, il n'existe pas en France de calculateur capable de cette mission. Entre la solution AN /USQ 20 préconisée par l' Etat-Major et celle d'un calculateur CAE 133 à déduire du prototype américain RW 133, cette dernière solution

sera choisie pour satisfaire la SEREB, chargée du missile. Chaque sous-marin portera quatre CAE 133.
Une extension du Centre de programmation de la Marine est créée pour programmer ces calculateurs, et confiée à l' IPA Kaiser (X57, GM). Ce centre mettra au point les logiciels Halyothis (opérationnel) et Atalante (atelier logiciel).

Pour en finir avec le rôle de l'informatique dans la Marine, il faut encore évoquer le CERT, Complexe d'Entrainement et de Recherche Tactique, que l'Etat-Major de la Marine décide en 1963 d'installer à Toulon dans un bâtiment spécialement construit. Le matériel correspondant, baptisé STFG 1, sera commandé à la SINTRA, choix naturel du fait du grand nombre de consoles contenu dans cette réalisation. On notera, cependant, que la SINTRA seule responsable du projet en réalise aussi les calculateurs, d'architecture hybride 24 bits.
Comme on l'a vu dans la rubrique SINTRA, la première livraison de 1966, avec une vingtaine de consoles et quelque 22000 transistors discrets répartis sur 7000 cartes, n'est que le début d'un projet qui ne sera complet qu'en 1971, et renouvelé très différemment vers 1980 (STFG 2).

Tout à fait accessoirement, voir aussi COGOMOR, un petit calculateur pédagogique produit au Centre d'instruction de Conduite des Armes (CICA) de Toulon, au Mourillon. Voir fiche.

Ministère de la Guerre

Tous les problèmes de calcul de l' armée de terre se posent en fait à la DEFA, Direction des Fabrications d' Armement. Elle dispose de deux laboratoires, le Laboratoire Central de l'Armement (LCA) à Arcueil, et le Laboratoire de Recherches Balistiques (LRBA), à Vernon.

Le LRBA débute avec des ingénieurs allemands, qui font leurs expériences avec des calculateurs analogiques récupérés en Allemagne, ou essayent d'en construire d'autres. Il coopère simultanément avec l'
Atelier de Puteaux qui monte une machine spécialisée, d'inspiration Peenemünde, avec 250 tubes et 300 relais. Tout cela sera remplacé en 1956 par un CAB 2020 de la SEA.
Pour équiper Vernon, le LRBA commande à la SEA le CREA, Calculateur des racines d'équations algébriques (fiche). Réalisé au moyen d'amplificateurs à courant continu, il n'est pas très prècis et malgré son prix, ne sera longtemps utilisé.
Le LRBA passe ensuite à un véritable simulateur, destiné à l'étude du missile antiaérien PARCA. Le premier contrat porte sur 120 amplis à courant continu, mais les suivants contiendront des éléments numériques, au fur et à mesure des idées. Ce développement sur 5 ans de SABA, Simulateur Aérodynamique et Balistique de l' Armement, totalisera 700 MAF en 5 contrats et aboutira à un ensemble puissant, mais manquant de souplesse.
Une solution plus universelle est proposée par la SEA en 1956, et donne lieu finalement à un contrat simultané du LRBA et de l'ECAN Ruelle pour deux machines Dorothée, celle de Vernon devant être associée à des calculateurs analogiques EAI Pace, celle de Ruelle à Triton.
Par la suite, le LRBA ne cessera d'augmenter son équipement, tout en diversifiant ses sources, avec un Gamma AET (1958), un PB 250, un Gamma 30, deux IBM et cinq CAE 510.

Les études de missiles de la DEFA prendront fin avec la décision française d'adopter pour la défense antiaérienne tactique le missile américain Raytheon Hawk, choisi par l' OTAN et construit en Europe par un groupement d'industriels conduit par la Thomson.
L'activité du LRBA se reconvertira vers les lancements de fusées et de satellites.

Le LCA intervient dans l'histoire de l'informatique française en finançant CUBA, Calculateur Universel Binaire de l' Armement, une machine commandée par l' IPFA Naslin et qui doit permettre à la SEA de choisir ses orientations techniques en matière de machines numériques. La réalisation de CUBA s'éternisera pendant que la SEA réalise plusieurs CAB, et quand elle sera enfin prête, et bien médiocre, l'équipe du LCA aura l'impression que la SEA n'a pas fait les efforts nécessaires.
Le LCA s'équipe alors d'une IBM 650, sur laquelle va travailler pendant quelques années l'équipe de Sestier (X40, FA), qui étudie la traduction automatique. Ce long effort s'arrètera en 1962 lorsque le chercheur israélien Bar Hillel démontrera formellement qu'une vraie traduction d'une langue dans une autre est impossible.
Vers 1965, le LCA envisage de remplacer sa 650 par une 7044, lorsque la décision est prise, au niveau DGA, de créer un CCSA, Centre de Calcul Scientifique de l' Armement, et de l'implanter dans l'enceinte du LCA. La 7044 deviendra la première contribution de la DEFA au nouveau centre de la Défense, lui permettant d'exister en attendant la livraison de son calculateur Univac 1108. L'histoire du CCSA sera reprise plus loin, dans le cadre du SCTI.

A partir de 1960, la DEFA devient à son tour cliente d' IBM, à laquelle elle commande l' étude du CETAC, Calculateur Electronique de Tir pour l' Artillerie de Campagne, qui fonctionne sur un programme enregistré de façon permanente. Le prototype CETAC 1 (photo) utilisait comme support des disques métalliques perforés et pour la logique, la technologie de transistors discrets au germanium utilisée pour l'Air et la Marine. Il fut jugé trop fragile.
IBM réalise alors une mémoire à cartes perforées qui offrait l'avantage d'être modifiable, et s'inspirait sans doute quelque peu de la mémoire morte des grosses 360. La machine CETAC 2 réalisée en 10 exemplaires ne fut néanmoins pas retenue par l' Etat-Major.

Pendant quelques années, les relations avec IBM se distendent, en partie parce que la technologie qui a servi pour tous les projets prècédents est maintenant dépassée. En 1965 cependant, IBM France, qui produit désormais dans son usine de Corbeil les micromodules hybrides SLT pour les 360 européennes, estime pouvoir reprendre le contact et propose à la SEFT, Section d'Etudes des Transmissions de la DEFA située au Fort d' Issy, un CAlculateur MILitaire LEger (CAMILLE) qui est assez petit pour servir de brique dans des études de systèmes. Effectivement, la SEFT adopte Camille, et entreprend plusieurs réalisations, SITERE, SERPEL Tout cela prendra fin abruptement avec le Plan Calcul, non seulement parce que la doctrine est désormais d'utiliser les machines CII, mais aussi parce que la DGA réorganise son électronique, absorbant la SEFT et quelques autres services dans le nouveau SCTI.

La division militaire d' IBM fonctionne à la satisfaction générale en 1965, à part le fait que Brulé apparait à beaucoup de ses patrons comme un peu trop différent du modèle de carrière qui prévaut dans la maison : dix ans dans un même poste, sans passage aux USA, c'est anormal. Brulé est d'abord chargé de mettre sur

pied des divisions militaires dans les pays voisins, RFA et Italie, puis il est expédié à New York où il devient adjoint du directeur de la production mondiale et de la planification à long terme de la World Trade. Peu intéressé, il quitte IBM en 1967 pour entrer chez Bull-GE comme directeur général adjoint chargé de superviser la direction commerciale, le service après-vente, la stratégie industrielle et les problèmes financiers. Ce sera un tremplin vers la direction générale, en 1982, de la CII / HB.
La division militaire, qui comporte 600 personnes en 1966, doit réorienter son activité, et s'efforce d'intéresser le marché civil. C'est dans ce cadre qu'elle négocie avec l' IBM Federal Division et les Etats-Majors américains le droit de construire en France un calculateur aérospatial : l' IP 08C, réalisé en TTL avec une mémoire à tores, trouvera quelques clients chez Thomson (extracteur de radar pour le DRBV 13 des corvettes) et à bord de l'avion Concorde.
Néanmoins, cela ne suffit plus, et la division militaire sera dissoute en 1974.

La DRME C'est en 1962 qu'a été créée la Direction des Recherches et Moyens d'Essais, première direction transversale de la toute nouvelle Délégation Générale à l' Armement. Dans sa partie Moyens d'essais, elle regroupe essentiellement deux champs de tir principaux :

- Le CEL, Centre d'Essai des Landes, dirigé par l' IGGM R. Bloch (X43), un personnage haut en couleurs se comportant en seigneur régional. La mission principale du centre porte sur les essais de missiles balistiques, d'où un équipement comportant un radar Aquitaine à très grande portée, et un système de calcul (que je n'ai pas connu) pour gérer les consoles, les tables traçantes et les télémesures.
- le CEM, Centre d'Essai de la Méditerranée, installé dans l'Ile du Levant et consacré à la mise au point du missile mer / air MASURCA. A ce titre, ce centre sera équipé d'un calculateur BGEa, de rampes de lancement d'avions cibles, et de multiples radars de veille surface, de veille aérienne, de poursuite et de guidage, également avec consoles, tables traçantes, télémesures et calculateur pour les gérer.

En outre, c'est la DRME qui donne ses missions à l' Ile d' Oléron, un cargo converti en bâtiment de poursuite de missiles, en incessantes transformations puisqu'il doit s'adapter à chaque missile qu'il teste. Il recevra, pour la mise au point finale du Masurca Mk2, un calculateur BGEa monoprocesseur.

Pour sa mission Recherche, la DRME gère les crédits de Recherche de toute la Défense, en effectuant une prospective à moyen terme de l'évolution des technologies et des armes qui pourraient en tirer parti. Vis à vis des Directions Techniques et des Etats-Majors, elle a un droit de regard sur les décisions de développement en vue de maintenir une cohérence entre les projets, d'éviter les doubles emplois et d'unifier les technologies pour réduire les problèmes de rechanges et de maintenance.
Bien entendu, elle dispose d'un ordinateur pour le suivi de tous ces dossiers.

Quelques années plus tard, lors de la réforme majeure qui a substitué la DMA, Délégation Ministérielle à l' Armement, à la DGA, et unifié le Corps de l' Armement, la DRME est devenue la DRET, Direction des Recherches et Etudes Techniques, surveillant de façon beaucoup plus stricte l'ensemble de la Prospective, des Recherches et des Développements des Directions Techniques.
Un SECT, Service des Essais et des Champs de Tir, reprend la partie "Moyens d'Essais" de la DRME.

Cedocar La DRET assume la tutelle de l' ONERA et de divers autres organismes touchant à la Recherche et à la Veille Technologique, notamment le CEDOCAR, CEntre de DOCumentation de l' ARmement, installé à Paris avec antenne à Toulouse dans l'enceinte de SupAéro. Ayant été directeur du CEDOCAR de 1982 à mon passage en 2ème section, j'ai été acteur d'un autre épisode de la stupide politique du Plan Calcul.
Jusqu'en 1980, le CEDOCAR fonctionnait avec des analystes exploitant l'ensemble des revues techniques accessibles en France, et des systèmes de microfiches permettant de répondre rapidement à toute demande documentaire sur n'importe quel thème, sous la forme d'une sélection de rèférences, éventuellement suivie de photocopies des articles demandés explicitement.
La rapidité n'étant jamais suffisante aux yeux des demandeurs, le CEDOCAR s'est équipé, vers 1980, d'une paire de calculateurs IBM 4331 qui ont, pendant plusieurs années, assumé ce travail de sélection dans des fichiers de rèférences sur bandes magnétiques, auxquels le CEDOCAR décidait de s'abonner. Ces machines n'ont subi, en deux années d'exploitation continue, aucun incident technique, leur disponibilité ne s'écartant de 100% que pour les maintenances routinières planifiées.

En 1982, quand j'ai été nommé directeur, une décision du SCTI venait d'imposer à mon prèdécesseur, qui voulait augmenter la puissance de ce système, l'achat d'un calculateur CII / HB conçu et produit en France, le DPS 7.
Nettement plus coûteux que les IBM remplacés, faisant usage de disques d'un modèle périmé et donc très encombrants, ce calculateur avait comme défaut principal une fiabilité insuffisante, entrainant de fréquentes indisponibilités. Le contrat d'entretien avait heureusement prévu des pénalités, qui se voulaient essentiellement dissuasives, pour indisponibilité supérieure au taux usuellement admis de 5%.
Mais dans le cas du CEDOCAR, le taux moyen dépassait 15% et des pénalités s'imposaient en permanence, jusqu' à 35000 F / mois.
La programmation de ce système documentaire était rèdigée en PL / I, langage d'origine IBM, dont le remplacement était impensable, car le CEDOCAR ne disposait pratiquement pas de programmeurs. CII / HB
disposait heureusement d'un compilateur PL / I sur le DPS 7, mais il était assez médiocre et nécessitait de fréquentes corrections.

En mi 85, CII / HB signale, par une simple lettre au CEDOCAR, qu'elle cesse d'assurer, dans un délai de trois mois, la maintenance de PL / I. Seule solution proposée : la commande immédiate d'un second calculateur, sur lequel pourra s'effectuer, en sous-traitance payante, la rédaction d'une version Fortran du programme documentaire. Je passe commande, pour ne pas être acculé à l'arrêt du service.
Aussitôt après, profitant de la disparition de la commission de contrôle des investissements informatiques, je lance un appel d'offre pour un système de calcul répondant au problème du CEDOCAR, y compris le programme documentaire. La réponse IBM est moins disante, principalement parce que le programme documentaire existe .
Conclusion : avec l'accord de la DRET, et malgré les plaintes de CII / HB qui conteste l'annulation de sa commande (trois ans de contentieux), un calculateur IBM 4381 assorti d'une énorme quantité de disques modernes de faible encombrement est installé dans un petit coin de la vaste salle où subsistent le DPS 7 et ses vieux disques, et assume avec une totale disponibilité une charge double de celle de 1985. Mais je

n'aurai pas connu cette installation, intervenue un an après mon départ en 2ème section.

Le SCTI Depuis 1962, date de la création de la DRME et de la DAM, il y a au ministère de la Défense une évidente tendance centralisatrice. L'opinion des responsables est que la Défense
est désormais un tout, avec d'importantes implications sur le domaine civil, auxquelles rèfléchit un Secrètariat Général de la Défense Nationale (SGDN) ; quant aux trois armées, elles ont certes des exigences spécifiques pour leurs équipements et la formation de leurs personnels, mais elles doivent coopérer au maximum au lieu d'exalter ce qui les distingue. Afin de forger ce nouvel esprit, on créera chaque fois que cela aura un sens un organisme transversal : c'est ainsi qu' à divers moments choisis en fonction des circonstances, on verra naître un Etat-Major Général Interarmes, une Délégation Générale à l'Armement, un Corps unifié des Ingénieurs de l' Armement, une DRME et un SCTI.

La création du Service Central des Télécommunications et de l' Informatique correspond à une constatation : les applications de l'electronique dans l'armement prennent une importance croissante, au point que l'on voit venir le moment où le prix d'une arme, char, avion ou navire de combat comprend au moins un tiers d'électronique, et même une moitié en y intégrant les systèmes qui permettent de coordonner leur mise en oeuvre. La technicité de ces produits croit rapidement, au point qu'il devient difficile à un pays d'entretenir plus d'un spécialiste de chaque espèce, la concurrence étant remplacée par une organisation de type Arsenal, avec un chef de file entouré d'équipementiers sous-traitants. D'autre part, tous ces équipements utilisent les mêmes composants.
Le SCTI doit donc récupérer dans chaque direction technique les équipes de spécialistes (STTA à l' Air, SEFT à la DEFA, des parties du STCAN à la Marine) et les regrouper autour de programmes interarmes comportant le maximum de parties communes. Un énorme travail commence, qui va fusionner des normes disparates, en créer de nouvelle chaque fois que nait une technologie (exemple du LTR), et faire réaliser le plus possible d'appareils polyvalents plutôt que spécifiques, quitte à accepter ensuite des "mises en boite" adaptées aux véhicules qui les reçoivent.

Dans le domaine informatique, la mission du SCTI est d'apporter son soutien au constructeur du Plan Calcul, en lui confiant des missions de militarisation de matériels bien choisis . Les logiciels seront de prèférence communs aux matériels commerciaux et militaires, ce que rend possible en principe le concept de gamme, créé par IBM et si clairement pertinent que le rapport Ortoli sur le Plan Calcul l'a intégré par avance dans le programme de la CII. Le Plan Composant fait lui aussi partie des missions du SCTI, qui participera aux travaux de la COPEP sur ce thème pour y apporter les inflexions appropriées.

Ces honorables ambitions et ces judicieux concepts, qui ne concernent pas que le SCTI, vont se heurter aux cruelles réalités du marché, dont on peut énoncer quelques-unes :

- même aux moments les plus glorieux du gaullisme les besoins des Armées sont quantitativement si modestes que le seuil de rentabilité ne sera jamais atteint pour aucun produit. En conséquence, un effort considérable sera entrepris pour allonger les

séries grâce aux exportations, avec des concessions parfois excessives sur les spécifications ou sur les modalités de financement.

- pour des raisons politiques, même les modestes séries prèvues par les loi-programmes votées ne seront pas réalisées, faisant perdre toute confiance, et tout sens de l'urgence, aux industriels impliqués. A la fin de la période étudiée, les forces armées françaises en seront réduites à cannibaliser leurs vieux matériels pour se procurer des rechanges qui ne sont plus fabriquées.

- ce qui vient d'être dit pour les systèmes est vrai aussi pour les composants, et l'industrie française des composants ne parviendra jamais à fournir, sinon en seconde source, ceux correspondant aux besoins.
- qui plus est, la CII renoncera très vite au concept de gamme et le SCTI devra, comme tous les français, accepter de travailler avec deux systèmes d'exploitation incompatibles.

Tout cela dit, le SCTI a essayé de faire le travail en vue duquel il avait été constitué et, pour les besoins des forces armées de plus en plus restreintes que le pays acceptait de financer, il a réussi. Voici quelques-uns des produits informatiques qu'il a fait réaliser.

P0M = IRIS 35 M L'étude de cet ordinateur a été entreprise assez tôt, alors que l'architecture des IRIS était définie, mais pas encore leur organisation matérielle, qui d'ailleurs a débuté avec l' IRIS 50, lequel est au niveau P1 de la gamme . Il n'a pas existé d' IRIS 35 civil.
Le P0M est naturellement réalisé en TTL, la meilleure logique du moment, ce qui rendait a priori nécessaire une production nationale de ces circuits. La seule solution économiquement acceptable à ce problème a consisté à accepter l'installation à Nice d'une usine Texas Instruments. Tous les circuits qui n'existaient pas dans le catalogue Texas ont été réalisés sous forme hybride avec des composants français.
Le P0M est un 16 bits, construit en boitiers étanches modulaires, interconnectés par cables externes : mémoires, CPU, IOP, alimentation. Voir fiche illustrée et manuel.
A posteriori, le P0M n'est pas une réussite, principalement par manque de fiabilité. Sans doute la CII ne maîtrisait elle pas encore ses méthodes de production et de contrôle de qualité.

Vendu au prix de série de 1,5 MF, le P0M a été utilisé pour quatre systèmes d'armes : ATAC pour l'exploitation du renseignement tactique, Atila pour la conduite de l'artillerie de campagne, Pluton pour les règiments d'artillerie nucléaire Hadès, et pour la refonte des petits sous-marins diesel de la classe Daphné.

P2M Comme la prècédente, cette machine a été étudiée sans rèférence à un quelconque modèle de la gamme civile, avec l'objectif prècis de permettre la constitution de multiprocesseurs communiquant à travers des modules de mémoire, pour les besoins du SENIT. Dès que la réalisation des circuits a permi d'évaluer les performances accessibles à un tel système, il est apparu trop puissant pour cette mission, qui pouvait être exécutée par une seule machine, alors que la fiabilité du système faisait souhaiter d'en prévoir plutôt deux pouvant se servir mutuellement de rechange. Le prototype reste unique.

P2MS = Iris 55M Ce processeur, dérivé du prècédent par quelques simplifications susceptibles d'abaisser les coûts sans trop nuire à la performance, est la version produite - en très petit nombre - pour le SENIT 4 des sept frègates Georges Leygues. Finalement, il est d'ailleurs employé en monoprocesseur, la redondance souhaitée étant abandonnée par souci d'économie, après constatation d'un MTBF de 1700 heures.
La mise au point de la première génération de calculateurs du SCTI, P0M / P2M proto / P2MS, a coûté à peu près 100 MF payés à la CII, auxquels il faut ajouter 45 MF de composants divers non CII.

Q0M = Mitra 15M L' échec qualitatif du P0M laissait le SCTI sans calculateur bas de gamme, une fois les besoins urgents satisfaits. Aussi, lorsqu'en 1972 la CII met au point une petite machine tout à fait nouvelle, le Mitra 15, très polyvalente grâce à deux niveaux de microprogrammation, et de performances très honorables grâce à un multiplieur cablé, le SCTI décide de militariser cette machine et de l'utiliser pour toutes les applications nouvelles.
L'effort sera mené à bien, de façon plus approfondie que pour les machines prècédentes, en particulier au plan logiciel, avec :
- l'utilisation des logiciels du matériel civil, y compris les simulateurs de macro- et micromachine.
- la rédaction d'un système MAXIRIS compatible avec ceux des P0M et P2MS.
- la rédaction d'un système de dépannage assisté, à deux modes batch et conversationnel.

Le Q0M sera utilisé sur les sous-marins classe Agosta, pour le SENIT 6 (7 CPU), et pour d'autres applica-tions temps réel comme Eurocontrol.

On a joint au dossier SCTI quelques documents généraux sur les diverses versions militaires du Mitra 15, mais des doubles existent dans le dossier de la CIMSA.

Mitra 15M (1974) : version initiale définie avec mémoire à tores de 8 (8) 32Kmots, plus 500 à 3500 mots sur ROM. L'opération a coûté 33 MF TTC, et chaque machine 32 bits est vendue 0,5 MF.

Mitra 15M / 05 (1975) : version économique présentée en boitier 1/2 ATR, avec mémoire entièrement MOS, tores optionnels en externe. Un document illustré.

Mitra 15M / 125 (1975) , avec mémoire extensible à 512 Kmots, et répertoire porté à 135 opérations. Il occupe un ATR.

Mitra 15M / 125 (F) , le même avec opérateur rapide

Mitra 125 MS, version européenne du prècédent , spécialement étudiée pour le Spacelab. Occupe un ATR avec 64 Kmots, un DMA, et 8 coupleurs.

Petits équipements Une fois bien compris le fonctionnement des calculateurs numériques, il est tentant d'en introduire partout où est ressenti un besoin marginal de calcul. Ce phénomène existe tout autant aux USA qu'en France, et il a donné naissance à l'industrie des équipementiers , avec ses normes propres (Intel Multibus, Motorola VME). En France les besoins sont trop peu importants pour susciter une telle industrie, et c'est le SCTI qui définit un certain nombre de cartes enfichables, à base de microprocesseurs de la famille 68000, dont Thomson a pris la license. Voir doc CIMSA, circuits M68/.

Des calculateurs encore plus modestes sont réalisés pour les conduites de tir des chars du GIAT. Ils utilisent alors un microprocesseur 6800 de Motorola, produit

sous license par Thomson : ce sont les COTAC, APX M401 pour le char à roues AMX 10RC, AMX M581 pour l' AMX 30B2 et l'AMX 32.
La Sopelem utilise ce même microprocesseur pour les conduites de tir des blindés d'accompagnement, antiaériens, antichars ou porte-mortiers.

Périphériques Les périphériques militaires ont été commandés aux spécialistes, en nombre tout à fait limité. On peut en citer quelques-uns :

- disques : naturellement demandés à la SAGEM. Le modèle MDS 300 de 1968 est un monodisque à têtes fixes, tournant à 3000 t/min. Il fonctionne à 1,6 MHz en modulation de phase et contient 250 pistes de 32000 bits. En 1970, un modèle pour avions, le MSA 200, contient jusqu'à 1,5 Mbits et présente un temps d'accès de 10 ms avec un débit de 1 MHz.
- téléimprimeurs avec bande perforée, code ASCII : SAGEM, avec le 8200.
- consoles graphiques : SINTRA, monopole assuré et étude au coup par coup, pour raisons ergonomiques.
- consoles alphanumériques : Thomson par exemple.

Langages Il n'y aurait que des inconvénients à tenter de promouvoir de nouveaux langages de programmation, alors que tout constructeur offre déjà au minimum un Fortran, un Cobol, plus fréquemment un interprèteur Basic et un compilateur Algol.
Par contre, au fur et à mesure que se multiplient les applications temps réel, la nécessité d'un langage d'écriture de système se fait de plus en plus évidente, comme elle l'a été aux USA. Le SCTI a effectivement unifié son langage de programmation des premiers calculateurs militarisés avec LTR, Langage Temps Réel, grammaire assez simple et proche du matériel dans la veine du PL / 360. Pour les grands systèmes comme SENIT, il faut une ambition plus haute.
Le SCTI lance l'étude du LTR 3, un langage riche et complexe, alors que les USA ont en cours la longue procédure Ironman / Steelman. La conclusion inattendue de ce travail, sélectionnant le langage Vert du français Ischbiah, apportait une réponse parfaitement acceptable avec le langage ADA ; il aurait permi de profiter à moindres frais de l'effort américain, et donné aux industriels français quelques chances de participer aux appels d'offre du Pentagone.
Quelles que soient les raisons de ce choix, le SCTI décida d'ignorer ADA et Ischbiah et de mener jusqu'au bout l'étude LTR 3, un langage dont les militaires français sont naturellement les seuls utilisateurs. Les rédacteurs sont les sociétés Syseca et Steria. Voir manuels de présentation et de rèférence.

Systèmes Le SCTI est essentiellement un outil de politique industrielle, forçant les services techniques à utiliser les techniques qu'il a mises au point pour réduire la variété des pièces de rechange et des cours de formation, et les industriels à respecter des normes communes. Par contre, il reconnait la spécificité des applications, et n'a pas neutralisé les services comme la SEFT ou le STTA.
On trouvera en boite 171 quelques images sur des réalisations effectuées aussi bien pour l'armée française que pour divers clients étrangers . Pour ces derniers, il y a moins de contraintes sur les normes et matériels, mais le SCTI peut interdire l'exportation de certains dispositifs secrets.

ATILA 1, réalisé vers 1977 par la SEFT autour d'un IRIS 35M sur véhicule, pour la conduite de batteries d'une artillerie divisionnaire. Voir article et document .

ATILA 2, même mission, dans une version de 1985 basée sur le Q0M, et produite par la CIMSA. Son développement en fait en même temps un calculateur d'exploitation du renseignement au niveau divisionnaire. Voir deux articles illustrés.

ATIBA, Automatisation pour batteries d'artillerie, est une version allègée d'Atila 1 produite par la CIMSA pour l'exportation. Voir document

CABA 21, partie intégrée du prècédent, travaillant au niveau règimentaire pour la seule artillerie.

TACTIC, système de commandement intégré installé en cadre, version allègée d' ATILA 2. Voir photo.

CADET, produit par Secré, est aussi un système pour l'artillerie, particulièrement léger et maniable, mais sans les services centraux de l' Atila. Voir photo.

RITA, système Thomson de gestion des communications du champ de bataille, est un des grands succès d'exportation de cette société puisqu'il a été sélectionné par le commandement américain et réalisé aux USA sous license. Il faut noter que ce système utilise les techniques MIC mises au point par LCT / LMT avant que ces sociétés soient rachetées par Thomson à ITT, de sorte que Thomson a payé longuement des royalties à ITT. Voir document illustré sur le composant CECORE du RITA, à base de Mitra 15M / 125 .
Autre document illustré sur le sous-ensemble CAREME de commutation de messages, lui aussi à base de 15M/125 avec unités de disques.

Etablissements Créé d'abord comme une administration centrale, le SCTI comprenait dès sa fondation un établissement, le CCSA, Centre de Calcul Scientifique de l'Armement, dont j'étais nommé directeur. Plusieurs années plus tard fut créé à côté de Rennes, à Bruz, un Centre d'Electronique de l' Armement, avec des effectifs beaucoup plus importants et une mission plus ouverte.
Le CCSA devait fournir à tous les sites demandeurs du Ministère de la Défense un service de calcul à finalité scientifique ; cette mission devait, dès que possible, s'effectuer par télétraitement. Dans un but promotionnel, le service était gratuit pour tout organisme relevant du budget de la DGA ; par une extension qui fut discutée, il l'était aussi pour les entreprises travaillant sur un contrat de la Défense, uniquement à l'occasion de ce contrat. Le délégué à l' Informatique, M. Galley, me rappela très tôt que je ne pouvais aller plus loin sans faire une concurrence déloyale à l'industrie des SSCI.

L'histoire technique du CCSA est intéressante en ce qu'elle révèle l'ambiance délétère qui régnait dans l'administration du fait du plan calcul, plus prècisément du fait de la politique du délégué à l'informatique. Elle passe par les étapes suivantes :

1966 : mise en place provisoire, dans l'enceinte du LCA, d'une IBM 7044 fonctionnant en batch local.

1967 : livraison du premier CPU Univac 1108, fonctionnant en Exec 2, un système de batch acceptant des terminaux RJE. Installation des premiers terminaux lourds Univac 1004 (LC, PC, IP).

1968 : passage au système Exec 8, un système théoriquement "tridimensionnel", c'est-à-dire temps réel, batch et demand simultanément. Le CCSA ne fait que très peu

de temps réel, mais il est déjà connecté à sept ou huit terminaux lourds, et il commence à expérimenter le mode demand (temps partagé).

1969 : expérimentation en temps réel d'un processeur graphique U 1557 / 8, qui ne trouve guère de clients. Installation du second processeur qui fait passer le système en configuration MP, avec un important accroissement des diverses mémoires, tores magnétiques et tambours.

L'augmentation constante du nombre des terminaux lourds, dont quelques-uns éloignés (Toulon, Toulouse), et l'accroissement rapide du nombre de terminaux de temps partagé, conduisent le CCSA à remplacer les contrôleurs CTMC par un calculateur collecteur de terminaux 418 II, loué par Univac à un tarif avantageux. C'est le personnel programmeur du CCSA qui écrit le logiciel du 418, après une tentative malheureuse de contrat d'assistance avec ECA Automation, qui s'efforce principalement d'extorquer de l'argent au CCSA pour des personnels manifestement incompétents.

1970 : mise en service du 418 qui prend en charge l'essentiel des transmissions et apporte un soulagement notable aux calculateurs principaux. Le nombre des terminaux lourds passe à 13 et celui des terminaux de temps partagé n'est plus limité que par la saturation des ordinateurs.

1971 : Décision de remplacer le 1108 MP par une machine plus puissante. C'est le début de grandes manoeuvres industrielles, avec l' impératif suivant, en provenance du SCTI : la nouvelle unité centrale sera installée au CELAR de Bruz, qu'il s'agit de conforter. Comme la plupart des terminaux lourds sont à Paris, ou nettement plus loin encore de Rennes, le SCTI admet avec rèticence qu'il faut conserver un frontal à Paris, mais le personnel d'études partira pour Bruz dès l'installation du nouveau système, ne laissant à Paris que le personnel d'exploitation du frontal, et la direction du CCSA. Qui plus est, la liaison frontal / Bruz devra se faire à travers une ligne MIC à 2 MHz, la première de ce type mise en place par les PTT; le SCTI se charge de négocier au plus haut niveau un tarif avantageux pour cette liaison qui a un caractère promotionnel. Par mesure de sécurité puisque le CCSA travaille désormais 24 heures sur 24, l'appel d'offre prècise que le frontal sera doublé avec possibilité de commutation instantanée des lignes et sauvegarde automatique des messages.

L'appel d'offre est adressé à Univac, IBM, Control Data, Burroughs, et au français CII. Dès qu'on connait la teneur de leurs réponses, une mission part pour les USA pour soumettre les calculateurs proposés à un benchmark sévère et prècis. Les rèsultats sont les suivants :

- Univac propose un biprocesseur 1110 avec frontal constitué par les 1108 existantes, vendues à bas prix parce qu'amorties. Le benchmark, passé à St Paul (Minn), est convaincant.
- IBM propose une 370 / 165 avec frontal composé d'une paire de 370 / 145. Benchmark concluant exécuté en France sur la machine de l'assistance IBM.
- Control Data effectue le benchmark à Sunnyvale (Cal.) avec un 6600 et il est convaincant, mais la proposition concernant le frontal est irresponsable.
- Burroughs ne fait pas d'offre parce que sa politique commerciale ne prévoit pas d'exporter le biprocesseur B6700 en France.
- CII qui n'a pas en catalogue de machine assez puissante propose un biprocesseur HIS 6080 et nous invite à passer le benchmark à Phoenix. Au cours de cette visite, nous réussissons à récupérer sur une table un document confidentiel qui montre que le double 6080 est sensiblement inférieur à une simple 165 IBM. Le benchmark fait

pire : la paire de 6080 ne passe pas les tests, à la pénible surprise des français de CII.

Le travail de dépouillement des offres conduit donc à la conclusion que deux propositions seulement tiennent la route : Univac et IBM, mais Univac est largement moins disant. Le chef du SCTI, qui voudrait choisir IBM, suggère de supprimer le frontal en le remplaçant par un simple équipement de multiplexage téléphonique, mais IBM, toujours très rigoureuse dans ses engagements, prècise qu'elle n'est pas en mesure de proposer un tel équipement avant six mois. Les deux propositions sont donc transmises à la commission des investissements informatiques, prèsidée par le chef du SCTI, IGA Alberge, mais avec la présence du Délégué à l' Informatique, Maurice Allègre, car il s'agit d'un contrat de 140 MF.

Le Délégué, sitôt les offres présentées, prend la parole pour les rejeter toutes les deux : il exige que la solution retenue, quelle qu'elle soit, apporte à la CII la moitié du budget de l'opération. L'appel d'offre est donc déclaré infructueux et doit être repris, avec trois constructeurs :

- CII s'associe avec Control Data pour le calculateur principal, et fournit une paire d' IRIS 80 comme frontal. La solution est techniquement viable si on a confiance dans la CII pour faire marcher sa fourniture en mode "hot standby", ce qui est d'autant plus douteux que les IRIS 80 n'ont pas encore de logiciel.
- IBM remplace ses 148 par des IRIS 50 et prend à sa charge la rédaction du logiciel de hot standby. Puis, quelques jours avant la remise des offres, le responsable IBM me téléphone pour un rendez-vous et vient m'expliquer qu'il est l'objet d'un chantage de CII, qui veut remplacer les IRIS 50 par des IRIS 80 "parce que M. Boucher n'a pas le choix". Ecoeuré, le responsable IBM retire son offre.
- Univac refuse de reculer et maintient son offre, qui ne fait aucune place à CII, dont on acceptera cependant les terminaux lourds, sous rèserve qu'elle écrive pour eux un logiciel compatible Univac.

L'offre Univac est moins disante et plus performante, mais Allègre veut monter jusqu'au Ministre. Une réunion a finalement lieu dans le bureau de Michel Debré, Ministre de la Défense, qui tranche en faveur d' Univac, d'autant plus facilement que j'ai obtenu une baisse supplémentaire de prix.

1972 : le nouveau système est installé et obéit aux schémas joints (boite 171, chemise systèmes mili-taires), qui montrent une organisation complètement doublée, garantissant que, quelle que soit la panne ou la maintenance en cours, tous les terminaux peuvent atteindre le frontal ; en outre, tout périphérique de mémoire de masse est accessible à travers deux voies, elles-mêmes commutables sur chacune des unités centrales.
Le seul point faible est évidemment la ligne MIC, qui n'est pas doublée, et bientôt il s'avèrera que le SCTI a été trompé par les PTT, car le Directeur des lignes refuse d'entériner les conditions avantageuses promises par le CNET, de sorte que, pendant plusieurs années, le CCSA sera handicapé par une facture PTT exorbitante. Techniquement, par contre, la liaison fonctionnera sans à coup.

1973 : la réussite de l'opération Cyclade à l' IRIA entraine l' adoption par les PTT du concept Transpac, qui relie des correspondants de toute la France à un tarif national indépendant de la distance, en commutation de paquets. A titre expérimental

d'abord, puis en nombre croissant, les nouveaux terminaux lourds ou légers passent par Transpac pour atteindre les calculateurs principaux de Bruz, en ignorant le frontal qui gère les terminaux préexistants.
La gratuité du service du CCSA continue officiellement, mais en réalité la comptabilité annuelle qu'il effectue avec l'aide d'un logiciel Univac sachant prendre en compte tous les types de services (calculs, stockages permanents ou épisodiques d'information, archivages sur bandes, impressions et perforations), est utilisée par le SCTI pour présenter à chaque direction technique une facture globale.

1976 : à cette époque je ne suis plus directeur du CCSA et je suis son évolution en tant qu'utilisateur. Les 1110 de Bruz sont remplacés par des machines plus modernes, probablement des 1100 / 80, et le frontal disparait, tous les terminaux étant invités à utiliser Transpac.
Le CCSA garde une importante clientèle dans tous les établissements français de la Défense, mais il est désormais installé en totalité à Bruz, et le SCTI n'a plus besoin d'exercer de contrainte sur les Directions Techniques. Le CCSA n'est plus comme auparavant en croissance explosive, mais il rend de nombreux services irremplaçables grâce au grand nombre de logiciels d'application qu'il propose aux clients. Pour les travaux modestes ou très spécialisés, beaucoup de services obtiennent des commissions le droit d'acquérir des équipements propres qui minent, très lentement, la centralisation voulue par la DGA devenue DMA.

1984 : disparition des commissions par lesquelles le SCTI imposait aux armées, de moins en moins fermement, de choisir la CII / HB pour leurs investissements informatiques.
A titre d'exemple de l'évolution qui résulte de cette réorganisation, c'est vers 1985 que le responsable informatique de l' ENSTA, l'école que j'ai dirigée de 1976 à 1982, a décidé de supprimer l'accès direct des
lèves au CCSA, en organisant un réseau local Ethernet permettant à chaque élève de disposer de ses propres disquettes de programmes sur un équivalent PC (plus de 100 PC installés à l'occasion d'un scandale financier !) . A cette époque, il n'était pas encore question d' Internet.
Les groupes de recherche, par contre, souhaitent garder l'accès aux logiciels du CCSA à travers un terminal lourd et des terminaux conversationnels.

1988 : sans preuve précise, il me semble que c'est vers cette date que j'ai reçu une lettre de Bruz me demandant de mettre fin - j'étais désormais en 2ème section - au privilège d'accès gratuit au CCSA que j'avais conservé jusque là, au motif que le CELAR supprimait ce service de moins en moins utilisé, comme suite à la multiplication des PC et des stations de travail. Je sais seulement qu'à cette date, les calculateurs étaient toujours des Univac compatibles sous OS 1100 level 41R6, dernière moûture de l' inusable Exec 8.

Tout ce qui concerne les matériels et les logiciels Univac est accessible normalement dans la partie américaine de la base de données. On trouvera, dans la rubrique SCTI et la boite 173, quelques documents produits par les programmeurs du CCSA pour diffusion aux clients, et portant sur des logiciels non issus d' Univac :

bases de données françaises (SYSIF, SOCRATE), macro-générateur français Unimage, macro-géné-rateur MAC II dérivé d'un produit anglais (STAGE 2).
D'autres documents, décrivant les adaptations CCSA de logiciels distribués par Univac, peuvent être trouvés dans les références de la machine U 1108MP.

A Bruz, le CELAR a effectué de plus en plus de travaux en temps réel sur les calculateurs du CCSA, avec comme résultat une gène croissante pour les clients. Finalement, le CELAR a installé pour son compte un centre indépendant de calcul en temps réel.
Plus tard encore, le CELAR a installé pour le compte de l' Armée de l'Air un simulateur de combat tournoyant avec écran sphérique enveloppant le cockpit de l'élève.

Gendarmerie Longtemps à la traîne pour des raisons autant politiques que budgétaires, la gendarmerie a pourtant un évident besoin d'un fichier national des infractions et des crimes. En 1981, la décision est prise de réaliser un tel système, au moins pour les problèmes des voitures volées et des personnes recherchées. Le fichier est installé à Rosny sur une paire de CII/HB 66, connectée par une paire de Mitra 125 à un réseau qui est d'abord étoilé en direction des régions, puis maillé au sein de chacune de celles-ci. Les concentrateurs sont des TIT 700, servant à 1200 bauds (150 cps) un réseau maillé à base de microprocesseurs Z80A qui aboutit à des terminaux écrans.
Au sein des départements, les liaisons vers les voitures de patrouille se font à 50 cps en code autocorrecteur. Le débit minimum garanti à l'échelle du pays est de 4 consultations par seconde, et peut s'élever à 40 consultations/s en période calme.

Ce réseau Saphir est relié à Rosny au réseau d'infrastructure routière du Ministère des transports, à travers un calculateur filtre, le SAGAC, qui permet en outre :

- la diffusion de l'inforoute vers les gendarmes.
- la mise sous forme informatique de la réglementation : le gendarme décrit dans une grille le véhicule contrôlé, et reçoit en échange la liste des papiers à présenter et, s'il y a lieu, celle des sanctions.
- la diffusion des plans d'alerte, barrages, zones de recherche, en fonction du temps et de la distance qui séparent chaque correspondant de l'infraction.

739 - La Compagnie Internationale pour l'Informatique

La Délégation à l'Informatique reçoit de l'Etat 103 MF en 1967, puis 145 MF en 1968. Un peu plus de la moitié de cette enveloppe, soit 82 MF vont à la CII avec des consignes d'emploi précises : 66 MF pour la gamme 1, 1,12 MF pour la gamme 2, 4 MF pour les composants nationaux, 18 MF pour les composants achetés à l'extérieur, 30 MF pour les périphériques, et 14 MF pour des études sur l'automatisation des administrations. Des chiffres aussi précis n'ont pu être décidés qu'en accord avec la CII, même dans un pays aussi dirigiste que la France, car la CII n'a pas du tout les mains libres.

La CII débutante est en effet très largement internationale avec ses deux groupes de licences, dont elle ne peut d'ailleurs garder que celle de SDS, rachetant à TRW ses 42% d'actions CAE. Plutôt que de ne rien faire pendant qu'elle met en place un outil industriel créatif, la CII décide de commercialiser des machines de Scientific Data Systems : de toutes façons, c'était ce que prévoyait la CECIS intégrée

désormais dans la CII. On vend donc aux français trois machines produites avec des mémoires françaises mais des circuits DTL d'importation (1967) :

- la CII 90 / 10, version française de la petite SDS 92 de process control
- la CII 90 / 30, version française du SDS 930, utilisée pour des applications scientifiques autant que pour le process control.
- la CII 90 / 40, version française de la SDS 9300, qui se vendra peu, étant généralement trop puissante pour le process control en France et pas assez pour faire du travail scientifique.

Rien à signaler de plus sur ces machines fournies avec des logiciels américains.

L'image de la CII est forcément, pendant les deux premières années de son existence, très orientée vers le process control. Comme ce n'est pas l'image souhaitée pour l'avenir, la CII laisse filtrer des informations sur ce que sera la future famille IRIS. Mais, en attendant toujours, il faut bien poursuivre avec SDS, qui est passée à la série Sigma. La CII annonce la série 10000, dans laquelle elle réunit :

- le calculateur d'origine française CAE 10010, bas de gamme préexistant.
- le calculateur d'origine SDS rebaptisé CII 10020, bas de gamme américain.
- le gros calculateur SDS Sigma 7 rebaptisé CII 10070, qui est bien utilisé en process control dans certaines applications américaines, mais qui apparaitra vite beaucoup trop puissant pour cela en France.

En attendant CII essaye une présentation unifiée des aspects temps réel (trois documents RT 3145 Fr, AM / MJ de 1967 pour le coupleur, et 645507 R / Fr pour les codeurs). Voir boite 173.

On trouve en boite 174 quatre documents sur le 10010, et on rappelle que la license de cette machine purement française a été vendue à la Hongrie communiste. Voir aussi fiche.

Pour la 10020, voir directement documents américains.

Pour la 10070, la CII prend rapidement conscience qu'elle ne la vendra pas pour le process control, et décide d'infléchir son orientation marketing. La nouvelle ambition est d'en faire une machine de gestion, ce qui parait assez absurde ; comme on peut le voir sur la fiche, le mécanisme introduit par la CII pour les manipulations de caractères n'est pas vraiment convaincant. Il semble que les acheteurs de 10070 l'aient perçue comme scientifique. Au dossier, une adaptation du langage norvégien Simula 67, extension d'Algol vers la simulation et - avec un peu d'avance - vers la programmation objet. Il est amusant de constater que ce document , rèdigé par Ischbiah (le créateur d' ADA), est en anglais.

La CII 10070 est commercialisée avec un système d'exploitation SIRIS 7, encore expérimental et fort loin de la cible SIRIS 8 qui se veut au niveau des plus grands.

On arrive en 1969 à l'annonce officielle de l' IRIS 50, la première machine du Plan Calcul : dans le projet de gamme elle représente le niveau P1. Le répertoire offre à peu près les mêmes services que celui d' IBM, mais avec un seul format 32 bits qui simplifie les accès à la mémoire ; il comporte en particulier les manipulations de chaînes et l'arithmétique décimale. La virgule flottante compatible IBM n'est cependant qu' optionnelle, soulignant l'orientation privilégiée vers la gestion.

Voir documentation en boite 174. En plus d'un manuel de rèférence elle comprend une description de SIRIS 2, le système d'exploitation encore primitif qui divise la mémoire en partitions fixes. La logique est TTL, les mémoires sont à tores et, au

moins au départ, assez mal règlées. Destinée essentiellement aux entreprises privées, elle ne sera pas mal accueillie.

Suivra en 1971 l' IRIS 45, qui associe la même unité centrale à une mémoire à tores organisée en mots de 16 bits, avec un cycle de 1,2 µs. L'arithmétique binaire est la seule standard, et le client peut ensuite choisir entre l'application scientifique et l'application gestion, les deux étant incompatibles. Vue la limitation de la mémoire à 128 KB, le système est toujours SIRIS 2.

Vient ensuite un IRIS 60 (1972), avec toujours le même processeur qui a des marges de vitesse, et une mémoire de 512 KB avec cycle de 700 ns. Le système est toujours SIRIS 2 qui en arrive à la version 14 avec Spool, mais toujours pas la multiprogrammation qui n'apparaitra qu'en janvier 1974.

En 1973 est annoncé un IRIS 55 qui reprend les performances prècédentes, tandis que l' IRIS 60 est renouvelé avec une mémoire poussée à 650 ns et une capacité maximale de 2 blocs de 512 KB.

On rappelle qu'en même temps que la CII construisait son IRIS 50, elle devait étudier pour le SCTI la P0M puis la P2M puis sa réduction en P2MS.

La question du P3 s'est posée très vite, et CII a conclu à l'impossibilité, pour des équipes qui pourtant grossissaient très rapidement, de créer une autre unité centrale compatible IRIS 50.

Le choix est donc d'adopter l'architecture Sigma 9, communiquée à CII au titre des accords de 1966. Même ce choix est hésitant, et on se contente au début d'améliorer la 10070 en passant à la mémoire virtuelle, la logique restant DTL. Même si on garde le nom IRIS par souci marketing, il n'y a plus de gamme. Il faudra un gros contrat du CNET (CS 40, 1972) pour passer au TTL et aux mémoires MOS avec ECC.

Le logiciel prèvu est SIRIS 8 tridimensionnel, mais il n'existe pas en 1971, et la machine est fournie avec le SIRIS 7 et diffère très peu, pour les premières livraisons, d'une 10070.

Très indépendemment de cet effort, une chercheuse d'origine SEA, Alice Recoque, travaillant pour la CII dans le cadre de l' IRIA, définit et réalise en 1971 une machine microprogrammée puissante, et surtout d'architecture remarquablement souple, qui reçoit le nom de MITRA 15. La CII récupère cette étude et l'industrialise comme calculateur temps réel, avec un succès immédiat :

- la commercialisation directe comme miniprocesseur peut se faire en deux variantes /20 et /30.
- la CII utilise le M15 comme unité centrale d'un terminal lourd Mitra 15 T. Voir photo.
- la CERCI réalise RESEDA, un système de contrôle industriel à base de M 15. Voir article.
- le SCTI prend la décision de réaliser une version militaire Mitra 15 M = Q0M. Voir dossier.
- la société TITN annonce un jeu de trois cartes enfichables formant opérateur VF cablé pour M15.
- la société Sodeteg-TAI annonce divers périphériques temps réel
- le Groupement d'Informatique Spécialisée de la CII, profitant du travail de militarisation, réalise une version "contrôle industriel" baptisée Mitra 15 S.

Voir fiches et documents pour Mitra 15, 15S, 15T dans les produits CII.

Lorsque, en fin 1974, la CII cède la place à la CII / HB, le SCTI refuse de voir l'important capital que reprèsente pour lui le Mitra 15 M soumis aux aléas de la politique interne de la nouvelle société. Il suscite le rachat de la division militaire, spatiale et aéronautique de la CII par la Thomson qui, ayant à cette époque absorbé la CSF, est de toutes façons actionnaire de la défunte CII. Cette division devient la CIMSA, Compagnie pour l' Informatique Militaire, Spatiale et Aéronautique, qui réalise et entretient toutes les versions suivantes du Mitra : 15M, 15M / 125, 125 F et 125 MS, 15M / 225, 15M / 525. On retrouve ces machines dans de nombreuses réalisations de la Thomson, notamment diverses composantes du système exportable RITA. Voir Rubrique Thomson
La Thomson découvre aussi des applications civiles à son MITRA et les confie à sa filiale SEMS qui a par ailleurs recueilli les productions de la Télémécanique. Même rubrique.
Ainsi, alors que les produits de base de la CII, ceux qui ont justifié sa création, n'ont duré que le temps d'une législature, le MITRA, construit en marge, s'est avéré la principale réussite de la compagnie.

A peine installée dans la routine de ses deux familles IRIS, et occupée à développer son service commercial, la CII se trouve confrontée à l'opération Unidata montée par le Délégué. Décidée à garder la position de leader dans le consortium, CII entame l'étude de trois modèles:

- la 7740 (X3) est prête dès 1974, livrable en décembre 1975 : elle comporte une mémoire de 96 à 512 KB, organisée en mots de 72 bits avec ECC, cycle 615 ns, avec un bus principal capable de 4,5 MB/s. Le logiciel est BS 1000, de Siemens. L'architecture comprend une microprogrammation avec choix entre trois émulations, tous les canaux intégrés, un processeur de maintenance avec une ou plusieurs consoles, et un prix entre 70 et 150 KFFHT par an. Voir fiche.
- la 7760 (X4) est un projet de haut de gamme, dont 5 prototypes seulement seront réalisés. La mémoire peut varier de 256 KB à 8 MB, avec ECC ; elle est suivie d'un cache, 8 à 32K, contrôlé par parité, et reconfigurable par ligne. La logique est en ECL, cycle de 95 ns. La mémoire de microprogramme, en TTL 60 ns, est en trois fragments , deux pour les blocs de calcul, un pour le bloc de commande, avec une anticipation qui peut être supprimée : elle supporte les codes X, R et G en reconfiguration dynamique, ce qui permet de disposer du logiciel UNOS 3 en code X, sur lequel est greffé le système SIRIS 8X, rèdigé en code G ; ce dernier exige un canal ATI si l'on souhaite utliser les disques non compatibles SDA.
Le débit des entrées/sorties est 1,5 MB/s, la puissance de calcul est estimée à 900 Kops.
- la 7770 (X5) est la même architecture, avec une mémoire de microprogrammes réalisée en ECL avec un cycle de 25 ns, et une mémoire principale poussée à 16 MB maxi. On peut en espérer 1500 Kops en mono, et 2500 Kops en biprocesseur.

On sait que ces beaux plans, démarrés avec confiance, ont été détruits par l'hostilité des actionnaires et la décision du Ministre des Finances Giscard d'Estaing, éliminant à court terme tout le travail initial pour ouvrir la voie à CII / HB.
Cependant, les travaux étaient bien entamés, et la documentation imprimée. D'ailleurs, les accords avec Siemens ne pouvaient être dénoncés sans discussion. On trouvera en

boite 189, sous le nom de série 77, une documentation CII / HB sur ce qui s'appelait, peu auparavant, la famille Unidata.

Pour en terminer avec la CII, on se rappellera que l'échec de la SPERAC, entièrement imputable aux industriels, a contraint la CII à trouver en elle-même les moyens de se procurer des périphériques. Les choix semblent avoir été les suivants :

a) pour les machines à cartes, achats OEM chez NCR, à travers la filiale commune créée avec Control Data. en Europe.

b) pour les disques, après des achats chez Control Data, décision de les construire à domicile. Le produit standard est le MD 200, un compatible IBM 3330, cependant non interchangeable. Les caractéristiques communes sont l'organisation en 808 pistes + 15 rechanges, 13440 bytes / piste, 19 pistes par cylindre plus une face d'asservissement (12 disques), 3600 t/min. Les densités sont 4040 bpi sur la piste interne, 384 tpi (valeur différente d'IBM), débit 6,4 Mbit/s en MFM ; la fréquence de 806 KHz est inscrite sur le disque.
Le positionneur utilise une bobine de haut-parleur, avec des temps d'accès de 10 ms piste à piste, 55 ms maximum.
La CII a réalisé une unité de commande à base de Mitra 15 qui assure toute une série d'ajustements programmables en vue du réglage et du dépannage : décalage programmable de la position des têtes sur un intervalle de 20 µ par pas de 0,3 µ ; fenêtre de décodage déplaçable par programme sur 9 positions ; 128 secteurs surveillés pour Rotational Position Sensing ; altitude des têtes 0,8 à 0,9 µs ; formattage à raison de 11 secteurs de 1024 bytes par piste.
Cette réalisation a été prècédée par un MD 100 qui visait le même objectif. Parmi les différences, on peut signaler le réglage des têtes sur 40 µ au pas de 0,6 µ .

c) pour les bandes magnétiques, la CII a également choisi de fabriquer elle-même des dérouleurs 6250 bpi, avec une capacité de 100 MB par bande, trois vitesses 37,5 / 75 / 125 ips et un débit de 780 KB/s.
La mécanique du PENA 30 est un monocabestan asservi par codeur optique, associé à des puits à vide comportant des capteurs capacitifs linéaires, têtes chromées, guidage par jet d'air, glace et moyeu automatiques. Elle peut utiliser des cartouches de 10,5" de diamètre, ou des bobines de trois diamètres 7 / 8,5 / 10,5" sans cartouche ni prépositionnement. Un testeur existe, enfichable pour la localisation de défauts. Le MTBF est supérieur à 2500 heures et, grâce à tous les réglages, le MTTR est inférieur à 1 heure.
Le codage consiste à couper chaque byte en deux, à recoder chaque moitié sur 5 bits, puis à stocker ces bits en long sur 9 pistes, avec une resynchronisation en milieu de bloc tous les 158 bytes. La correction se fait à la volée jusqu'à deux pistes en erreur. C'est, bien entendu, la norme définie par IBM.
740 - la Télémécanique.

On a vu qu'un groupe de chercheurs grenoblois, travaillant avec la société Mors, avaient défini, en 1966, un calculateur de process control baptisé MAT 01. C'était une machine série, construite en circuits discrets, avec une mémoire à tores de 4 à 8 Kmots à cycle de 7 µs, un bloc de calcul VA + S donnant un temps d'addition

de 35 à 57 µs, une multiplication en 49 à 466 µs. Le MQ n'étant pas accessible, cette arithmétique était fractionnaire, ce qui est normal en process control.
Bref, une assez petite chose, mais Mors, un fabricant de petit matériel électrique, ne se sentait pas en mesure d'en assumer la commercialisation. Il vend ses droits à la Télémécanique, un collègue de plus grande envergure., installé à Echirolles, près de Grenoble.

La Télémécanique adopte le MAT 01 en 1969 en le restructurant complètement : mémoire très accélérée à 1,5 µs et agrandie à 32 Kmots, bloc de calcul parallèle réalisé en circuits intégrés TTL, addition d'un canal d'accès direct, etc... A cette date, 1969, le nom de Mors est encore associé à celui de Télémécanique pour ce projet, mais c'est probablement en prenant conscience des efforts nécessaires à une industrialisation que Mors a décidé de se retirer. Le MAT 01 P devient alors le T2000.
La Télémécanique le met sur le marché avec une documentation très complète, notamment tout ce qu'il faut pour les applications de process. Honorable succès : 85 machines vendues en 10 / 70 .

Le T1000, réalisé en 1970, vise à garder la souplesse en abaissant le prix, grâce à la microprogrammation : le T2000 câblé était souvent surpuissant. Le T1000 est donc construit autour d'un Unibus auquel sont attachés la micromachine, les mémoires (16 à 32 Kmots, cycle 1,2 µs) et les périphériques. Deux microprogrammes sont prèvus : un jeu qui émule le T2000 en allègeant le répertoire, et un jeu adapté à de nouveaux marchés.

Avec le T1600 de 1971, Télémécanique s'aligne sur le format 16 bits qui est une norme de fait, et augmente la puissance en augmentant la fréquence. Le T1600 est rendu attrayant par un logiciel riche, comportant plusieurs systèmes d'exploitation, plusieurs langages, des utilitaires comme l'aide à la mise au point et un simulateur sur IBM 360, et quelques applications, comme le logiciel d'enseignement LSE de SupElec fonctionnant en temps partagé. Voir fiche.

En 1972, Télémécanique se trouve confronté au remplacement de quelques T2000 à mot de 20 bits, et décide qu'il lui est facile de faire mieux pour moins cher par microprogrammation. On retrouve donc l'architecture d'origine, avec une présentation plus pratique autorisant toutes les extensions. Voir fiche.

En 1973, intermède analogique. Il existe encore une clientèle pour des amplificateurs à courant continu, dans la bande des 10 volts, et c'est justement dans sa clientèle naturelle. L' ALPAM est extensible jusqu'à 80 amplificateurs, et peut s'intégrer dans un système hybride.
Cette même année, pour soutenir ses exportations vers l' Allemagne, qui portent sur le T1600, Télémécanique fabrique sous license le petit calculateur allemand MINCAL de la firme Heinrich Dietz et le vend sous le sigle T621. Cette machine doit lui permettre une expansion vers le bas.

En 1975, Télémécanique renouvelle le 1600, son principal succès, en créant le Solar 16 compatible, microprogrammé, capable de rendre les mêmes services pour moitié prix grâce aux progrès technologiques (circuits plus intégrés, mémoires MOS plus denses). Trois modèles d'unité centrale sont proposés :

Solar 16 / 05 est un bas de gamme à bus unique, programmable en assembleur ASM 16 ou en PL 16.

Solar 16 / 40 est un gros mini richement équipé, voir fiche.

Solar 16 / 65 est un mégamini permettant le multiprocessing, voir fiche.

Ces calculateurs peuvent être interconnectés par un Polybus et disposent d'un vaste logiciel :

- soit pour le temps réel avec les RTES du type foreground / background, dont une puissante version à disques disposant d'un batch d'arrière-plan.
- soit pour l'exploitation polyvalente multidimensionnelle avec MPES, toujours à base de disques. On peut y exploiter le RJE, le temps partagé et les bases de données. Il est même possible d'installer une mémoire virtuelle.

Nous disposons de nombreux documents, notamment sur les logiciels ci-dessus.

Brusquement, en 1976, on retrouve tous les calculateurs Solar dans une filiale de la Thomson, la SEMS, qui parait avoir été créée comme structure d'accueil pour des matériels variés, notamment des MITRA. Il s'agit certainement d'une opération effectuée sous pression du gouvernement, sans qu'on puisse savoir si la Télémécanique avait des problèmes financiers, ou si elle a été absorbée par la Thomson en tout ou en partie.

741 - La Thomson / CSF, structure d'accueil

La Thomson a toujours procédé par croissance externe, et cela va se poursuivre dans le domaine informatique, où pourtant la société avait refusé de s'engager au moment du plan calcul : en 1967, l'actionnaire majoritaire de la CII, CSF, se trouve en grandes difficultés, notamment à cause d'un siège social pharaonique et impayé. Avec la bénédiction du Ministère de la Défense qui apprècie de n'avoir qu'un interlocuteur, la Thomson absorbe la CSF, puis deux ans plus tard fusionne avec Hotchkiss-Brandt, et devient désormais le fournisseur quasi unique de tous les matériels de défense, avec les contrats suivants (simple échantillon historique) :

RITA, pour les liaisons militaires en campagne (1979) : multiples Mitra 15M

ATAC, pour les calculs d'artillerie (1981), vendu à une centaine d'exemplaires dans 5 pays.

HAWK, pour la défense aérienne, missiles et radars. Contrat OTAN terminé, mais éternisé par les rechanges pour missiles et radars.

CCR Roland, Centre de coordination pour la défense aérienne rapprochée, étudié en commun avec Siemens et Euromissile (1983). Permet la coordination de 3 radars, 8 systèmes Roland et de 6 systèmes de tir individuels, tels que canons de DCA et missiles Stinger. Voir photo. Utilise Mitra 225.

TAVITAC, conduite de tir pour les frégates 2000 d'exportation, notamment Arabie séoudite (1984). Comprend deux Mitra 15M / 125F, six consoles tactiques, une table tactique E 7000, une distribution video.

SICOMORE (1984), SImulateur de Centre Opérations MOdulaire et REconfigurable, qui permet d'afficher, de façon certes moins grandiose que le CERT mais beaucoup plus économique, divers modes de fonctionnement (radar, sonar, guerre électronique) et environnement (sous-marin, bâtiment de surface, AWACS), à partir d'enregistrements préalables de conditions opérationnelles. Apparemment plutôt destiné à l'exportation vers des marines de petits pays. Voir document.

SYRCA (1985), SYstème de Restitution de Combat Aérien, installé à Mont de Marsan , à base de Mitra 115, après expérimentation au CELAR. Voir document illustré.

et bien d'autres : Crotale, SICA, Javelot, Vega, etc...

Dans le domaine plus particulier de l'informatique, l'activité reste tout à fait mineure, et cantonnée à la SNERI / TIV, tant qu'il existe une CII. On peut citer :

TVT 6000 (1973), ensemble écran / clavier capable de transférer divers formats de texte, depuis 12 * 40 jusqu'à 32 * 64 caractères, sur un moniteur TV à balayage 625 lignes. Côté entrée, ce dispositif accepte 20 KB/s soit en parallèle, soit en asynchrone 2400 bauds, soit en synchrone 9600 bauds, de la part d'un ordinateur. Nous disposons de plusieurs fiches publicitaires illustrées, mais non datées , décrivant des variantes successives, 6040, 6060, 6080, du TVT 6000.

Saisix, poste autonome de saisie sur cassettes, connectable éventuellement à un ordinateur.

Plus tard, la péri-informatique a changé de nom une fois de plus, mais sans changer de site, devenant TIT, Terminaux Intégrés de Télécommunication. Les matériels décrits par quelques publicités non datées sont des auxiliaires de réseaux, multiplexeurs et commutateurs.

La situation change du tout au tout lorsqu'en 1975, la CII disparait, brusquement remplacée dans les bonnes grâces du gouvernement français par la CII / HB. La division militaire dans son ensemble est transférée à la Thomson sous le nom de CIMSA, Compagnie d'Informatique Militaire, Spatiale et Aéronautique, avec un beau catalogue pour le moment tourné principalement vers la Défense française, ce qui a d'ailleurs provoqué la décision.

Comme l'héritage comprend aussi des matériels à usage civil, la Thomson crée simultanément une filiale d'informatique civile, la SEMS, Société Européenne de Mini-informatique et de Systèmes. Il s'agit en réalité de l'usine d' Echirolles de la Télémécanique, achetée en 1976 avec son produit Solar 16.

En fait, la Thomson est devenue très importante, et si complexe qu'une réorganisation s'impose pour un minimum d'efficacité. On trouvera en boite 177 plusieurs fiches pratiquement vouées à la description de cette redistribution :

Fiche Défense , où apparaissent les divisions, entités spécialisées par métier et localisation géographique. On notera qu'y apparaissent trois sites LMT, rachetés à ITT en 1976 : l'un d'eux apporte à Thomson un droit de regard sur le téléphone, un autre lui transmet un monopole de fait sur les simulations. Elle mentionne aussi la CIMSA à Velizy.

Fiche Informatique, qui montre une désormais considérable implication dans cette discipline, avec non seulement la SEMS et la CIMSA, mais la valorisation du passé, avec la périinformatique ex Thomson Visualisation, et l'ouverture sur les nouveautés avec des acquisitions : ECA Automation pour les services informatiques aux Admininistrations (Thellier se fera vider sèchement après une déclaration imprudente au cours d'un congrès), Answare pour les services aux PME, TITN pour les petits systèmes temps réel, et quelques autres , y compris une filiale bancaire car beaucoup de sociétés moyennes désirent louer plutôt qu'acheter.

Cela dit, qui n'est évidemment pas destiné à durer indéfiniment, on trouvera en boite 177 la fin de la documentation CII sur les MITRA, et la documentation sur les produits de la CIMSA :

Fiche de synthèse sur les produits de l'héritage, avec un document "pédagogique" sur la micro- programmation (1977).

Fiche illustrée 5435 / P4 / Fr sur la version militaire minimale 15 M / 05

Fiche illustrée 8076 / P1 / Fr sur la version militaire 15 M /125 avec (F) ou sans opérateur rapide cablé.

Manuel de rèférence 5608 / U / Fr (9 / 77) sur la version militaire courante 15 M / 125 (F) et la version spatiale 125 MS. Un document de microprogrammation se trouve en boite 189.

Fiche illustrée 8243 / P / Fr sur la version militaire haut de gamme 15 M / 125 X, qui comporte une nouvelle micromachine 32 bits avec mémoire de microprogramme sur 80 bits.

Fiche ilustrée 8235 / P / Fr (2 ex) décrivant la version 225 S, destinée à des systèmes civils ayant besoin d'un certain niveau de protection environnementale (pétrole par exemple).

4 fiches de périphériques (pas particulièrement militarisés) : disque CDC 9766 avec son contrôleur RDD 300, table traçante XY 409, liaison fibre optique Hytran 100 Pilkington.

On y trouvera aussi, en deux exemplaires, l'importante documentation sur M68/, le jeu de cartes permettant à un usager de construire son système à la demande autour d'un processeur sur une carte à base de microprocesseur Motorola 68000. Dans cette période de fin des années 70, la Thomson prend des licenses des principaux microprocesseurs américains, en particulier les 68000 de Motorola (qui deviennent EF 68000) et l'AMD 2901 (qui devient SF.C92901). Voir fiches américaines correspondantes, et boite 179.
La série M68/ sera complètement militarisée dans les années 80 avec les boitiers Z 32, et fonctionneront sous LTR 3. Voir un document illustré en boite 177.

On y trouvera enfin trois générations (1977/78/79) d'une présentation du Propal II, un calculateur matriciel étudié sur contrat DRME et destiné à l'exécution performante de travaux largements rèpétitifs comme l'exploitation de photos aériennes. Un Propal se compose d'un calculateur hôte compatible MITRA et du processeur à exécution parallèle, comprenant 128 à 2048 processeurs simultanés, chacun travaillant sur 1 bit . Une carte contient 8 de ces processeurs, il faut un rack pour loger 128 processeurs avec leurs services. Chaque processeur dispose de 256 bits de mémoire bipôlaire rapide, et de 4 & 16 Kbits de mémoire MOS plus lente ; il communique à travers un ascenseur de 16 bits.
Les performances accessibles par le Propal 2 sont une addition 16 bits en 2,5 µs, une multiplication 8 * 8 en 5 µs, une multiplication 16 * 16 en 25 µs.
Les données entrent dans le Propal au débit de 6 Mmots/s, le mot étant 16 bits ou 128 bits parallèles selon choix du client.
Le calculateur hôte contient la bibliothèque de programmes d'application qui s'exécutent en mode SIMD.

La boite contient également une fiche issue du Laboratoire de Corbeville, héritage de la CSF, où s'exécutent des recherches pratiques sur les circuits hybrides.

La boite 178 concerne l'activité MITRA de la SEMS, la filiale créée pour combiner les activités civiles de mini-informatique de CII et de Télémécanique. Un document intitulé SIS, Systèmes Interactifs SEMS, s'efforce de démontrer que SEMS

peut fournir une variété de services sans à aucun moment préciser la nature du calculateur utilisé, Mitra ou Solar.
Dans le domaine MITRA, cela comprend :

a) le MP 105, miniprocesseur sur une carte, compatible Mitra 15, avec un répertoire plus étendu

b) le MITRA 115, mise en boite du prècédent destinée à faciliter les extensions. Un manuel de rèférence de 6 / 78 décrit le bus autour duquel se connectent les divers constituants, et tous les timing permettant la réalisation de coupleurs nouveaux (RM 20220631-00-Fr). D'autres manuels d'utilisation concernent la liaison à ce bus des produits suivants : console de service à clavier, imprimante et cassettes ; disques en packs de 50 MB ; accès parallèle 16 bits ; coupleur pour 8 lignes asynchrones ; coupleur pour 4 lignes synchrones.
Le reste de la documentation, peu significatif, comprend une brochure commerciale illustrée et un manuel d'installation, très peu personnalisé.

c) le MITRA 125, modèle haut de gamme à deux bus, est toujours supporté à cause de la clientèle existante, mais il est remplacé en production par le suivant. Une brochure existe.

d) le MITRA 225, version puissante construite autour du microprocesseur en tranches AMD 2901, mais toujours avec bus unique baptisé Monobus, capable de recevoir 1024 Kmots de mémoire, un processeur principal et trois processeurs d'entrées/sorties, ces derniers à base de microprocesseur Motorola 6800.
La mémoire, qui utilise des puces de 16Kbits, est proposée en modules de 32, 64 ou 128 Kmots, cycle 600 ns, mais il est toujours possible de demander des mémoires à tores, cycle 800 ns, accès 400 ns. Le répertoire est porté à 152 opérations, mais reste compatible avec les logiciels du 125 ; en option, on peut installer un opérateur cablé VF ou un opérateur cablé Cobol.
La documentation comprend :

- une brochure commerciale très illustrée en deux exemplaires, 0014 PB2 Fr
- une fiche technique illustrée 0075 PMI Fr
- un manuel de rèférence RM 20694502 00 Fr, daté de février 1979

Les coupleurs du bus S, qui n'a guère fait que changer de nom, sont toujours utilisables.

e) le MITRA 525 entérine, dans une architecture à trois bus, les possibilités d'extension du 225 avec lequel il reste compatible. La mémoire est toujours par mots de 16 bits + p + garde, avec un cycle de 900 ns qui permet de baisser les prix, et sans perte de performance du fait de l'existence d'un cache de 8 Kmots à cycle de 250 ns. Les modules MOS de 128 ou 256 KB peuvent être entrelacés pour accélérer le rechargement du cache, et le bus autonome permet un partage dans une organisation multiprocesseur.
Le bus des opérateurs permet de complèter le CPU standard du 225 par des opérateurs VF dont un très performant. Le bus des entrées/sorties peut recevoir tous les périphériques, mais il n'a pas accès au cache ; on peut lui connecter le processeur Cobol, qui fait l'arithmétique décimale, les conversions et les mani-pulations de chaines.

Le logiciel comprend un choix de systèmes d'exploitation orientés principalement vers le travail en centre de calcul, plutôt transactionnel. Les langages sont Fortran IV, Cobol, Tribu . Les services comprennent un protocole de RJE, un autocontrôle, des possibilités de télédiagnostic.
Le prix de base de cette machine est 250 KF pour le CPU et un module de 256 KB. Avec 512 KB, un opérateur Cobol, la console, 600 MB de disques, une bande, un LC 600, une IP 600, 4 lignes et 12 écrans, le prix s'élève à 1190 KFFHT.

f) le MITRA 625 de 1982 n'apporte que des modifications de détail, autorisant jusqu'à 25% de puissance en plus : contrôleur de disques à microprocesseurs pour un maximum de 16 * 300 MB, avec cache jusqu'à 16 MB ; antémémoire portée à 16 KB et accélérée à 230 ns ; grappes d'écran organisées par un contrôleur GT25 constitué par un Mitra225 à 256 KB de mémoire fournissant messagerie et réseau ; logiciel renouvelé avec Cobol 74, Fortran 77, Pascal, Basic, LTR, gestion de communications SCS3., base de données TEMIS.

g) le MITRA 725 de 1984 est la suite, mais il appartient à un autre monde, où la SEMS est transférée chez Bull. L'évolution comprend l'extension de mémoire à 4 MB, l'installation d'une mémoire virtuelle de 16 MB à travers une mémoire topographique d'adresses 20 bits, une antémémoire de 16 ou 32 KB sur blocs de 4 bytes, un CPU porté à 115 ns; Le cache de disques, DIRAM, 1 MB, est un produit Copernique.
Prix typique : 1090 FFFHT pour mémoire 2 MB, cache 32 KB, 300 MB de disque avec DIRAM.

C'est le moment de dire adieu aux Mitra, dont il existe 7863 exemplaires des divers modèles, au 1er janvier 1984. Bull ne s'occupera guère de cette SEMS, ayant à traiter les Level 6 d' Honeywell.

Ex Télémécanique, la SEMS est aussi responsable du Solar 16, qui lui parvient avec une forte connotation process control. Pour ne pas manquer sa mission ni trahir son passé, la SEMS doit soutenir deux familles qui fournissent exactement les mêmes services. La solution choisie, au delà de la satisfaction des demandes de renouvellement de matériels existants, semble avoir consisté à pousser progressivement les MITRA vers des fonctions de centre de calcul, tandis que les Solar feront surtout du contrôle industriel. Mais, en réalité, les deux familles continueront jusqu'au moment où elles passeront de la Thomson à Bull, pour être ensuite pratiquement abandonnées.
Dans le domaine Solar, on verra :

- une génération 79, comprenant un petit 04 et un gros 75, qui n'a pas grand chose à envier au 225.
- une génération 82, avec un moyen 30 et un gros 85.
- une génération 84, au moment du passage chez Bull, avec un moyen 35 et un gros 70.

On indique ci-après les traits principaux de ces machines :

Solar 16 / 04 (1979) : mémoire jusqu'à 128 Kb, à base de cartes 32 ou 64 KB de RAM, ou encore de cartes mixtes RAM + PROM. Processeur microprogrammé avec options pour microprogrammation du dispatcher et de certains contrôleurs d'entrées/sorties, 15 * 32 interruptions. Logiciel fourni sur disquettes, comprenant PL 16, Fortran TR, Basic TR, APL.

Prix 24000 FHT pour un CPU 64 KB, 70000 FHT pour le même avec horloge, 2 lecteurs de disquettes et un écran.

Solar 16 / 30 (1982) : processeur monocarte à cycle de 150 ns, avec mémoire de 128 KB (42500 F) ou 256 KB (52500 F). Choix de périphériques, comprenant :

Services : horloge RTC 10, écran graphique DT15G, LC 300 ou 600, IP 200, ME 110, disquettes 246 ou 985 KB, disques à têtes fixes 10 ou 20 MB.

Interface temps réel GPI 24, comprenant 16 + 8 entrées, 16 + 8 sorties, circuits TTL

Isolement optoélectronique : DIL 48 à 48 entrées, DIC 32 à 32 entrées, DCT 04 à 4 compteurs programmables, DOL 32 à 32 sorties.

Analogique : IML 05 à 12 ou 36 voies, IMM 10 ou 20 de 128 à 512 voies. Etc....

Solar 16 / 35 (1984) : processeur monocarte avec 256 ou 512 KB de mémoire, opérateur flottant et horloge microprogrammés. Une carte auxiliaire offre coupleur multifonction, interfaces, synchro, chien de garde, microdiagnostics. Le tout pour 90 à 300 KF.

Solar 16 / 75 (1979) : mémoire jusqu'à 1048 KB en modules de 64, 128 ou 256 KB, cycle 375 ns. Processeur microprogrammé avec options MTS 16 (dispatcher), FAO 16 (VF SP et DP), adressage virtuel de 64 Md de bytes (VSS 16), toutes choses reconduisant le passé . 15 * 64 interruptions avec changement de contexte en 5 µs, 5 modes d'entrées / sorties avec ou sans IOP 16. Logiciel étendu à

Cobol et RPG II. Prix 174 KF avec un module de 128 KB de mémoire.

Solar 16 / 85 (1982) : le principal changement parait être l'emploi de puces mémoire plus denses. La mémoire peut être étendue à 1 MB avec cycle 420 ns à base de modules 64 ou 256 KB, ou à 2 MB avec cycle de 700 ns et emploi de modules 256, 512 ou 1024 KB. Les disques ont grossi, avec des cartouches de 55 ou 83 MB, et des packs de 263 MB, accès 30 ms, débit 517 KB/s. Tout le reste est inchangé. Possibilité de multiprocessing, avec système MPES, ou MUTEX pour 16 consoles (ou 32 dans un biprocesseur).

Solar 16 / 70 (1984) : cette version comporte deux bus, l'un de 14 MB/s pour une mémoire extensible à 2 MB et le processeur flottant, l'autre à 4,7 MB/s pour les coupleurs ; ce dernier peut être attaché au CPU ou à l'un de trois IOP.

Solar 16 / 90 (1984) est le même matériel avec les choix de mémoires du 85, prix de 500 à 1000 KF. Il semble donc bien qu'il n'y a en réalité aucune différence entre ce matériel et son prèdécesseur de deux ans.

Au moment ou, au 1 / 1 / 84, la SEMS s'intègre au groupe Bull, un total de 5600 Solar ont été produits.

En 1981, l'arrivée d'un gouvernement socialiste provoque la nationalisation de toutes les entreprises importantes, notamment la Thomson. Il n'y a là rien de choquant, car cette société vivait depuis de nombreuses années en vendant ses produits à l' Etat à des tarifs largement surévalués. Malheureusement la prise en charge des fonctions de direction par des hauts-fonctionnaires s'est traduite par une gestion complètement désordonnée, du fait d'une totale ignorance des problèmes techniques. Et comme on le sait, cela s'est terminé par une faillite de fait, compensée par de forts versements étatiques pour permettre la survie, puis la dénationalisation.

Dans le domaine informatique, l'un des premiers gestes consiste dans le transfert de SEMS à CII / HB, censée être plus susceptible que Thomson de s'en

occuper. L'idée très a priori est que Thomson s'occupe d'armes, Bull d'ordinateurs. C'est doublement faux : Thomson a besoin d'ordinateurs dans ses armes et garde à cet effet la CIMSA, même si elle perd à cette occasion son identité. Bull est structurellement déficitaire et laissera la SEMS disparaitre.

La Thomson nationalisée n'a plus d'ordinateurs, mais elle a gardé ses composants, et notamment ses licenses Motorola. La branche Semi-conducteurs décide de valoriser ces licences et particulièrement le bus VME, qui va lui permettre de redévelopper des activités temps réel. La nouvelle équipe décide de produire une gamme complète de cartes pour ce bus (4 cartes CPU, 10 cartes mémoire, 5 cartes d'entrées/sorties industrielles, 6 types de cartes contrôleurs), et de promouvoir des solutions complètes avec les systèmes temps réel OS9 et pSOS, et le système d'interconnexion Unix système V.

Dès 1981, la Thomson nationalisée est priée de faire connaitre l'informatique aux familles, avec le 9000, construit autour d'un microprocesseur 6809 de Motorola, produit sous licence. La machine en forme de petite console de table contient 8 à 32 KB de mémoire, un générateur de 128 caractères et graphismes divers avec une bibliothèque de sous-programmes graphiques, un lecteur de cartouches ROM pour les applications, un clavier 57 touches, une synthèse musicale programmable, et un crayon optique.
La console est reliée à un téléviseur à 8 couleurs avec définition Antiope, ce qui permet de présenter soit 24 * 40 caractères, soit un graphique de 64000 pixels.
Extensions externes possibles : lecteur de cassettes, imprimante, 1 à 4 minifloppies de 70 KB, manettes de jeu, se répartissent sur une interface parallèle et une interface RS 232 série.
Logiciel : assembleur, interprèteur Basic level 5 de Microsoft, bibliothèque grapique. Appui logiciel par la filiale Answare de Thomson.
Diffusion prèvue : Fernand Nathan et les TV de Thomson. Echec complet, qui ne fait l'objet d'aucune analyse (manque de publicité, performances insuffisantes, prix trop élevé ?).

Seconde tentative en 1982 dans le domaine de l'entreprise. Le succès constaté des matériels Convergent Technology vendus par Burroughs sous le nom de B20, B25, etc... convainct Thomson d'acheter la license de ce matériel, qui sera commercialisé sous le nom de Corail , en deux catégories :

- Pour l'informatique distribuée, les T 4000 sont des grappes de terminaux écrans 15" à clavier détachable autour d'un processeur 8086. Les périphériques de chaque correspondant sont des disquettes 315 ou 512 KB, des disques durs de 5, 10 ou 20 MB, des imprimantes de ME 35 à IP 600. Les communications sont possibles avec SNA (émulation 3276) , DNA de Bull (émulation Questar), et Transpac.
- Pour la bureautique, les postes B4000 offrent 128 K à 1 MB de mémoire, 5 emplacements de cartes au standard Multibus, et deux types de stations : STI affichant 34 * 132 et STC montrant 28 * 80 caractères.

La réussite très moyenne provient probablement d'une insuffisante publicité et d'un très médiocre service après-vente, de la part d'une société qui ne s'est jamais intéressée à la clientèle de gestion.

Ces échecs convainquent Thomson qu'il faut s'adresser à un spécialiste. Ausitôt l'idée reçue, Thomson prend 35% du capital de la firme américaine Fortune, qui est en train de lancer, comme un très grand nombre d'autres, un calculateur à base de 68000 : ce sera le Micromega 32. Voir fiche.
L'examen de la fiche montre que le produit contient tout ce qui est susceptible de plaire, sauf qu'à cette époque (1982 à 1985) les entreprises n'ont pas le sentiment d'avoir besoin de ce type de service. Le prix, d'autre part, est trop élevé : 234380 FFHT pour 2 MB de mémoire, un disque de 45 MB, 4 terminaux, en 1985. C'est de nouveau un cuisant échec en France, en ce que la production est en avance sur les ventes réelles, et que les derniers modèles produits devront être bradés.

En 1983, Thomson se lance dans l'étude du disque optique à inscription laser avec le Gigadisk 1001, qui se présente comme un disque de 12" dans une cartouche de 1300 g, avec deux surfaces dont chacune peut recevoir un Gigabit. L'organisation d'une face comprend 1000 unités de 40 pistes, chaque piste contenant 25 Kbits divisés en secteurs de 1 Kbit. Accès 3ms au sein d'une unité, 100 ms avec changement d'unité, et 25 ms de latence. Débit 4,1 Mbit/s.
L'écriture est assurée par une diode laser agissant par échauffement. La durée de vie du disque est de 4 ans avant enregistrement, plus de 10 ans ensuite. Les copies plastique durent également 10 ans, les copies métal seraient inusables ? Consommation 250 watts, fonctionnement 10 à 43 ° C .
Présentation en coffret ou rack 19 ", interface SCSI.
Ce produit plein d'intérêt semble n'avoir pas été industrialisé immédiatement en Europe, Thomson étant à la recherche d'une structure commerciale appropriée. Cependant, il se pourrait que le produit ait été licensié à Xerox, qui lance à peu près à cette époque le système Optimum 1000. Voir plus loin la suite française.

En 1984, début du PC. Cette fois la preuve est faite qu'on peut intéresser les familles, et peut-être même l'entreprise, à un microordinateur. Thomson fabrique le Micromega 16, exactement compatible : voir document illustré au dossier. Logiciel MS / DOS ou CP /M86 avec interprèteur Basic, options macroassembleur, Pascal, Cobol, Fortran, et tous protocoles de communication. Prix 29000 à 55000 FFHT.
Bref, un produit inattaquable qui ne présente pas d'autre défaut que de n'être pas l'original, et peut-être aussi de ne pas offrir en standard les applications traitement de texte et tableur. L'échec de Thomson n'est ici pas différent de celui de tous les autres constructeurs, dont aucun ne survit 15 ans plus tard.
Il y a d'ailleurs ici une difficulté d'interprètation : les documents américains à notre disposition attribuent la paternité du Micrméga 16 à une firme américaine, Eagle Computers, qui utilisait un 8086. Or nous disposons de deux fiches Thomson déclarant clairement la compatibilité IBM et l'emploi d'un 8088. On peut imaginer que les deux opérations sont indépendantes, Eagle étant pour Thomson un point d'entrée aux USA : si c'est le cas, il s'agit de toutes façons d'un ratage.

En 1984, autre opération gouvernementale : le ministre de l'éducation nationale s'avise qu'il est urgent de faire connaitre les ordinateurs aux enfants et commande à la Thomson 10000 ordinateurs économiques, à distribuer dans toutes les écoles. Il y en aura successivement deux versions, le TO7 puis le MO5, minuscule console associée à un petit moniteur couleur.

Le fonctionnement de cette machine n'est pas en cause, seulement la procédure d'implantation : à cette époque les ordinateurs n'étaient connus que des professionnels, et les instituteurs chargés de présenter l'ordinateur aux enfants étaient peu motivés et tout aussi ignorants qu'eux. Beaucoup de ces machines ont simplement été poussées dans un coin et inutilisées.
Pour Thomson, il s'agissait de reprendre, à prix plus bas, l'opération 9000, et d'ailleurs le microprocesseur utilisé est le même, 6809 E , puissant 8 bits. Le premier modèle n'offre que 8 KB à l'utilisateur, tout le reste correspondant au logiciel d'exploitation pour la cassette de chargement et un second port qui peut au choix recevoir un lecteur de disquette, une imprimante ou une manette de jeux.
Jugé un peu léger, ce produit initial est remplacé par le TO7.70, qui contient 70 KB de mémoire, dont 48 ou 64 KB pour l'utilisateur qui peut ainsi utiliser un langage plus élaboré.
A mi production, le TO7 est remplacé par le MO5 réorganisé, avec une console plus économique, une mémoire de 32 KB, un clavier 58 touches, et surtout un prix bas, 2390 FFTTC. Les logiciels disponibles sont le Basic de Microsoft, le Forth, le Logo, l'assembleur et le MicroProlog. On peut douter que les jeunes esprits soient aptes à utiliser aucun de ces systèmes ; d'ailleurs, à peu près aucun instituteur ne le peut non plus sans une préparation sérieuse, qui n'a pas eu lieu.
A partir de 1985, un TO9 plus puissant et compatible, basé sur le microprocesseur 6809E, remplace le MO5. A cette époque, le répertoire de jeux est devenu important. Voir catalogues en boite 179.

En 1985, Thomson semble avoir trouvé la structure commerciale qu'elle souhaitait pour son Gigadisk. Le groupe d'étude toulousain de 130 personnes devient une société à part entière, ATG pour Alcatel / Thomson / Gigadisk, qui sort son premier produit, le juke box ODL 100.
Le prototype comprend deux carroussels de 50 disques optiques, encadrant une station de lecture Gigadisk. Le temps de réponse étant trop long, la solution commerciale comprend deux postes de lecture, avec une file d'attente qui les alimente en alternance. Des avaleurs pneumatiques accèdent aux disques avec un temps moyen de 8,5 secondes, 11,5 maximum, mais le temps d'attente est pratiquement nul.
Le lecteur débite à 4,4 Mbit/s sur une interface SCSI. Le juke box est commandé par une voie RS 232.
D'autres combinaisons, avec un seul lecteur ou un seul carroussel, ont été étudiés, ainsi qu'une interface IBM sur BMUX, dont le comportement équivaut à celui d'une bande magnétique 3420.

Le succès est réel, et en 1991 on retrouve ATG en train de définir un nouveau support, le Gigadisk 9001, un disque WORM de 12" capable de 4,5 GB/face, coûtant 7448 F. Le nouveau lecteur / graveur à 216 KF pourra lire les Gigadisk antérieurs, mais non les graver. Le dispositif, qui prend place dans un rack 19", comporte une interface SCSI1 ou 2, offre un MTBF de 30000 heures (?), un débit de 1 Mbit/s, un temps de latence de 30 ms, un accès au secteur en 90 ms. Un chargeur automatique Gigafeeder pour 5 disques est optionnel, prix 145 KF.
Le juke box Cygnet exploitant cette technologie pourra contenir 1269 GB sur une surface de moins de 2 m². Le chiffre d'affaires 1991 de la société ATG s'élève à 54 MF, dont 70% exportés.

Dans les années 90, la Thomson semble avoir renoncé à l'informatique en tant que telle, bien qu'assurément elle continue à l'utiliser dans ses matériels militaires. Les processeurs tiennent désormais sur une puce, et Thomson dispose, avec sa filiale SGS, des moyens pour en réaliser. On a quelques indications sur des réalisations ou projets :

L'architecture SCQM semble résulter d'une proposition de la Thomson à la DRET, et d'un important travail à Corbeville (25 personnes pour l'architecture) et à Grenoble (15 personnes pour les circuits). Nous disposons d'un rapport 1984 de Thomson à la DRET, très vague et peu convaincant, et d'un article d' Electronics, beaucoup plus prècis, en boite 179.
L'ensemble de SCQM est un projet du programme européen Eureka où interviennent Thomson, Siemens, Philips et la GECo anglaise. Comme toutes les études de ce genre, il n'a pas réellement débouché.

SGS dispose d'un marché tranquille avec les contrôleurs 8 bits, dont elle produit plusieurs familles. Les ST6, en bas de gamme, comportent 1 à 16 KB de programme, sur ROM ou EPROM, 92 à 224 bytes de RAM, 96 à 512 bytes d' EEPROM pour les constantes de rèférence, 1 à 3 timers, 2 ports série, 8 à 64 bits de ports parallèles adressables, un codeur de précision 6 ou 8 bits avec multiplex 2 à 8 voies, et un chien de garde. Il y a aussi un choix d'emballages, DIP, PLCC, PQFP.
Les ST7 semblent voisins, mais ils sont compatibles avec les HC05 de Motorola dont ils constituent un surensemble, avec 63 opérations et 17 modes d'adressage. On y trouve 2 à 32 KB de programme, 512 bytes de RAM, 96 à 512 bytes d' EPROM, les mêmes timers et périphériques, un codeur 8 bits à 8 voies, un contrôleur d'affichage. Point important pour les applications, ils disposent d'un crosscompilateur C. L'entrée d'horloge demande 16 MHz, pour 8 MHz interne.

Les ST9 sont toujours des 8 bits, mais ils ont une architecture plus proche des RISC, cad orientée registres, et nettement plus riche. Le répertoire comprend multiplication et division, ainsi qu'une instruction de recherche. Tous les bits de la RAM sont accessibles.
A titre d'exemple on décrit le ST90E40 de 1990, comprenant un coeur ST9, une EPROM de programme 16K * 8, une RAM de 256 bytes contenant 224 registres banalisés comme accu / index / pointeurs, et des entrées/sorties : une voie série, une voie parallèle 8 bits, et un codeur pour 8 voies 8 bits. Il y a encore un DMA intégré permettant des accès jusqu'à 1,67 Mbit/s, deux timers multifonction, et un contrôleur d'interruptions à deux modes. Le tout fonctionne à 24 MHz.
Outre ce modèle de base, il existe une variante à 16K de ROM masquée à la demande, et une version R50 sans ROM, mais avec deux voies série et un gestionnaire de bus pour une mémoire jusqu'à 16 MB.
Une nouvelle famille de ST9, baptisée ST9+, enrichie de nouvelles opérations destinées à la compilation C, et trois fois plus puissante que la prècédente, apparait en 1997. On peut citer les ST90158 et 90135, respectivement dotés de 64 et 32 KB d'EPROM pour le programme, 2 et 1 KB de RAM, tous deux accompagnés de 9 ports d'entrée/sortie, un A / N 8 bits à 8 voies, des timers 16 bits avec prédiviseur d'horloge, des DMA et plusieurs autres fonctions. Ils sont suivis d'un ST90182 intégrant un contrôleur HDLC, destiné au télépéage et au contrôle d'accès.

Le ST10F166 est un contrôleur 16 bits avec mémoire flash incorporée. On trouve sur cette puce un processeur RISC 16 bits organisé en pipeline à 4 étages, avec répertoire de 100 opérations, fonctionnant à 20 MHz ; une mémoire flash de 32 KB pour les programmes, accès 50 ns ; une RAM de 1 KB ; 2 ports série ; un codeur 10 bits et un timer.
Il existe en outre une interface mémoire programmable sur 8 ou 16 bits avec ou sans multiplexage; communiquant avec l'extérieur mais qui peut, au choix du client, donner accès interne à rien, ou 8K ROM, ou 32 K Rom masquée en usine.
Ce contrôleur est fourni en boitier QFP 100 broches, au prix de $ 15 . Il est commercialisé en commun avec Siemens. Ses caractéristiques sont compatibles avec une date estimée 1990.

Le ST18930 est la version CMOS (1988) d'un DSP TS 68930 créé en 1986 en HMOS.
un processeur de signal 16 bits fonctionnant à 25 MHz et capable de 25 Mips. Il manipule des adresses de 13 bits (8K mots) dont en interne 3Kmots d'instructions ; trois bus de données 16 bits desservent une ROM de 512 coefficients, et deux RAM de 192 et 128 mots. Les données à traiter arrivent toutes de l'extérieur. Il y a encore 3 timers et un emulateur "on chip". Voir schéma en boite 179.
Cet appareil conçu pour la construction de modems est proposé en boitiers PLCC ou PGA.
Il en existe une variante ST 18931 à ROM externe, capable d'adresser 64Kmots.

Le ST18942 est un autre processeur de signal 16 bits pour les téléphones mobiles, fonctionnant à 20 MHz = 20 Mips. L'adressage purement interne porte sur 4Kmots d'instructions 32 bits et trois bus de données pour deux RAM de 256 * 15 bits et une ROM de coefficients de 512 * 32 bits. Les entrées/sorties comprennent un port série de 16 bits (ou 2 * 8 bits) capable de 5 Mbauds, un port parallèle 8 bits associé à une FIFO de 2 * 16 bytes, un DMA, le tout en boitier PGA 84 ou PQFP 144 broches.
La variante ST18XSTAR comporte le même processeur à 26 MHz, mais avec un adressage de 72 Mmots dont seulement 16 mots internes d'instructions (programmes totalement externes), et 12Kmots de données internes. On y trouve encore un CODEC, 2 DMA, une voie série et une voie parallèle. Boitier PQFP.
Ce produit est spécialement fabriqué pour un répondeur / enregistreur. Date estimée 1990.

Vers la même époque, on peut rappeler que SGS a pris la license des puces Inmos et les produit pour les besoins français, tels que Archipel ou Telmat. Il s'agit des T425, T800, puis T9000.

En 1993, nous avons connaissance d'une carte VME baptisée PowerEngine, réalisée par le CETIA, qui semble être une association IBM / EMD à laquelle Thomson prend part. Le processeur est ici un PowerPC 601, fonctionnant à 55 ou 66 MHz, avec une performance de 62 Specint92, 72 Specfp92.
La carte contient aussi 8 à 256 MB de DRAM, en 4 barrettes SIMM enfichables ; trois lignes série asynchrones; un port parallèle Centronics ; une interface Ethernet ; une interface SCSI2 ; et les interfaces des bus VME et VSB. Le logiciel peut être LynxOS, ou l'AIX d'IBM.

Egalement en fin 93, le WARP (Weight Associative Rule Processor) est un coprocesseur de logique floue destiné à être associé à un microcontrôleur ordinaire, tel que le ST62 du même fabricant, pour obtenir jusqu'à 10 millions d'inférences floues par seconde. Cette puce de 9,05 * 9,71 mm contient 406000 transistors, réalisés en HCMOS 4T à géométrie 0,7 µ.
Du point de vue logique, elle contient 256 règles, et elle peut évaluer 32 règles avec 5 entrées et une sortie en 1,85 µs. Elle contient une unité de "fuzzification" dotée d'une mémoire en 4 blocs, pour évaluer le degré d'appartenance des données à un ensemble défini par l'utilisateur , et en sens inverse une unité qui déclenche une action en fonction de l'appartenance évaluée.

En 1995, Thomson aborde la conception de coeurs, cad la définition de sous-ensembles dont l'insertion dans une puce est l'équivalent électronique d'un sous-programme. Le coeur D950 est un DSP 16 bits en virgule fixe, capable de 40 Mips , avec accu et décaleur 40 bits, 2 générateurs d'adresses, 2 bus de données et un de programme, une capacité d'adressage de 256 KB en données et 128 KB en programmes. Le
pipeline à trois étages (préchargement, décodage, exécution) travaille à 80 MHz en interne avec une alimentation 3,3 V. Le tout n'occupe que 9,5 mm² de silicium.
La première réalisation est un ST 18952 en CMOS 0,35 µ, avec 32Kmots de mémoire programme intégrée, 16,5 Kmots de données organisés en deux blocs monoaccès de 8K et un espace partagé de 512 mots, et divers périphériques : DMA, contrôleur d'interruptions, timer 16 bits, une entrée/sortie série, un contrôleur de bus et un émulateur.
L'intérêt de ce produit, toujours commercialisé en 2000 par ST Microelectronics qui est le nouveau nom de SGS Thomson, est qu'il s'agit à partir de 1997 d'un coeur synthétisable. On voit que le fabricant franco-italien ne se laisse pas déborder par l'actualité technologique.
L'actualité des expositions de 2000 le confirme, décrivant des travaux en commun avec des constructeurs : un coeur STB1 dérivé du processeur multimedia ST200 avec Hewlett Packard, le SH5 avec Hitachi, et les coeurs STPC Galaxy (compatibles Pentium II) à 300 MHz en 0,18 µ. avec RISC Technology.

SGS Thomson aborde aussi le domaine graphique en créant en 1995 le Riva 128, un accélérateur 3D travaillant sur 128 bits de large pour le Pentium II. Son processeur de virgule flottante est capable de 4,2 GFlops, soit 5 millions de triangles par seconde. Autour d'un bus interne capable de 1,6 GB/s, cette puce comprend une interface hôte PCI / AGP avec DMA, le moteur graphique prècité, une interface SGRAM 128 bits, un port video CCIR 656, et un convertisseur D / A pour le moniteur TV, le tout dans un boitier PBGA à 300 billes.
Cette puce pose un problème parce qu'en 1998 apparait aux USA une carte accélératrice Riva 128 TNT présentée par NVidia. Qui a une license de qui dans cette affaire ?

Bien entendu, cette petite collection n'est pas un panorama complet des activités informatiques que Thomson exerce encore à travers sa filiale de composants. Tout au plus peut elle prouver que la compagnie se tient au courant de l'actualité qui, pour elle comme pour tous les autres, est largement liée aux communications.

Malheureusement, la vérité est qu'après cette date, nous avons complètement perdu le contact avec la Thomson, prise dans les jeux stratégiques de la reconfiguration européenne.
On sait que Thomson est devenue Thalès, entreprise tournée vers l'armement, et partie prenante dans des opérations internationales, dont l'équipement de plusieurs porte-avions anglais et français.

742 - La CII / HB puis Bull

Telle que souhaitée par les actionnaires de CMB, et acceptée par le Ministre des Finances Giscard d'Estaing, l'opération de rachat par la France de Honeywell-Bull avait beaucoup d'inconvénients dont on a déjà signalé une partie. On peut résumer comme suit :

a) tout le travail antérieur de la CII dans la voie du Plan Calcul est perdu : la nouvelle société assumera les services après-vente sur les machines vendues, mais faute d'une suite compatible, la plupart des clients abandonneront les IRIS dès que possible.
On a noté que le SCTI, frappé de plein fouet par cette décision, a réagi en déplaçant la division militaire de la CII dans une CIMSA confiée à la Thomson. Celle-ci, d'autre part, a trouvé avantage à récupérer aussi les MITRA civils dans la SEMS.

b) la nouvelle production nationale est désormais la prétendue "série 60" de Honeywell, qui comprend :
- le niveau 61 effectivement produit en France à Angers.
- le niveau 62 produit en Italie et importé. Rebaptisé DPS 4000, il disparaîtra rapidement.
- le niveau 64, créé en France et qui cherche encore sa voie.
- les niveaux 66 et 68, pour lesquels un engagement imprudent condamne la France à acheter 5 ans de production de l'usine Honeywell d'Ecosse.
- et le niveau 6, qui n'a rien à faire dans la série, mais qui est produit à Angers et qui a du succès.

Pour la documentation sur les niveaux 61, 62, 66, 68, et 6, on renvoie à l'étude Honeywell, rubrique 309, pages 28 à 32 qui décrit les matériels de la série 60 pendant toute la période où Honeywell a gardé une part de responsabilité sur la société. Cette période se termine vers 1983, quand Honeywell, n'ayant conservé de Bull qu'une fraction assez faible pour n'être plus obligé d'en consolider les résultats, se désintéresse de l'informatique.
Pour la CII / HB, c'est en 1975 que commencent les problèmes, mais nous nous intéresserons essentiellement au level 64, puisqu'il a été conçu en France et s'y est développé longuement, alors même qu' Honeywell ne pouvait plus intervenir sur son évolution. Plus généralement, nous traiterons de ce qui est produit en France, à commencer par quelques périphériques.

Périphériques Le D120 de 1977 est un tourne-disque de 305 mm large * 533 mm long * 142 mm haut, qui peut recevoir des cartouches carrées de 280 mm de côté et moins de 25 mm d'épaisseur., pesant 1270 grammes. Le moteur à courant continu sans balais tourne à 3600 t/min et consomme 100 W en règime établi. La

cartouche autoventilée contient 10 MB, en 4750 bpi et 500 tpi. Le controleur à microprocesseur débite 920 KB/s.
Le D140, livrable au 4ème trimestre 1979, est un ensemble à deux disques, un fixe et un amovible, total 20 MB. La production s'établit à 10000 ex en 1980, 20000 en 1981 ; 2400 exemplaires sont livrés à Datapoint au début de 1980.
Le D160, annoncé fin 79, produit à partir de 1980, est un disque fixe sous capot refroidisseur à ailettes, mesurant 14 * 31 * 55 cm, c'est-à-dire semblable aux prècédents. Vu de l'extérieur, le formattage est le même que pour les 120 et 140. Le 160 est offert en trois tailles :

60 MB, deux disques pour 15425 FF.
90 MB, trois disques pour 16775 FF.
120 MB, 4 disques pour 18125 FF.

Le D505 Cynthia, annoncé en 1981, est un Winchester 5,25" de 6,38 mm, physiquement interchangeable avec un lecteur de disquettes de même diamètre. La densité est 7690 bpi sur chaque piste, 255 tpi le long d'un rayon. L'accès moyen est 170 ms, le débit 5 Mbit/s.

La MP 6090 de 1983 est une imprimante de type laser, avec tambour électrostatique et report d'encre, durée de vie 10 Mpages. Elle peut débiter 6000 lpm. Elle utilise du papier de 178 à 400 mm de large, avec des perforations espacées de 16,5 à 30 cm. Elle dispose de quatre polices de 96 caractères qu'elle imprime à raison de 10 à 15 par pouce, densité verticale 6 à 10 lignes par pouce.
Prix $ 25000.

Level 64 L'architecture des machines Level 64 est décrite dans trois volumes rangés en boites 179 et 180. Elle dispose d'un répertoire très riche, obtenu par microprogrammation, qui englobe, selon les principes de Dijkstra, des instructions spécifiques de l'allocation de ressources et du dispatching.

Volume 1, sections 0 à 11, en boite 180
Volume 2, sections 12 à 25, en boite 180
Volume 3, sections 26 à 28, en boite 179. Il manque apparemment un volume 4, sections 29 à 32

Ce document diffusé en décembre 1976 est une synthèse a posteriori qui n'a fait l'objet d'aucune rèvision et qui est déclarée "finale", ce qui peut signifier qu'elle ne concerne que des machines dont la production est terminée. On sait en effet, par l'exemple d' IBM, que même les documents architecturaux ne cessent d'évoluer. La rédaction est en anglais.
On trouvera en boite 181 le document PA. 26. 17 de 12 / 74, révision C4 , qui décrit la micromachine P7, manifestement un bas de gamme puisqu'elle utilise des microinstructions de 32 bits à 5 champs. La date la plus ancienne mentionnée par ce document est 8 / 73 et concerne déjà une version C3, ce qui nous permet de penser que la machine P7 est la plus ancienne des micromachines conçues par Bull en France, utilisée dans les modèles 20 et 40 annoncés en 1974.
On trouvera aussi en boite 181 deux documents faisant rèférence au logiciel NPL II. NPL est le nom interne de la série 60, et le niveau II est GCOS 4A . La plus récente révision du premier document est de juin 1974, cohérente avec les documents prècédents.

Le dernier document, intitulé nucleus, décrit la partie centrale résidente de ce GCOS 4A: elle a été rèdigée en 1977, après la francisation de la société. Il est rèdigé en français.
La production, uniquement française, des 64 et 64 DPS, se monte à 600 machines jusqu'en 1980.

Ce qui suit concerne diverses machines relevant de la prècédente architecture, mais beaucoup plus rècentes. Nos informations sont très partielles. Une synthèse technique figure en boite 189.
La production des DPS 7 /X0 commence à Angers en 1980, 1ère livraison fin 80 : 29 sont construits en 1981, 94 en 1982, 139 en 1983.

Le DPS 7 / 60 est un milieu de gamme comparable au 4341 d'IBM, selon CII/HB, et compatible avec les 64 antérieurs. Son unité centrale réalisée en logique CML (version Honeywell de l'ECL) fonctionne à 210 ns / cycle, avec un cache de 16 KB dont le cycle est 160 ns, comme celui du bus mémoire capable par conséquent de 25 MB/s. La mémoire de 2 à 4 MB débite sur ce bus à 18 MB/s, 8 bytes en parallèle, avec un cycle de 960 ns en lecture, 880 en écriture.
L'IOP offre également un débit global de 18 MB/s, qu'il satisfait avec 4 à 12 canaux intégrés. 1 à 3 de ces canaux peuvent être consacrés à des contrôleurs de disques, soit un maximum de 27 unités MSU 555 , chacune 635 MB. Les bandes sont des MTU 535 à 6250 bpi, 781 KB/s. Le Datanet 7100 peut desservir 48 lignes ; le logiciel DNS, Distributed Network Supervisor, accepte X21, X25 et la télémaintenance. Prix typique : 104344 FFHT pour un 60 à 2MB, avec 2,7 MdB de disques, IP 1000, LC 500 ; au total 128 KFFHT par mois avec le logiciel et les lignes.

La DPS 7 / 70 est physiquement la même machine que la / 60, mais elle a été poussée à la vitesse de 168 ns / cycle, qui s'applique à l'unité centrale comme au bus et au cache. Elle est présentée comme annoncée et livrée prématurément, probablement pour marquer la francisation de la société.
L'absence de toute modification réelle est compensée, au plan publicitaire qui intéresse la marketing, par de nombreuses modifications de configuration :

1) le / 70 est conceptuellement biprocesseur, chiffres entre parenthèses ci-dessous pour cette hypothèse. L'annonce réelle n'interviendra pas avant 1984.
2) l'organisation des disques accepte jusqu'à 54 (81) axes , à répartir entre 6 (12) contrôleurs simples, ou 3 (6) contrôleurs bicanaux .
3) l'organisation des bandes accepte 32 (64) dérouleurs sur 4 (8) contrôleurs simples, ou 2 (4) contrôleurs bicanaux.
4) les périphériques lents , au nombre de 13 au plus (24), sont servis par 1 (2) contrôleur intégré éventuellement complèté de 1 (2) contrôleur optionnel.
5) les communications sont confiées à un contrôleur pour 15 lignes, ou mieux à 2 (4) Datanets capables d'un maximum de 256 lignes.

Le DPS 7 / 80 annoncé en 1979 est une machine plus puissante, réalisée en CML micropackaging (hybrides) et visant officiellement un cycle de 110 ns, qu'elle n'atteindra pas (réel 120 ns). Le biprocesseur 82 annoncé en même temps ne verra le jour qu'en 1984.

Le bus de système porte la mémoire 32 bits en deux groupes de 4 MB, et alimente un cache 16 KB par processeur sur 8 bytes de large. Les cycles sont 660 ns en lecture, 550 en écriture. Le débit est 19 MB/s.
Le bus de processeur issu du cache comporte deux parties adresse et donnée, et dessert le bloc de commande avec la WCS de 12 K * (56 + 8 ECC), le FXU, le FPU, le timer, et une interface pour le processeur de maintenance.
Les entrées/sorties sont assurées par 4 canaux intégrés et 12 (28 en biprocesseur) canaux optionnels non intégrés, avec un débit maximum total de 29 MB/s. On ne peut prèciser où se connectent ces canaux, dont le débit maximum individuel est 2,5 MB/s.. Le système supporte au maximum 21 (45) périphériques lents, 32 (64) dérouleurs de bandes, 36 (72) tourne-disques représentant 21 (42) GB, et 256 (512) lignes.
Le logiciel qui s'appuis sur la microprogrammation est au choix GCOS 64E, Siris 3E ou Siris 8E. La performance attendue d'un seul CPU est le double de celle d'un IRIS 80.

Toutes ces annonces comportaient une part d'illusion puisque le biprocesseur initialement prévu n'a jamais vu le jour. Le biprocesseur de 1984 comporte 6 à 16 MB de mémoire, un bus système de 33 MB/s, jusqu'à 16 contrôleurs simples ou 8 contrôleurs doubles pour un maximum de 108 disques, jusqu' à 8 (4) contrôleurs de bandes pour 64 dérouleurs, jusqu'à 40 périphériques de service sur un maximum de 6 contrôleurs, et jusqu'à 512 lignes sur 4 Datanets.

Renouvellement de la gamme en 1981 (livraison à partir de 9 / 81) avec le DPS 7 / 45 réalisé en CML micropackagé comportant 36 puces sur un substrat céramique 16 couches refroidi par air, et une mémoire de 1 (1) 4 MB réalisée avec des puces 64 Kbits. Il y a aussi, à des fins marketing , un DPS 7 / 35 qui n'en diffère que par une mémoire 1 (1) 3 MB.
Les contrôleurs sont un MSP intégré bicanal pour un maximum de 18 disques représentant 10,5 GB, un MTP optionnel pour un maximum de 16 bandes, un SURP pour les périphériques de service avec un URP optionnel pour les extensions, un DCC intégré pour 15 lignes ou un Datanet pour 48 lignes.
Le logiciel est GCOS 64E enrichi de fonctions permettant l'intégration dans un réseau DNA. Honeywell a décidé de commercialiser ces machines aux USA et y fait placer un émulateur H200 / 2000.
En outre, on annonce pour 1984 un GCOS 7 qui englobe la bureautique et un système de développement. Ce système est écrit à 80% en GPL, sous-ensemble de PL/I .
Prix typique : 2,2 MF ou 82,5 KF/mois pour un 45 à 2 MB de mémoire, avec lecteur de disquette, 1,6 GB de disques, une IP 1100, une bande 6250 bpi, et 8 lignes synchrones. Il faut ajouter 12550 F/mois pour GCOS 64E avec le moniteur transactionnel TDS et la base de données IDS II.

Simultanément, on annonce un DPS 7 / 65 qui combine un processeur de 7 / 60 sans cache avec une mémoire de 2, 3 ou 4 MB dotée d'un cycle de 355 ns. Les entrées/sorties comportent 8 canaux cumulant 11 MB/s et un ou deux Datanet 7100 pour jusqu'à 128 lignes, avec une option de connexion au réseau DSA.
Il semble que ce 65 s'adresse à une clientèle différente de celle du 60, avec un système d'exploitation qui ajoute OS 200 à GCOS 64E et privilégie le mode

transactionnel avec QUERY, WORDPRO, BASIC, APL et IDS II. Prix typique : 3,41 MFFHT ou 106 KFFHT / mois pour une 65 à 2 MB et 3 GB de disques, et il faut y ajouter 26715 F/mois de mogiciel et 14924 F /mois de maintenance.

Il y a aussi une / 55, étudiée spécialement pour le marché américain à la demande d' Honeywell, et qui n'est qu'une 65 aux performances dégradées.

Bilan de ces modèles DPS 7 / X5 à Angers : 3 machines en 1980, 150 en 1981, 254 en 1982, et 433 en 1983, un vrai succès.

Toute la gamme fait l'objet d'une restructuration commerciale en 1984 avec la série XX7, organisée comme suit pour couvrir un intervalle de puissance de 1 à 35 . Sur le plan matériel, il n'y a que deux unités centrales, toutes deux réalisées en micropackaging CML à 1 ns / porte, jusqu'à 300 portes / puce, et jusqu'à 36 puces par substrat :

- Leo est un CPU de 1,75 Mips, avec un IOP séparé, et permet de bâtir des systèmes de 1,4 à 5 Mips ; il peut fonctionner à 107,5 ns / CP, ou plus lentement. Il équipera les 507 et au dessus.
- Taurus de 0,5 Mips couvre avec le seul CPU des besoins de 200 à 800 Kips et fonctionne à 240 ns / CP, ou plus lentement. Il équipera les 107 à 407.

Les deux machines utilisent un bus comprenant 32 bits pour les données, 28 bits pour l'adresse, et capable de 37 MB/s. Ce bus fonctionne à 107,5 ns / CP. Sept modules logiques peuvent prendre place sur ce bus :

- PIM (P pour Pilote) est la micromachine 56 bits.
- ACM, module de calcul d'adresse, s'occupe des indexations, indirections, conversions virtuel / réel, contenant à cet effet une mémoire associative des 128 entrées les plus récentes. Ce bloc est lié au cache et à la mémoire par un bus séparé.
- DIM est le bloc de commande, qui reçoit du cache, ou de la mémoire en l'absence de cache, les instructions et les données. Il est doté d'un tampon de 32 bytes.
- ALM est l'unité d'arithmétique en virgule fixe.
- SCM est l'unité d'arithmétique en virgule flottante.
- Base de temps à la fréquence ajustable de 107,5 ns par CP, et divers registres qui en dépendent.
- MIM est l'interface du processeur de service.

Il faut y ajouter la mémoire et les accès :

- La mémoire comprend 2 (2) 8 MB, réalisée en MOS 64 Kbits, lecture en 540 ns, écriture 645 ns. Elle est réalisée en bancs de 128, 256 ou 1024 KB selon technologie, qui font l'objet d'un contrôle initial par le microcode et en cas de défaut peuvent être isolés. Les reconfigurations sont manuelles, à l'arrêt.
- Le cache 16 KB est organisé en 4 lignes et 256 colonnes de blocs de 16 bytes. Il fonctionne à 107,5 ns et en cas d'incident, peut être dégradé par ligne.
- l' IOP de Leo est un processeur séparé qui peut conduire 16 canaux, avec un débit maximum global de 20 MB/s, et un débit particulier maximum de 2,5 MB/ canal. L'interface PSI comprend 8 fils de données et 16 fils de commande.
- trois nouveaux systèmes de disques sont proposés avec cette famille: MSU 0555 est un disque fixe, à deux axes de 635 MB, organisés chacun en 20 surfaces * 1676 pistes * 19069 bytes, 3600 t/min, accès min / moy / max = 10 / 25 / 50 ms, débit 1,2 MB/s - MSU 1007 est un disque fixe à 2 axes de 500 MB, chacun 12 surfaces * 1422 pistes * 30240 bytes, 3600 t/min, accès 5 / 20 / 45 ms, débit 1,8 MB/s - MSU

0395 est un pack amovible de 309 MB, 19 surfaces * 808 pistes * 20160 bytes, 36°00 t/min, accès en 6 / 30 / 55 ms, débit 1,2 MB/s.

La présentation commerciale comprend deux approches, l'une extensible et convertible, l'autre prépackagée avec un nombre de canaux fixes : un suffixe S désigne le second type, qui est plus condensé grâce à l'emploi de puces mémoire de 256 Kbits, et qui peut seul utiliser les disques rapides MSU 1007.
On distingue 7 niveaux de machines :

- les 107, 107S travaillent à CP = 390 ns, sans cache, avec seulement 5 des 7 modules logiques, une mémoire de 2 ou 4 MB, et un débit global d' I/O de 5 MB/s.
- les 307 et 307 S travaillent à CP = 360 ns, avec mémoire complète et débit I/O de 6 MB/s.
- les 407 et 407 S travaillent à CP = 240 ns, avec mémoire complète, 4 à 8 canaux cumulant 11 MB/s.
- les 507 et 507 S travaillent à CP = 140 ns, peuvent monter à 12 MB, mêmes entrées/sorties.
- le 617 et sa version biprocesseur 627 travaillent à CP = 150 ns, avec jusqu'à 8 MB par processeur, lequel contient les 7 modules, le cache, et un ou deux IOP.
- le 717 et le 727 sont semblables à CP = 107,5 ns, jusqu'à 16 MB/ processeur.
- le 817 semble se confondre avec le 727, mais il est extensible, et il existe un 827 quadriprocesseur.

Toutes ces machines fonctionnent désormais en GCOS 7, un système essentiellement français et désormais puissant et stabilisé. Il utilise une mémoire virtuelle accessible par segments, et se compose de trois gros modules, qui représentent ensemble à peu près 1 MB de rèsident. Le module de base est le batch. L' IOF, module de temps partagé, comprend le langage de commande GSL, un éditeur par ligne, un éditeur pleine page FSE, et les langages APL, Cobol, Fortran 77, Basic, C et Pascal.
Le module transactionnel TDS est capable de gérer jusqu'à 1200 terminaux et autorise un débit maximum de 800 transactions par minute.

Le bilan de la production d' Angers, avec ces modèles, est de 3000 machines produites, en plus des 600 * 64. La répartition, qui est finalement un beau succès, est de 1300 machines en France, 1000 en Europe, 1000 aux USA, et 200 dans le reste du monde. La production se poursuit au rythme de 650 machines par an.

Divers Les bilans de CII/HB sont évocateurs, et inquiétants :
1982 : CA 8100 MF, perte 1300 MF, entrainant 9% du CA en frais financiers.
1983 : CA 11600 MF (+21,3 %), perte 625 MF. L'Etat investit 650 MF.
1984 : CA 13600 MF (+ 16,8%), bénéfice 489 MF. L'Etat investit 1100 MF. 9000 micros sont vendus cette année-là, trop peu pour être rentable.
1985 : CA 16100 MF (+ 18,5 %), bénéfice 110,2 MF. L'Etat investit 1500 MF, solde de son versement de 5 MdF. 33000 micros sont vendus cette année-là, toujours très en dessous du seuil de rentabilmité.
Le plan calcul prend fin officiellement en 1984. Si, à cette date, Bull n'est toujours pas capable d'équilibrer son budget, le gouvernement qui a beaucoup payé s'en lave les mains. Pas facile à dire quand il s'agit d'une société nationalisée, dont les personnels se considèrent comme des fonctionnaires : au lieu de subventions ciblées, le

gouvernement comblera les déficits et imposera à la société des réorganisations technocratiques, basées sur des a priori plus que sur des études de marché. Les exemples ne manquent pas :

a) transfert de la SEMS de Thomson à CII / HB, en 1984, au nom d'un regroupement par discipline . Résultat, Solar et Mitra disparaissent rapidement, bien qu'il y ait toujours une demande pour les Solar chez les anciens utilisateurs. Pour donner une impression d'unité, Bull rebaptise SPS 5 les Solar et en soutient deux modèles, un 5 / 35 de 150 Kips à 200 KF et un 5 / 70 de 700 Kips à 340 KF.

b) transfert à Bull / SEMS de l'étude SM 90 du CNET, qui végétait chez Telmat. Ce projet concerne une architecture construite autour d'un microprocesseur, mais indépendante de celui-ci. Cette machine ambitieuse comporte une mémoire de 16 MB au plus, desservie par un bus qui peut recevoir jusqu'à 8 processeurs de traitement et 16 processeurs d'entrées/sorties.
Le processeur de traitement est un 68000 ou un NS 16032, associé à une mémoire de 8K d'EPROM + 4 emplacements de RAM qui contient le noyau. Cette carte contient aussi la gestion des interruptions, et une interface V24 de maintenance, le tout sur un bus privé relié à une UGM qui gère les demandes et les protections. Une mémoire locale sert d'interface avec le bus.
Le processeur d'entrées/sorties est un Intel 8088 ou un NSC 800, associé à une mémoire privée et un tampon d'échange servant d'interface bus. De nombreuses variétés sont prévues, disques, IEEE488, HDLC, 8 UART asynchrones, 4 UART mixtes, interface parallèle 64 bits, modem 1200 bauds, bande magnétique. Les disques sont des Cynthia D140 ou D160. Une interface est aussi prévue vers un écran 1024 * 780 pixels monochrome, lui-même fenêtre sur un espace 1024 * 2048.
Logiciel : MON 90 pour le temps réel, Unix V7, Pascal SOL ou UCSD, Chorus, au choix. Les compilateurs sont C, Fortran 77 et Basic.
Au total et assez clairement, un produit inachevé en forme d'auberge espagnole, bien entendu sans client. On a tout de même un prix indicatif : 130 KFHT pour un CPU avec 512 KB de RAM, 2 disques de 10 MB, un bus IEEE488, et 8 terminaux.

Bull s'efforce de mettre un peu d'ordre dans cette absence de choix, et commercialise en 1985 la version SPS 7 / 50, fonctionnant sous Unix V. Sur un bus fond de panier de 8 à 16 slots selon la présentation en coffret ou armoire, on peut installer des cartes processeur contenant un 68010 à 10 MHz avec 1 ou 2 MB de mémoire privée, et des cartes de mémoire commune partageable de 1 ou 2 MB également, ces dernières cumulant au plus 16 MB. Puissance 0,7 Mips, pas de VF prévue. Prix 190 KF.
Le logiciel est écrit par l'IRIA, la production atteint 40 par mois.

En 1986, le SPS 7 / 70 reprend cette architecture avec des cartes processeur à base de 68020 à 16,67 MHz, assorti d'un coprocesseur 68881 et d'un cache de 16 KB, plus 4 MB de mémoire locale. La mémoire totale cumulée peut s'élever à 12 MB locale et 16 MB partagée, et les performances peuvent atteindre 2 Mips en entiers, 900 Kips en VFSP, 800 Kips en VFDP. Les périphériques prèvus sont un Winchester 56 MB, un streamer 60 MB, et 6 lignes asynchrones.
Le logiciel se compose de SPIX, un Unix SVR2 pour le temps partagé, et de SPART, un temps réel multitâche, qui peuvent coexister dans le multiprocesseur. Le prix

augmente à peine, ce qui ne s'explique que si l'on brade le matériel. Il y aura aussi un 7 / 300 à 360 KF, qui diffère du 70 par la mémoire virtuelle et par 10 emplacements de cartes d'extension, ainsi que par un logiciel plus étoffé comprenant une SGBD Oracle et Kool, un logiciel de système expert appuyé sur Prolog et LE Lisp.

c) Bull se lance dans la production du SPS 9, une unité scientifique construite autour d'un CPU Ridge 32, qui est un RISC travaillant à CP = 125 ns. L'organisation comprend une mémoire de 4 ou 8 MB en mots de 32 bits, avec un cycle de 375 ns, sur un bus 32 bits capable de 10,7 MB/s.
Le processeur est décomposé en deux parties, le chargement avec un cache de 256 KB, et l'exécution d'un répertoire de 88 opérations, avec 16 GPR et 16 autres registres banalisés. L'acheteur a d'ailleurs le choix entre deux CPU, l'un capable de 1,5 MWhetstone SP et 0,5 DP, l'autre capable de 1,8 et 1 Mops.
Les entrées/sorties disposent d'un bus à 8 MB/s.
Le logiciel comprend RDS, combinaison d'Unix V avec des dispositifs 4. 2, et des compilateurs C, Pascal, Fortran 77, et LISP.
7 versions sont proposées au départ :
9 / 30 comprend 4 à 8 MB de mémoire, un disque de 78 MB, un écran graphique monochrome de 19" de 1000 * 800 pixels avec clavier, deux lignes asynchrones et Ethernet.
9 / 40 comprend un lecteur de disquette, 2 écrans, 1 à 4 disques de 78 MB, et 4 à 8 lignes asynchrones. Même mémoire, même CPU.
9 / 45 est la même organisation, avec le CPU le plus performant.
9 / 60 se présente en armoire, avec 1 à 4 disques de 142 MB, 4 à 12 lignes et 4 écrans.
9 / 65 est le même, avec CPU le plus performant.
9 / 62 et 67 diffèrent des deux prècédents par des disques de 448 MB.
Voir fiche et photos pour les versions révisées SPS 9 / 800 et 830 à 83 ns / CP.

d) au cours des années prècédentes, à la recherche de terminaux à écran pour ses diverses machines, Bull avait retenu des Questar 200. Cette relation se prolonge en 1986 avec l'arrivée des Questar 400 et 700.
Le Questar 400 est un serveur d'origine Convergent Technology, en deux modèles 410 à base de 80186 (8 postes), et 420 utilisant le 80286, sous système d'exploitation Statsys (12 postes de travail).
Bull y ajoute en fin 86 un Questar 700 / 10 construit autour d'un 68020 fonctionnant sous Spix, dont la nécessité n'était pas évidente dans un marché aussi encombré. Le 700 / 10 dispose de 2 à 8 MB de mémoire, 1 à 3 disques de 70 MB, un streamer et une disquette, et peut recevoir jusqu'à 32 postes de travail, Questar ou Micral. Un 700 / 10 à 4 MB, avec un disque, coûte 206 KFFHT.

e) En 1986, Bull estime que sa gamme DPS 7 ne monte pas assez haut en puissance et passe un accord avec le japonais NEC pour le système ACOS 750 fonctionnant à CP = 45 ns, à base de circuits hybrides CML 4 à 1200 portes refroidis par air. La mémoire peut varier de 32 à 64 MB.
Ce système est proposé en deux versions fonctionnant sous GCOS 7 : le monoprocesseur DPS 7 / 1017 avec 32 MB de mémoire, 8 GB de disques, 2 bandes

6250 bpi, une IP 1500, et deux Datanets recevant 158 lignes coûte 26 MF. Il existe aussi un biprocesseur 1027, estimé à 12 Mips.
Un triprocesseur 1307 de 22 Mips et un quadriprocesseur 1407 de 30 Mips seront annoncés en 1987. Avec le dernier, Bull est à la hauteur de l' IBM 3090 / 200, mais pour aller au delà il n'y a que les DPS 8.

f) En 1986 encore, la DRET s'avise à nouveau que la France ne possède aucun calculateur puissant, et décide de financer l'étude d'un calculateur vectoriel, baptisé ISIS, dont on attend un minimum de 50 MFlops efficaces. Pas plus cette fois que les prècédentes, il n'y a d'entreprise volontaire pour ce travail, mais Bull étant société nationale ne peut refuser, et la DRET croit avoir trouvé l'homme. Voir fiche.

Ce sera néanmoins un échec, et il faut être bien naïf pour croire encore à l'individu isolé orchestrant la construction du calculateur le plus puissant du monde, en particulier quand aucun client n'est réellement demandeur de cet équipement.

La solitude En 1986, Bull toujours étatique négocie encore avec Honeywell, mais en sens inverse des anciennes habitudes : Bull rachète à Honeywell 42,5% de HIS, et prévoit de passer à 65% en 1988, devenant ainsi le maître à Phoenix. Le japonais NEC, qui fournit depuis de nombreuses années des machines aux deux parties prenantes, prend 15% de la nouvelle société américaine qui s'appelle Honeywell-Bull. Le point intéressant est que la nouvelle société est bien perçue aux USA : cette année-là le DPS 7 est présenté par le consultant Datapro comme un des meilleurs produits informatique du marché, devant le A3 / A5 d'Unisys et le 3090 d'IBM.

Bull va donc essayer de survivre sur son fond de commerce, composé de deux familles de calculateurs, le DPS 7 issu du level 64 et fonctionnant sous GCOS 7, et le DPS 8 désormais japonais fonctionnant sous GCOS 8 qui est la dernière incarnation du GECOS de General Electric.
Le DPS 6 qui a obtenu de bons résultats en France n'a pas disparu, et fait l'objet d' annonces multiples en 1986, avec la série E , qui commence par un 6 / 210 E de 300 Kips (176 KF pour 2 MB, avec un disque de 140 MB et 4 lignes), pour s'élever jusqu'à un 6 / 950ES à 1,2 MF, capable de gérer deux réseaux locaux.
On passe en 1988 à la gamme DPS 6 + avec un nouveau système baptisé HVS 6, qui diffère du GECOS 6 Mod 400 4.0E par le changement d'organisation de la mémoire virtuelle (2 GB paginée 2 KB) et par l'installation d'un cache sur les disques. Voir chemise en boite 179.
En 1990 apparaissent les DPS 6000, qui constituent une ouverture : il s'agit d'habituer les tenants d'un système propriétaire assez écrasant (60000 machines dans le monde) à l'existence d'Unix. A cet effet Bull crée pour ces 6000, qui comportent trois familles et pas moins de 18 modèles, une carte XCP qui doit permettre de les intégrer dans un réseau Unix. : la carte contient un 386 / 33 pour les 6000 / 600, un 386 / 25 pour les 6000 / 400 et /S, et elle passera au 486 en 1991. Ces cartes, qui contiennent 16 ou 32 MB de DRAM et un logiciel d'adaptation de Unix à GCOS, permettent de tripler le nombre de terminaux Unix du 6000 de base. Prix de la carte 140 KFFHT. Prix typiques : 1,89 MF pour un 6000 / 623, 841 KF pour un 6000 / S61, 481 KF pour un 6000 / S41.

Bull essaiera aussi de réaliser un processeur directement Unix, à base de 68030, successeur du Questar 700 : c'est le DPX. Ce sigle qui n'aura guère de succès sera repris quand Bull s'alliera à IBM.

On glissera ici l'analyse 1988 de la revue 01 Informatique Magazine, publiée à l'occasion du SICOB 1988, qui décrit bien la situation au moment de la mutation qui transmet à Bull la majorité dans HIS. On y trouve tous les produits de l'héritage : DPS 6 Plus, DPS 7 et 7000, DPS 88 et 8000, DPS 90. Les chiffres de l'année paraissent plutôt bons, avec un CA87 de 18071 MF et un bénéfice de 225 MF, évidemment un peu léger pour un effectif de 28000 personnes, dont 6100 à l'étranger. Voir en boite 179.
Tous les espoirs sont donc permis en cette année 1988, et le début semblera prometteur. Mais cela ne durera pas :

1988 : CA 31500 MF, bénéfice 303 MF
1989 : CA 32700 MF, bénéfice 267 MF
1990 : CA 34600 MF, perte 6800 MF
1991 : CA 33500 MF, perte 3300 MF
1992 : CA 30200 MF, pertes 4700 MF . Une recapitalisation de 2500 MF, intervenue fin 92, n'est pas à la hauteur de la catastrophe. Sans trop insister sur la situation, examinons la production technique.

Le groupe qui hérite des level 64 est représenté en 1988 par les DPS 7 / 107 à 1407, déjà connus et bien acceptés, et par la nouvelle gamme DPS 7000 de 8 modèles conçus en France, à base de puces CMOS 20000 portes, qui commence avec un / 10 de 1 Mips pour atteindre 5,6 Mips avec le / 92. Le système d'exploitation est le GCOS 7. Voir chemise en boite 179.
La famille se poursuit probablement avec un DPS 7000. 300 qui doit dater de 1991, et qui désormais est complètement voué à l'exploitation transactionnelle de la base de données Oracle.
Le passage à DPS 7000. 400 date de 1992 et ne correspond probablement pas à un changement d'unité centrale. Les nouveautés portent sur une carte accélératrice des consultations (?), et sur la possibilité de connecter la bibliothèque Storagetek de bandes magnétiques en cartouches.
Le même matériel sera encore proposé en 1994, probablement avec une nouvelle mémoire (quadruplement de la densité des DRAM) qui permet une amélioration de 30% du rapport performance / prix. Cette famille 4X5 comprend 7 modèles étagés de 1 à 5 MF et supportant jusqu'à 1000 utilisateurs transactionnels. De nouvelles unités de disques de 2,65 GB sont proposées en sous-systèmes pour des capacités atteignant 60 GB. Storagetek fournit par ailleurs ses bandothèques Wolfcreek et Powderhorn.

Un DPS 7000. 500 préexistant est renforcé en 1992 de trois modèles plus puissants, qui semblent en réalité constitués de machines japonaises, mais habillées de GCOS 7.

Une famille DPS 7000. 800 complètement nouvelle prend la relève en 1994, offrant 6 modèles de 6 à 25 MF, et centrés sur une puce CMOS à 5 Mtransistors, capable de 30 Mips, mise en boite dans un BGA de 420 bornes (19 * 19 en 7 rangs en quinconce).
Ces systèmes sont la juxtaposition de deux sortes de serveurs fonctionnant en parallèle, les serveurs de base de données organisés pour gérer jusqu'à 1000 consultations simultanées, et les serveurs de communications, FCP 7 pour TCP / IP et

tous protocoles OSI, et LE7 qui gère des réseaux (3,3 GB / s en 5 normes, dont FDDI et ATM). Les plus grosses configurations comprennent 24 processeurs.
Les périphériques sont des disques LSS, jusqu'à 1000 GB en ligne, desservis par un maximum de 64 canaux simultanés. La longueur des cables peut atteindre 300 mètres, mais on voit l'urgence d'introduire des canaux à fibre optique. En option, toujours les bandothèques Storagetek.
Logiciel GCOS 7 / EXMS. Présentation en armoires basses.

En avril 1996, annonce d'un DPS 7000. MT, construit autour d'une puce de 7,1 Mtransistors, produite par SGS Thomson en CMOS 0,35 µ et capable de 45 Mips (boitier BGA, 19 * 19 en 4 rangs). Cette machine produite en France peut comporter jusqu'à 24 processeurs, dont 8 peuvent être affectés dynamiquement à des tâches précises du système d'exploitation, comme par exemple la connexion Internet. C'est le projet Artemis. Au point de vue logiciel, une souplesse accrue est obtenue par la possibilité d'exploiter sous GCOS 7 le protocole TCP/IP ; il devient possible de relier les machines GCOS 7 à des applications Unix, et aussi à des applications SNA.

En ce qui concerne les machines utilisant GCOS 8, Bull termine en 1991 la vie de la première famuille 9000 avec quatre modèles bas de gamme, les 61, 62, 62T et 92. Le 62, par exemple, comprend deux CPU sur un seul contrôleur de mémoire à 128 MB, avec un IOP à 64 canaux capable de 96 MB/s cumulés. Le 92 supporte 128 à 512 MB et dispose de deux IOP cumulant 128 canaux et 192 MB/s, pour un prix américain de base de 9,37 M$.
Bull s'efforce à cette occasion d'établir un pont entre ses DPS 8 et Unix en proposant des applications distribuées qui peuvent fonctionner en plaçant un frontal DPX (pour convertir les protocoles TCP/IP) devant un DPS 9000. A travers cette combinaison, des PC en rèseau Ethernet pourront avoir accès aux bases de données du DPS 8 : c'est l' Open Alliance.
D'autre part, Bull introduit un hyperviseur VMF, Virtual Machine Facility, permettant de partitionner en 13 fractions un environnement GCOS 8 de gros multiprocesseur. Cette commodité, équivalente au PR/SM d' IBM, était fortement demandée par la clientèle.

En 1992, les hauts de gamme DPS 8000 et DPS 90 américains et japonais réalisés en CML sont remplacés par une famille DPS 9000. 500 qui utilise les CMOS VLSI à 30 Mips décrits ci-dessus. Il ne s'agit donc, en réalité, que de conserver la clientèle habituée à GCOS 8. Ces machines sont proposées en 7 configurations dont les aptitudes transactionnelles s'étendent de 21 à 160 TPS.
Elles seront remplacées en 6 / 94 par des machines 501 en 9 modèles, dont le plus puissant peut atteindre 350 TPS, avec 20% de mieux en performance à configuration égale, et jusqu'à 40% de mieux en rapport performance / prix. Elles sont livrables dès 7 / 94, aux prix de 2 à 25 MF. Les périphériques à signaler sont des disques MSU 8395 pratiquement identiques aux 3390.3 d'IBM, des bandothèques CTL 47800 de Storagetek, et une nouvelle imprimante sur 160 colonnes. Les sous-systèmes de stockage sont partageables avec des machines Unix équipées du logiciel de sauvegarde Epoch Backup.

En 1993, les machines japonaises sont des DPS 9000. 800 comportant jusqu'à 27 processeurs, puis en fin d'année le nouveau modèle NEC 3900., commercialisé comme DPS 9000. 900 . La technologie est celle du système SX3 : le CPU contient seulement deux modules de 10 * 10 puces, chacune 20000 portes. Un coprocesseur vectoriel de 100 MFlops peut être associé à chaque processeur.
Les modèles proposés sont les monoprocesseurs 971 et 991, les biprocesseurs 972 et 992T, le triprocesseur 993T et le quadriprocesseur 994T, capable de 2000 TPS. Le T signifie redondance et indique l'effort de grande disponibilité que rèclament maintenant les entreprises, en même temps que les hauts débits.

En 1996, la coopération Bull / NEC autour de la puce CMOS prècitée, baptisée Jupiter, aboutit à la réalisation française de DPS 9000. 700 avec GCOS 8 et un maximum de 8 processeurs, exportable au Japon sous le sigle S9X.

Le seul problème est que la compétition sévère entre les fournisseurs de mainframes épuise tous les joueurs, et les ventes de Bull ne sont plus suffisantes pour maintenir l'intérêt de NEC ni d'ailleurs garantir la rentabilité de Bull. Il semble bien que vers 1995 Bull décide d'abandonner ce type de lutte où ne s'expriment plus guère que IBM et Hitachi.

Dans le domaine des PC, Bull ne se satisfait pas de sa production de Micral et imagine de lier son sort à Zenith dans l'espoir d'un accroissement de la demande : 60000 machines par an lorsque la production mondiale est de l'ordre de 30 millions n'est pas l'image d'un succès, d'autant que les prix de vente imposés par la concurrence ne rentabilisent pas l'usine de Villeneuve d'Ascq.
Le contrat avec ZDS, probablement conclu pour trois ans, porte d'une part sur des gros PC, d'autre part sur un réseau de stations de travail. On cite seulement quelques exemples :

- le Z486 / 33ET de 1991 est un exemple de PC en chassis tour, avec un 486 33 MHz , accompagné d'un coprocesseur 4167, 8 à 64 MB de DRAM suivis d'un cache externe de 128 KB. Le bus d'extension EISA dessert 10 slots, l'écran est un VGA. Autres périphériques : disquette 1,44 MB, disque dur 360 MB sur contrôleur SCSI, 2 port série et 2 oports parallèles. Prix : 114000 FF en 3 / 91.
- la Z - LS est la station de base du réseau ZDS, en présentation bureau. Le CPU est un 386 SX à 16 MHz, avec 1 à 8 MB de DRAM, un adapteur graphique VGA intégré, une disquette 1,44 MB, un disque dur optionnel de 40 MB dont le logiciel peut se passer, 2 ports série et un port parallèle. Le bus d'extension ISA ne comporte que 2 slots.

Prix de base : 14550 FF en 3 / 91, et 21000 pour la version 20 MHz. C'est très raisonnable.

- la Z486 / 25E est une autre station du même réseau, un peu plus étoffée. Le CPU est un 486 à 25 MHz avec option coprocesseur 4167, 4 à 64 MB de mémoire, bus d'extension EISA à 5 slots.

L'adapteur graphique VGA est fourni en standard, renforcé en option d'une carte Z649 équipée du processeur graphique TIGA de Texas. Autres périphériques : disquette 1,44 MB, disque dur 80 MB sur contrôleur IDE, 2 ports série et 1 port parallèle.
Cette station est beaucoup plus coûteuse que la prècédente, 60750 F en 2 / 91, ou 8800 F avec le TIGA en 3 / 91., qui fournit 1024 * 768 pixels sur moniteur 16" (Z 1650).
Le logiciel est toujours MS / DOS, mais on voit apparaitre en option Windows 3. 0 .

L'accord avec ZDS est pire qu'un échec, car il a été rèdigé par de trop habiles avocats américains et fait supporter à Bull les déficits de Zenith. Il est en partie responsable de l'écroulement de Bull en 1992. Les deux protagonistes se séparent.

L'entrée de Bull dans le domaine des stations de travail date de 1988, avec l'introduction du DPX, faisant suite elle-même à quelques tentatives désordonnées :

Station 25 i, à base de 386 à 33 MHz avec cache 8 KB, 3,5 Mips VAX, 8 à 32 MB de mémoire, 213 à 448 MB de disques, 7 connecteurs EISA, système SCO / Xenix.

Station 25E, à base de 486 à 33 MHz avec cache 8 KB, 8 Mips VAX, 15 à 64 MB , 7 EISA.

Station PRO 50 , à base de R3000 à 25 MHz, cache 32 KB, 17 Mips, 8 à 128 MB de mémoire, 236 à 3100 MB de disques, sous Unix System 5.

DPX 210, à base de 68030 à 25 MHz, 3,5 Mips, 8 à 64 MB, 155 à 3000 MB de disques, 16 à 64 util.

DPX 220, semblable avec 8 à 144 MB de mémoire, 8 à 32 Mips.

DPX 270, à base de 68040 à 33 MHz, 23 MipsVAX, 64 MB de mémoire, 155 à 3000 MB de disques, 64 à 88 utilisateurs.

DPX 320, comme le 220 ave plus de disques, jusqu'0 11 GB.

DPX 340, à base de 68030 à 33 MHz, 7,5 à 29 Mips (1 à 4 CPU), 8 à 288 MB de mémoire, 155 MB à 23 GB de disques, 24 à 128 utilisateurs.

DPX 350, à base de 68040 à 25 MHz, 15 à 59 Mips (1 à 4 CPU), 16 à 576 MB de mémoire, 338 MB à 23 GB de disques, 48 à 256 utilisateurs.

DPX 380, à base de 68040 à 33 MHz, 68 Mips (3 CPU), 44 MB de mémoire, 576 à 23 GB de disques, 256 à 512 utilisateurs.

DPX 510, utilisant un R6000 à 60 MHz, 68 Mips avec 32 à 416 MB de mémoire, 675 MB à 40 GB de disques, 64 à 256 utilisateurs.

On voit que, comme partout, les constructeurs jouent sur les divers paramètres disponibles sans rien inventer, en fonction des réactions de la clientèle. Mais les ventes de Bull restent décevantes.

Bull recherche alors un accord sur les stations avec IBM, qui est assez puissant pour n'être pas mesquin, et qui vise le même marché avec de meilleurs produits. Cet accord conduit Bull à commercialiser :

- les DPX 2, qui sont les stations RS / 6000 du moment. Bull achète à bas prix les électroniques IBM et procède à des mises en boite adaptées à ses objectifs commerciaux . Il en existe quatre séries :

série 400, stations de table

série 600, stations tour . Exemple de la 690 : 64 MB de mémoire, deux disques de 1 GB, CDROM, système AIX 3. 2. 5 . Prix 700 KF aux fréquences de 55,5 et 66,6 MHz.

série 800, systèmes Power 2 en rack.

série 100 (11 / 93) introduit trois nouveaux modèles de table à base de PowerPC 601 à 66 MHz, en trois configurations 25, 40 et 95. Une station 25 avec 16 MB de mémoire, Ethernet intégré et AIX coûte 48 KF.

- les Escala (1994), qui utilisent les processeurs IBM à base de PowerPC dans une architecture SMP Powerscale d'origine Bull. Dans ce concept, la mémoire modulaire communique par un bus de 256 bits avec un crossbar qui dessert, par bus 64 bits,

d'une part un contrôleur de double bus MCA 160 MB/s., d'autre part les 8 (ou moins) processeurs ; un bus d'adresse 32 bits séparé commande le contrôleur de mémoire à partir de chacun de ces processeurs.
Il en existe en 1994 cinq modèles sous AIX, à base de PowerPC 601 à 75 MHz :

Tours M101, 1 à 4 CPU et M201, 2 à 4 CPU. Exemple : un M101 a 512 KB de cache secondaire, 32 à 512 MB de mémoire, 1 à 126 GB de disques, et peut fournir 159999 à 643000 TPC-A.

Systèmes sur pied D201, 2 à 4 CPU et D401, 4 à 8 CPU. Exemple : un D201 dispose d'un cache secondaire de 512 KB, 64 à 2000 MB de mémoire, 2 à 350 GB de disques, et délivre 217000 à 1500000 TPC-A.

Armoires R201, 2 à 8 CPU.

Cet accord durera longtemps, étant renforcé et prolongé jusqu'à la cinquième génération de CPU (Power 5, en dehors de notre horizon). En 1996, Bull revient par ce biais dans le domaine des "mainframes" en annonçant les Multiframes, en armoires de trois tailles plafonnées respectivement à 8, 16 ou 32 processeurs organisés par clusterisation, accompagnés de batteries de disques RAID jusqu'à 8 TB et de kyrielles (jusqu'à 5000) d'utilisateurs. C'est Sagister, officiellement un serveur mainframe qui utilise des PPC 604.
En 1998, Bull vend des Escala de 1 à 96 processeurs, ce qui ne correspond pas à une installation parallèle, mais à une bonne maitrise de la technique des clusters : sa technologie ISL (Interconnect Serial Link) est moins chère et aussi efficace que le Fibre channel., et permet théoriquement de faire travailler ensemble jusqu'à 256 processeurs ; par exemple, le EPC 1200 à 12 processeurs atteint le débit de 34100 transactions par minute (TPM).
En 12 / 98, la fourniture IBM comprend un PowerPC 604e à 375 MHz, sous AIX 3. 4 ; le modèle 5120 de Bull, avec 128 MB de mémoire et 9 GB de disques, est vendu 86000 FFHT.

Ensuite, toujours déficitaire, Bull achète 20% de Packard Bell, redevenu un acteur important du marché PC après avoir quitté Raytheon. Ce sera à nouveau un échec, qu'il est difficile de commenter faute de connaitre les conditions de l'accord. En effet, sans être un des leaders, PB réussit bien dans ce métier ; on voit mal pourquoi la participation de Bull aurait été nuisible.
Bull abandonne ses parts à NEC, qui en détenait déjà 20% et devient actionnaire de rèférence de PB. NEC est aussi actionnaire de Bull pour 17%. Mais Bull continue sa dégringolade, qui fait sans cesse l'objet de commentaires dans la presse, sans qu'on parvienne à comprendre pourquoi et comment ce symbole national de l'echec continue à vivre.

743 - Autres sociétés françaises

Une fois le Plan Calcul lancé, et la société bénéficiaire des largesses de l'Etat désignée, il n'est pas interdit à toute entreprise dynamique de tenter sa chance dans l'informatique et l'automatique au service des entreprises privées, et beaucoup le feront sans attendre de subvention, avec des succès très inégaux. Il est frappant qu'aucune de ces tentatives n'ait fait naître un groupe durable. Il est moins étonnant que le clientélisme caractéristique des gouvernements de gauche ait à de nombreuses reprises provoqué des interventions de sauvetage qui , conduites pour des raisons plus sociales

qu'économiques, ont seulement retardé une échéance fatale et gaspillé l'argent des contribuables.
La liste suivante est alphabétique et ne constitue pas un classement. Le texte donne une idée de l'importance et de la durée de l'exercice, mais presque toujours de façon insuffisante ; c'est du à la manière dont les documents nous sont parvenus, recueillis dans les SICOB ou les publicités de revues techniques, sans possibilité de contrôle. Je rappelle que je ne suis pas historien, seulement informaticien à préoccupations techniques.

ADD-X Systems Ce nom américain cache un petit assembleur français proposant autour du microprocesseur Z80A, trois niveaux de petites machines de table fonctionnant sous le système CP / M de Digital Research : SMP5 à deux disquettes, SM5 avec disque dur, SM2 avec choix de périphériques (voir fiche et photo pour ce dernier).

Alsthom Cette importante firme d'industrie lourde nous est connue comme constructeur de matériel roulant pour la SNCF, et n'a pas de raison particulière de s'intéresser à l'informatique. Elle appartient au groupe CGE et c'est dans ce cadre qu'elle crée, en 1973, une filiale ALSPA pour commercialiser les automatismes qu'elle a été amenée à mettre au point pour ses activités principales.
La fonction essentielle de ces automates est de collecter des états binaires (tout ou rien) représentant des situations industrielles (aiguillage droite / gauche, robinet ouvert ou fermé, etc...), et des valeurs représentant des comptages, des temporisations ou des seuils, de les combiner logiquement, et d'en déduire des signaux de puissance (ouvertures de vannes, mouvement d'aiguillages, etc...) ou de signalisation (voyants).
Les programmes, stockés dans une mémoire à tores de ferrite, se bornent à rèpéter indéfiniment, à une frèquence prédéterminée, la succession des mesures, des calculs et des décisions.
L'originalité des produits ALSPA est que ces automates sont programmables, cad que le contenu de la mémoire de programme peut être téléchargé à partir de postes fixes distants ou de valises portables. Une autre est que tous ces matériels sont conçus pour travailler en ambiance industrielle, défavorable (extérieur) ou aggressive (chimie).
Quant aux transmissions, elles utilisent largement la modulation d'une porteuse véhiculée par les lignes d'énergie (EDF, SNCF).
Documentation : quelques illustrations pour SPAC 30, APS 30, MTS 30, Sycodis 30.

Alcatel Le sigle Alcatel, dont on a vu la genèse en rubrique 736, a vu son importance croître jusqu'à englober une part importante des activités du groupe CGE, puis rediminuer lors des grosses difficultés financières des années 2000. Il est impossible d'en faire un historique suivi.

On a cependant des traces de sa conversion au téléphone qui remontent à 1970, l'année même de la fusion avec CIT, où la compagnie expérimente un vocodeur. On peut encore citer en 1971 une console couleur, avec générateurs de caractères et de vecteurs, qui montre une volonté de ne pas laisser ce domaine à la seule

SINTRA : le VG 1610 utilise un processeur capable de commander simultanément quatre consoles.
La VG 1900 de 1974 est un modèle compatible avec ce processeur, mais monochrome. La VG1400 contemporaine a les mêmes dispositifs avec un écran 14" au lieu de 19".
En 1975, on voit la CIT / Alcatel se penche sur la lecture optique, avec un dispositif CIT 300 qui compare l'image du caractère lu avec des modèles dont l'ensemble constitue une police. La discrimination du système ne permet de traiter qu'une police à la fois, mais on peut en changer instantanément. Le débit est de 380 cps en ROC, tombant à 190 cps en script. Le système de balayage permet de traiter de 1 à 60 lignes pr document.

Suit un grand trou, pendant lequel le nom d'Alcatel est essentiellement associé à l'installation du téléphone numérique dans tout le réseau français. C'est d'ailleurs à ce titre qu' Alcatel se lance, en 1980, dans la définition d'un calculateur ambitieux, qui doit servir de noeud pour le réseau national Transac en cours d'implantation. C'est le T15 / 27 : on ignore le nombre de machines installées.
Le processeur principal est à base de microprocesseur 8086 à 5 MHz, associé à une mémoire de microprogramme 8 (8) 32 KB sur ROM et 32 (128) 512 KB sur RAM, pour un répertoire de 100 opérations. Ce CPU gère 2 lignes et les disques, à choisir parmi :

- un lecteur de disquettes pour le chargement initial
- deux lecteurs de disquettes FD 250 DFDD de 1,26 MB
- DR 27, cartouche 13 + fixe 13 MB, 1,25 Mbit/s, accès 48 ms.
- DR 50, analogue 13 + 39 MB en deux disques.
- DR 80, analogue 13 + 65 MB, en trois disques.

avec un maximum cumulé de 312 MB utiles.
Une unité de liaison interbus connecte un second processeur semblable, responsable de 4 contrôleurs dont chacun peut supporter 4 écrans 15" avec clavier ASCII 76 touches programmables. Il peut exister deux processeurs de ce type, avec en variante 2 ou 4 voies X25 autonomes.
Choix de périphériques : ME 60 ou 165, bidirectionnelle, 80 ou 132 caractères par ligne, alphabet de 96 ou 128 caractères ; IP 300 ou 600 sur 132 ou 135 caractères de large, alphabet de 64 ou 96 caractères ; bandes magnétiques 1600 bpi, 25 ips ; et bien entendu des lignes téléphoniques.
Logiciel :
BOS 27 est un système d'exploitation réentrant multiconsole pour une tâche commune, sur disquette.
MPOS 27 est un multitâche pour tous périphériques, comportant une gestion de fichiers avec toutes les méthodes d'accès.
TDDP est un programme d'"xploitation interactive de service, englobant LGA, langage de création d'applications transactionnelles.
COBOL 27 est une version interactive du langage de gestion bien connu.
PL 27 est un langage plus universel, notamment scientifique, sur le thème de PL/I.
et toutes les procédures de communications : 3270 BSC ou SNA, VIP 7700, Siemens 810, etc...

On se retrouve ensuite en 1991 : les Alcatel 9000 sont des calculateurs de communication, réalisés au profit des entreprises à partir de l'importante expérience acquise dans le travail prècédent.
Plus particulièrement, le 9484 Concert est un contrôleur de communications pour toutes applications d'informatique distribuée, capable de remplacer dans toutes ses applications un IBM 3174. Il est capable de liaisons synchrones avec un maximum de 5 hôtes en SNA / SDLC ou X25, et de liaisons asynchrones selon protocoles IBM 3270 et 5250, ainsi que tous Alcatel 9000.
Il en existe trois modèles, 300, 400, 500, selon le nombre de lignes.

Comme tout le monde et parce que désormais c'est la voie de la création, Alcatel se dote vers 1998 d'un bureau d'étude Alcatel Microelectronics, qui acquiert notamment la license ARM7. On trouvera dans la boite 181 un extrait journalistique décrivant une puce Bluetooth créée en 2000 par cette filiale.

Alvan / CSEE La Compagnie des Signaux et d'Entreprises Electriques travaille , depuis l'époque du Plan Calcul, en marge des besoins militaires pour des travaux de sous-traitance. Elle réalise ainsi, en 1969, une commande de moniteurs TV destinés à jouer le rôle d'écrans alphanumérique à partir d'un distributeur de signaux de Sagem : c'est AFTEL 640.
Cela lui donnera l'idée, en 1973, de produire sous le sigle AFTEL TT 2048 une console à écran avec clavier alphanumérique + pavé numérique.

La CSEE s'introduit dans l'informatique en 1976 avec Alvan. L'instigateur est un français, Alain Grébert, qui propose de réaliser un mini de gestion tout à fait original, aux Etats-Unis, et d'en vendre la license à la CSEE . Le projet est réalisé par la SIA, de Philadelphie, Penn. et la CSEE signe un accord pour la production de 2000 machines, à commercialiser par la société Alvan.

L'originalité du concept est de travailler directement sur la mémoire à disque, en utilisant un système élaboré de chaînages et une organisation associative des accès à la mémoire. Il n'y a pas de mémoire de travail au sens habituel, seulement un tampon d'écran intitulé mémoire d'évaluation. Par contre, il existe une importante mémoire de microprogramme, incluant un interprèteur qui est le seul "langage machine". Physiquement, la machine Alvan 1000 se présente initialement comme un petit bureau, ce qui parait sain. Prix 119500 FFHT, ou 3000 F / mois.
Elle n'a pourtant pas de succès, ce qui conduit à changer de design en faveur d'un bizarre empilement de boites avec rejet de l'écran sur un bureau séparé, qui finit par se regrouper plus ou moins avec la boite. elle est alors présentée en trois versions : la 1100 avec une seule ligne, la 1150 à deux lignes, et la 1200 qui leur ajoute de 1 à 4 groupes de deux disques Diablo en cartouches 5 + 5 MB.

En réalité l'echec doit être attribué à un excès d'intelligence : l'usager moyen n'a pas envie de comprendre, il veut seulement que cela marche. Le langage ALVAN, incontestablement très astucieux, décrit dans deux manuels joints, passe au dessus de la tête des non-ingénieurs.
La mort inopinée de Grébert en 1976 provoque le rachat de l'entreprise par la CSEE, qui réorganise l'architecture afin de modifier l'approche commerciale. L' Alvan 2000 utilise maintenant un Z80 comme processeur principal et un 8085 comme IOP, mais surtout on abandonne le langage Alvan au profit d'une solution traditionnelle à base de Cobol. Voir fiche.

Deux ans se passent sans beaucoup plus de succès, puis la CSEE abandonne la rèférence Alvan et propose la CS 2000, qui fait l'objet d'une publicité aux USA sous forme d'un article dans Electronics (10 / 80). Il semble bien que l'analyse n'était pas complètement juste, et la CS 2000 n'a pas fait plus d'étincelles que la machine d'origine. La CSEE abandonne l'informatique.

Amiral De cette firme inconnue nait en 1985 un calculateur scientifique UTEC 32 qui ne semble malheureusement pas avoir dépassé le stade du prototype, et qui regroupait :

- un processeur principal, à base de 68000 à 8 MHz, associé à une mémoirre principale de 256 à 1024 KB, gérée par pages de 2 KB. Un DMA lui est associé pour les entrées/sorties non graphiques.
- un second 68000, à 2 MHz, avec DMA, qui matérialise les primitives graphiques couleur.
- un processeur graphique NEC 7220 qui gère une bitmap de 1024 * 1024 pixels pour écran monochrome.
- un coprocesseur d'analyse / génération / simulation logique qui travaille à 12,5 MHz sur 32 voies. Il apparait dans la version 32 / XI de la machine, consacrée à l'instrumentation, qui simule une EPROM et génère des signaux sur une interface GPIB = IEEE 488.
- un tachychroma (?) fonctionnant à 12,5 MHz assure la gestion de 64 * 48 formes (?).
- un écran couleur limité à 512 * 192 pixels.

Les périphériques de ce système comprenaient :

- une interface SCSI pour disques, au choix un Winchester de 10 MB, des cartouches amovibles de 5 / 10 MB, ou une disquette 5,25" de 1 MB.
- une interface RS 232C pour des communications de 40 à 19200 bauds.
- deux ports parallèles
- un port IEEE 488 ou GPIB pour instrumentation.

Le logiciel de ce système est Unix, ce que suggérait d'emblée l'emploi de deux 68000.

Archipel est créée à Annecy en 1990 par Alain Rosset, issu de Grenoble, passé par l'Institur Batelle avant de revenir tenter sa chance en France. Son objectif est la création d' ordinateurs parallèles Volvox construits à base de Transputers de la société anglaise Inmos, dont la license a été prise par Thomson.
Le Volvox 1/A est une carte conçue pour prendre place dans un PC, ou toute autre machine ayant adopté le bus ISA : XT, AT, Apollo, Sun 386i. La carte contient un transputer de l'un des modèles 414, 425, 800 ou 805, une mémoire de 1, 2, 4 ou 8 MB de DRAM, et quatre liens RS 232, fonctionnant à 300 Kb/s, sur les quatre liens du microprocesseur. Un des quatre liens contient en outre une interface d'adaptation au PC, avec DMA et interruptions. Logiciel : Occam, C, Fortran, Pascal.
Variante : le Volvox 1 / AF est semblable, mais les liens sont poussés à 1 Mb/s.
le Volvox 1 / V est semblable, mais vise le bus VME plutôt que ISA. Cela peut concerner les Apollo DN100X0, certains Sun, le CETIA, etc...

Le Volvox 1 / S de 1990 est conçu pour le S Bus de Sun , qui concerne les Sparcstations. Construit autour d'un transputer T800, avec 4 MB de mémoire et 4 liens à 420 Kb/s, il peut délivrer 25 Mips ou 3,5 MFlops. Les 4 liens permettent d'intégrer cette carte de liaison dans un processeur parallèle plus ambitieux à base de Volvox 4.
Le logiciel est le C parallèle d' Archipel.

Le Volvox 4 est le véritable objet de la compagnie, et s'organise en trois couches :

SPN est une couche de service, constituée par le crossbar 32 voies de Inmos, manipulé par un T222.

CPN est la couche de communication, à base de T 805, associé à une mémoire de 1 à 4 MB. Les quatre liens permettent de définir arbitrairement - cad en fonction des préférences du client - la topologie. Il semble que cette carte contienne 4 T805, chacun avec sa mémoire et trois liens vers les autres. Il reste donc quatre liens libres pour construire la topologie.

APN est la couche d'application. Initialement prévue avec un T800 capable de 10 Mips, elle doit être réalisée en avril 1991 avec un Intel i860 associé à une mémoire de 4 à 16 MB et à des contrôleurs qui dépendent des objectifs : entrées/sorties de service, SCSI vers des disques, DSP vers des entrées temps réel.
Variante: un processeur Vectram d'Inmos, qui est un DSP vectoriel de 37,5 MFlops.
Exemple : IS 308 comprend 480 MB de mémoire, 24 i860, 24 T800, dans un rack VME avec serveur NFS vers un réseau, et une collection de disques.
Le logiciel se compose de VolUse qui est l'interface Unix vers le réseau, VolTop qui sert à construire la topologie et qui permet à l'usager d'ignorer la manière dont les processeurs parallèles s'impliquent dans son problème ; et VolAps qui gère l'allocation et la protection des applications.
Au niveau de celles-ci, il y a un VolCom pour les communications interprocessus, et un VolPar dont le rôle est d'intégrer les processeurs d'application dans la chaîne de parallélisme.

Cependant, la progression n'est pas aussi rapide que souhaité, et en décembre 1990, la couche APN est encore expérimentale, et la commercialisation porte sur les deux premières couches, qui constituent les systèmes 201. Ils sont proposés en 5 tailles :

Volvox 103. 201 à 8 T800, coûtant 148000 F pour 160 Mips ou 22 Mflops.
Volvox 205. 201 à 16 T800, coûtant 233000 F pour 320 Mips, 44 MFlops.
Volvox 305. 201 à 24 T800, coûtant 331000 F pour 480 Mips ou 67 MFlops.
Volvox 407. 201 à 32 T800, coûtant 409000 F pour 640 Mips ou 90 MFlops.
Volvox 816. 201 à 64 T800, coûtant 940000 F pour 1280 Mips ou 180 MFlops.

Les puissances indiquées sont calculées pour des T800 à 20 MHz, et par simple addition, ce qui est optimiste. En fait, il est même possible d'utiliser dans une commande de cette date des T200 à 25 MHz et de viser 1600 Mips, 224 MFlops.

Le Volvox TW800 de 1992 est un réseau de 16 T805, fonctionnant avec un système d'exploitation réparti baptisé Chorus, dont c'est la première manifestation. D'autres montages vont plus loin, l'étape suivante étant le TES 800 à 64 T800. L'extension au T9000 attend la mise en service de ce microprocesseur.

En réalité, la société sera en faillite au bout de quatre ans, et elle sera rachetée en juin 1994 par Alex Informatique et Telmat. Son parc était alors composé de 40 machines. Courte survie.
Alex France, filiale du canadien Alex, s'était introduit sur le marché français comme distributeur d'Archipel. Il rachète le savoir-faire technologique d'Archipel et s'efforce de promouvoir l' AVX série 2, une machine à mémoire distribuée de 2 à 64 noeuds de calcul, partitionnable entre 8 utilisateurs ; chaque noeud comprend, comme ci-dessus, un i860 et un T800. Aucune raison pour que les ventes soient meilleures dans ce nouveau contexte qu'auparavant.

Centrealp Automatismes est une société consacrée aux automatismes industriels, qui s'est laissée convaincre par D. Juvin (CEA Saclay) et J. L. Basille, de l' ENSEEIHT, de l'intérêt de leur projet Sympati-2, dont l'initiative revient au LETI, et dont le premier est responsable du groupe Architectures Parallèles de cet organisme.
Le Sympati2, pour SYstème MultiProcesseur Adapté au Traitement d' Images, est un anneau de 16 à 256 modules TMS 34020 fonctionnant en SIMD, sur les commandes d'une seule unité centrale. Chaque module comprend encore une mémoire formée d'une ou plusieurs pages de 1024 * 1024 bytes, et le brevet essentiel définit son partage entre les CPU, qui doit permettre de considérer l'ensemble, baptisé Open Vision dans sa version industrielle, comme un unique DSP fonctionnant à 2048 GHz.
L'unité de calcul est le groupe de 4 modules, ce sont ces groupes qui sont disposés en anneau bidirectionnel. Le processeur de commande comprend une mémoire de programme, une mémoire de constantes , un système d'adresses, un module d'acquisition qui peut être alimenté par une caméra video, et un module de visualisation qui présente les images élaborées sur un écran ; un hôte charge et vide les mémoires, exploite les résultats et commande l'ensemble.
Un article de la revue Electronique , N° 38 de mai 94, commente le fonctionnement de ce système qui peut s'intégrer dans une chaîne de commande d'un processus industriel.

Crouzet Cette société travaille dans l'automatisme et le soutien de l'Etat, dans le cas particulier celui du SCTI, lui était nécessaire pour mettre au point le Campanule, un calculateur 24 bits polyvalent qui seul pouvait l'amener au niveau de ses concurrents. Il ne semble pas que cette décision de politique industrielle ait été particulièrement justifiée, et à terme elle n'a pas sauvé Crouzet.

Dune Technologies Cette société semble s'être créée pour exploiter le domaine des applications temps réel de haut niveau, en utilisant un logiciel initialement créé au LETI. Le calculateur proprement dit est un multiprocesseur à base de 68030, avec interconnexion aux applications par bus VME, et services de communication fournis par Unix System V.
Le thème nous est connu seulement par un article de 5 / 90, et il y a de nombreux doutes quant à un débouché effectif de ces belles idées sur des applications.

EMD Electronique Marcel Dassault est l'équipementier familial de la firme d'aviation de Marcel Bloch rebaptisé Dassault pendant la résistance. A la mort du père, il deviendra Electronique Serge Dassault sans changement notable de la politique.
EMD a toujours souhaité acquérir une expérience en informatique, mais la direction est consciente des risques, et ne s'engage que superficiellement.

En 1966, l' EMD 8. 48 est une fabrication sous license du Mathatron 4280, pour lequel on renvoie aux fiches américaines. Le succès est suffisant pour qu'en 1968, EMD prenne la license du modèle suivant, le Mathatron 4200 qui devient l' EMD 4200. Le prix est 37000 F pour l'unité centrale, auxquels il faut ajouter 9700 F pour chaque clavier.

En 1970, l' EMD 7000 est une expérience de minicalculateur, avec comme prètexte un système d'enseignement programmé. Nous disposons d'une notice de présentation. Voir fiche.

En 1971, EMD s'estime suffisamment entrainé pour attaquer le marché militaire, en train de naître : un calculateur est prèvu sur le Mirage F1. EMD partage avec Sagem le programme de calculateurs embarquables, se réservant le modèle pour chasseurs, le CNM 1.
Cette même année, la DRME s'avise effectivement que le moment approche où il faudra mettre des calculateurs dans les avions et dans les véhicules spatiaux, et qu'on n'a pas beaucoup d'idée sur la fiabilité de tels systèmes abandonnés à eux-mêmes. Le MECRA, Maquette Expérimentale de Calculateur à Reconfiguration Automatique, est l'occasion pour EMD d'expérimenter les circuits intégrés, et d'imaginer diverses astuces pour détecter et contourner les défauts éventuellement constatés. Toutefois, les conclusions seront que les missions purement aéronautiques n'auront jamais besoin de machines aussi complexes, car les pannes sont rares et il est statistiquement acceptable d'abandonner une mission si le calculateur tombe en panne. Quant à l'espace, il se trouve que la France n'aura jamais l'occasion d'y envoyer une mission d'assez longue durée et de caractère assez vital pour justifier davantage qu'un doublement du matériel. Voir article.

En 1974, l'apparition des premiers microprocesseurs conduit EMD à faire étudier par RTC, la filiale de composants de Philips en France, un microprocesseur 8 bits, le P8. On est tout à fait au début de cette évolution, la puce de 15 mm² ne comprend que 520 portes plus une interface de bus ; la logique est en I2L, l'interface en TTL trois états, le tout tient dans un boitier DIL 40 broches.
Performances : opérations logiques en 900 ns, opérations arithmétiques en 1,2 µs, consommation 400 mW.

En 1977, il est devenu nécessaire de proposer un calculateur sur un chasseur que l'on souhaite exporter, bien qu'il n'en existe pas encore sur les chasseurs français. Le M182 est le calculateur du Mirage F1 export, capable de 350 Kips, avec une mémoire de 16 K * 18 bits. Le cablage utilise le bus série GINA, mis au point par EMD et SAGEM, et qui joue le rôle défini par la norme américaine 1553 B. Voir fiche

Avec le Mirage 2000 apparait le premier calculateur embarqué sur un chasseur français. Le 2084 ne pèse que 9 Kg dans sa version de base à mémoire 16 Kmots * 16 bits (extensible à 128 Kmots). Le 2084 communique avec les systèmes d'armes et la navigation par le bus GINA, et contient en outre une interface pour quelques entrées/sorties spécifiques. Un second boitier, l' USG 284, peut servir de secours et

assure en particulier la reprise en main du bus GINA en cas de panne du calculateur maitre. Voir fiche et photos.

ENST Bretagne Cette école du Concours commun s'efforce de donner à ses élèves un enseignement concret et utilisable. L'article joint concerne ASPRO , un projet de microprocesseur à fonctionnement asynchrone qui a été conduit jusqu'à la réalisation d'une puce et son expérimentation.
Le thème de recherche, ramené d'un séjour à Caltech par Marc Renaudin, chercheur au Laboratoire Tima et professeur à l' INPG, est l'efficacité réelle des calculateurs asynchrones, rejetés de longue date à cause de la difficulté de leur dépannage, alors qu'ils sont potentiellement plus pezrformants que les circuits synchrones.

Gemplus Vers 1985, alors que les cartes de crédit à bande magnétiquie étaient la règle, il apparut progressivement aux entreprises que ces cartes n'étaient pas sûres puisque la bande était facile à lire par n'importe qui, et que leur contenu était un peu court face aux applications envisageables. La solution consistait en principe à inventer un moyen de mettre sur la carte, sans que son épaisseur pose de problème technique dans les distributeurs, au minimum de la mémoire MOS et probablement un microprocesseur en plus ; il fallait en outre que le prix de la nouvelle carte reste compétitif.

C'est un français qui trouva les principes d'une solution technique, grâce auxquels il put obtenir la confiance d'un fondeur et plus critique, celle d'un banquier. La raison en est que la France était d'assez loin le plus gros consommateur de cartes de crédit et donc le pays le plus menacé par les escroqueries . L'inventeur put donc créer la société Gemplus qui réalisa un microprocesseur 8 bits encartable, et parvint à convaincre quelques fournisseurs de cartes à gros débit, en particulier l'association VISA de cartes de crèdit, France Telecom pour des cabines publiques à cartes remplaçant les cabines à pièces trop fréquemment fracturées, et la ville de Paris pour les parcmètres victimes du même mal.
Le succès du concept déborda sur l'étranger et la puce 8 bits finit par devenir un peu juste, à la fois en performance et en capacité de mémoire, pour faire face aux nouvelles applications, qui impliquent de plus en plus le cryptage des transmissions. La survie de Gemplus fut plusieurs fois menacée, du fait que ce type de service doit obligatoirement être peu coûteux pour ne pas rester élitiste, et qu'il n'a de chance de durer que s'il fait l'unanimité des organismes financiers. Aussi le problème de Gemplus est-il très peu technique : avant tout il s'agit de négocier avec les bons interlocuteurs et de faire les bonnes alliances.

En 1997, la nouvelle carte GemXpresso a été mise au point en liaison avec Texas Instrument, partenaire fondeur dans sa définition. Elle comprend :

- un système de développement pour les applications de cartes à puce dans l'environnement Java qui prévaut sur Internet, le réseau sur lequel l'avenir des cartes est jugé le plus brillant. Cet environnement est baptisé RAD pour Rapid Applet Development.
- un outil de simulation
- la carte à puce elle-même, avec son microprocesseur encartable Cascade réalisé par Texas.

- des plateformes de déploiement sur d'autres architectures de microprocesseurs de 8 à 32 bits.

Cascade est un microprocesseur CMOS composé d'un coeur RISC 32 bits sous license ARM7, avec 8KB de ROM et 32 KB de mémoire flash, plus un détecteur de sécurité, un module de gestion de la consommation, et un multiplieur de fréquence servant à construire le 28 MHz nécessaire à partir du 3,75 MHz fourni par le lecteur de carte. La puissance de calcul disponible est 20 Mips, cent fois plus grande que celle des processeurs 8 bits des cartes antérieures : elle convient pour les plus puissants algorithmes de cryptage actuellement en service.
Le microprocesseur est compatible avec l' API Javacard version 2.0 .

GIXI La CISI est une filiale du CEA qui a été créée, et confiée à Amouyal, pour essayer de rentabiliser le Centre de Calcul de cet organisme, employé de façon trop irrégulière par sa maison mère. Cette CISI a elle-même essaimé en créant un GIXI, organisme d'étude dont npus ne connaissons qu'une réalisation.
L' APLIXI est une machine APL clé en main, composée d'un Mitra 105 avec 64 KB de mémoire, jusqu'à 4 disques DRI de 10 MB, un clavier APL produit par Diablo, et en option un écran Sintra de 1920 caractères, une ME 180 de Logabax, et / ou un écran graphique Tektronix. Le système peut supporter jusqu'à 6 terminaux, et attribue 2 MB à chaque usager. Le logiciel se compose de l'APL complet, renforcé d'opérateurs graphiques, et d'une bibliothèque mixte, scientifique et gestion.
Prix : 235 KF pour la machine de base à un poste, 360 KF pour un ensemble à 6 postes. L'ennui est que l'enthousiasme pour l'APL, manifeste chez les chercheurs, ne s'est pas étendu aux entreprises. L'opération n'a pas été un succès.

Handtop Computer International filiale d'un TVF Group qui est en réalité une petite société fran- çaise, est le constructeur d'un notebook sans clavier, pesant 1,3 Kg dans un format A4, exactement 297 * 210 * 28 mm. Voir fiche et photo.
Pas plus que la plupart des Notebook, ce produit n'a débouché.

IN 2 IN 2 est le nouveau nom de la partie informatique de Intertechnique, adopté pour marquer la coupure entre la license Microdata / Réalité, qui avait marqué avec succès la première génération d'exploitation de la compagnie, de la nouvelle placée sous le signe du système d'exploitation Pick, qu'elle a choisi pour sa facilité d'utilisation et l'attachement que lui montrent ses utilisateurs.
IN 2 est installée à Plaisir et emploie 1240 personnes en 1987. Son chiffre d'affaires de 1013 MF s'effectue pour les deux tiers en France (780 MF), son bénéfice 1987 s'est élevé à 37 MF.

En bas de gamme, IN 2 définit trois petits multipostes, installés en coffrets mesurant 39 cm de haut * 28 cm de large * 42 cm de profondeur :

IN 250 convient pour 8 utilisateurs et comprend un disque dur de 20 à 90 MB, un lecteur de disquettes 5,25", et un streamer de 45 MB. Conformément aux habitudes de la maison, on ne mentionne pas le CPU pour pouvoir en changer à

volonté, et le système est complètement défini pour le client par le système Pick et le langage Basic structuré.

Extensions possibles : un second coffret avec une autre disquette 5,25", un lecteur de disquettes 8", et un autre streamer. Batterie de sauvegarde mémoire dans le coffret principal.

IN 350 est extérieurement et fonctionnellement semblable, mais convient pour 16 postes de travail et son disque dur peut varier de 25 à 120 MB.

IN 650 fait de même, avec un maximum de 32 postes de travail, et une capacité de disques de 140 à 280 MB.. Le streamer 45 MB n'est qu'optionnel, la norme étant un streamer de 120 MB.

Il existe aussi un IN 550 pour 64 usagers, sur lequel nous n'avons aucune information.

En septembre 86 est annoncé un système nettement plus important, l' IN 8000 qui se caractérise par une architecture multiprocesseur, à base pour commencer de Motorola 68020 (8 au maximum). Chacun de ces "modex" comprend le 68020, 1 MB de mémoire locale, un processeur d'exécution Pick, une interface vers la mémoire partagée, et un bus VME vers les périphériques dont 1 à 4 "formatteurs" de deux lignes ; ainsi, un 8000 est théoriquement extensible à 256 postes de travail. Les 8000 sont proposés en trois tailles :

IN 8100 en minibaie de 75 * 35 * 70 cm, pour 1 ou 2 modex, avec jusqu'à 8 MB de mémoire centrale, 300 MB de disques, un lecteur de disquettes, un streamer de 120 MB, le télédiagnostic, et des facilités d'expansion dans une autre minibaie pour 2 modex, un disque miroir, un disque journal de 50 MB, un lecteur de disquette 8" pour la compatibilité, et d'autres streamers.

IN 8200 en baie de 142 * 60 * 80 cm contient 1 à 3 modex, 16 MB de mémoire centrale, jusqu'à 600 MB de disques, et la possibilité de véritables bandes magnétiques. Une baie d'extension permet toutes les additions prècitées.

IN 8300 dans une double baie de 142 * 120 * 80 cm contient de 3 à 5 processeurs, 24 MB de mémoire centrale, 1,92 GB de disques, disquette, streamer et télédiagnostic. Les extensions semblent se faire sur place et portent sur 3 autres modex, un disque journal de 150 MB, des disques mirroirs, des streamers et des dérouleurs.

Ainsi IN2 semblait energiquement installée dans une voie originale, mais il lui manquait une miniinformatique. C'est pourquoi, lorsqu'en 1956 Sfena se débarrasse de son informatique, IN 2 lui rachète sa participation dans Léanord, lequel persiste énergiquement dans cette voie en lançant un Elan 386 à interface AT, avec en outre une interface 32 bits.

IN2 commente cette acquisition en précisant que Léanord travaillera de façon indépendante, IN 2 étant seulement un soutien financier qui est tout de même l'occasion de synergies.

Néanmoins, comme le laissait prévoir dès 1988 le commentateur de 01 Informatique, IN2 n'était pas financièrement de taille à se développer par croissance interne. C'est pourquoi, peu après cet article, IN2 a ouvert son capital à Siemens Nixdorf : les IN 6000 deviennent Targon 420 en Allemagne.

A cette occasion, et sans renier Pick, IN2 considère qu'il ne peut ignorer Unix, et passe un accord d'OEM avec Mips qui lui fournit des cartes R3000 pour ses premiers matériels : ce sont les 6130 / 6230 / 6330.

Ce n'est cependant qu'une solution transitoire ; en 1990, IN2 annonce les 6150 et 6250, qui seront disponibles en 3 / 91, et utilisent des puces RISC Mips produites par Siemens sous license.
Le 6152, par exemple, fournit 22 Mips et coûte 153 KFFHT avec 8 MB de mémoire et 360 MB de disques. Le serveur 6250, qui a simplement un cache plus important, atteint 25 Mips et pour 500 KFFHT, il est capable de donner accès à 8 GB de disques pour quelque 130 utilisateurs.

Informatek Cette société a choisi Varian, dont les premiers modèles V70 n'ont pas été commercialisés en France, pour construire le Matek 1026, un système 16 bits avec écran alpha et vectoriel. Les caractéristiques significatives sont une mémoire à cycle de 950 ns ; un processeur qui effectue l'addition en 2 CP, la multiplication en 10 CP, la division en 14 CP ; les entrées/ sorties concentrées sur un Unibus à 383000 mots/s disposant de 8 à 64 interruptions externes.
Le système d'exploitation occupe 30 Kmots, dont seulement 1 Kmot rèsident.

Itel France Cette société non identifiée ne peut, d'après les dates, avoir de relation avec la célèbre Itel qui commercialisa, bien plus tard, des compatibles IBM.
Le mot France signifie qu'il s'agit d'une filiale de société étrangère ; on soupçonne, d'après les descriptions, qu'il pourrait s'agir de la machine germano/italienne MAEL 4000.
La MCT 500 de 1971 est un ordinateur de bureau qui dispose de 1000 mots de programme, et 100 mots de données au format 14 chiffres décimaux + signe. Les performances sont 140 µs pour l'addition, 2 ms pour la multiplication, 15 ms pour la division et la racine carrée.
Les périphériques comprennent :

- une ME 15 travaillant sur 156 caractères de large, avec clavier alphanumérique.
- une visualisation de service avec pâvé numérique et touches de fonctions.
- un LR / PR lent pour cartes à perforations marginales ou bandes 8 trous.
- un à trois disques cumulant 1,2 Mcar, accès 20 à 70 ms.
- un LR 600 avec enrouleur .

Comme on le voit, on est à la limite entre la machine comptable et l'ordinateur.
Jeumont - Schneider En 1979, longtemps après que son activité d'automatisme soit passée à la CERCI, mais avant la faillite de 1982, on retrouve JS en train de construire un calculateur universel, avec comme objectif l'automatisation d'un central téléphonique. L' Etat ayant à cette époque distribué les contrats de reconstruction du téléphone français, l'objectif probable est un PABX, central d'entreprise, astreint seulement à une compatibilité d'interface.
Le processeur est un 8086, installé sur un bus 16 bits qui reçoit aussi la mémoire 64 K * 16 bits à cycle de 1 µs et rafraichissement coordonné. Les consultations de cette mémoire se font par envoi d'une adresse, elle-même contrôlée par parité. La mémoire de programmes est une mémoire vive, mais sa fiabilité est garantie par un ECC de 5 bits sur un total de 13 ; on rappelle que les x86 ont des instructions de longueur variable, généralement de plus d'un byte. Ce calculateur ne gère que les tâches d'exploitation.

Un autre calculateur, dont le bloc de calcul ne comprend pas moins de 40 AMD 2901 travaillant en parallèle, s'occupe de la commutation. Une mémoire de 1024 * 480 bits contient les consignes pour 1024 voies MIC. Toutes les 4 ms, ce système exécute 1024 cycles de 4 µs, chacun contenant 4 instructions de 800 ns elles-mêmes décomposées en 4 microcycles de 200 ns.
Le logiciel de ce système comprend 416 mots de 161 bits pour la commande des 2901, 17 à 32 Kmots de 16 bits pour la gestion téléphonique, 30 Kmots pour l'exploitation et la maintenance, et 10 Kmots pour le moniteur (en quel sens du mot ?).
Le matériel PUMAT est proposé en deux variantes, le 6S monoprocesseur avec 1 MB de mémoire, et le 10S biprocesseur qui peut monter à 16 MB de mémoire.

Léanord C'est dans le cadre de l' ISEN, l' Institut Supérieur d' Electronique du Nord, création de Norbert Segard, que nait en 1960 le Laboratoire d' Electronique et d' Automatique du Nord, une structure de recherche qui souhaite se consacrer aux asservissements. L'animateur est B. Pronier, un centralien qui est passé par le LRBA de Vernon et par Philips, appelé à l' Institut comme professeur de Physique. Son laboratoire fonctionne dès le départ comme une entreprise, ce qu'il deviendra en 1972 avec Pronier comme PDG, pour s'intéresser à la microinformatique. Léanord obtient des crèdits de Creusot-Loire et installe son usine à Haubourdin, en banlieue de Lille. Son créneau est le petit calculateur de bureau 8 bits, fonctionnant sous le système CP / M de Digital Research.

SIL'Z (3 / 81) utilise le Z80 sur une carte 64 KB, monobloc avec son écran de 24 * 80 caractères . Voir publicité illustrée.
Micromation Z (5 / 81) est aussi conçu pour le Z80 avec 64 KB et CP / M, mais il se présente en boitier pour rack permettant des extesions, y compris un fonctionnement multiposte avec le système MP / M et une carte d'extension qui lui permet de diriger jusqu'à huit satellites sous CP/M.
Les diverses cartes du chassis sont réunies par un bus S100. Voir publicité illustrée.
Le nom de cette machine et sa description se confondent avec ceux d'un matériel qui apparait dans la base de données américaine au titre de Digital Research. On n'est pas en mesure de préciser si Léanord à pris la license d'une machine américaine pour se lancer, ou en sens inverse a construit une variante de son SIL'Z avec un design neutre pour essayer de s'introduire sur le marché US à travers le fournisseur de son système d'exploitation. Quoi qu'il en soit, le Micromation n'a pas été suivi sous ce nom, même si on retrouve son esthétique dans des machines ultérieures.
SILEX (5 / 81) est toujours un 8 bits, mais son microprocesseur est le 6502 et son logiciel est beaucoup plus important que celui des prècédents : moniteur SILMON sur ROM servant de bootstrap,
système d'exploitation SILDOS, un assembleur SILAB, un Basic entier SILBAR et un Basic étendu SILBAS, un Pascal UCSD complet sont à choisir parmi des possibilités qui s'excluent plus ou moins, en fonction des capacités de mémoire. Des cartes d'extension permettent de disposer d'une arithmétique rapide (AMD 9511) avec un Basic dédié SILRAP (carte S910),

et / ou de CP/M avec tout le logiciel Microsoft qui l'accompagne (Softcard Z80).

Le SILEX peut disposer de disques (dur ou disquettes) et de liaisons téléphoniques par coupleur acoustique.

Malgré son nom, le SILEX est si différent des autres produits de Léanord qu'on peut douter qu'il ait été conçu dans la maison, qui d'ailleurs n'aurait probablement pas eu le temps de créer ces divers logiciels. On suggère une license.

SIL'M2 (1983) est le premier multiposte de Léanord, basé sur un Z80A à 4 MHz avec 64 KB, et un choix d'extensions périphériques. La conception architecturale est que les postes (de 1 à 4) constitués par un moniteur et un clavier, travaillent non avec le central, mais avec une carte satellite équipée d'un Z80 avec 64 KB et CP/M. Les satellites peuvent donc exécuter en autonomie toute application de leur choix, ne recourant au central que pour les ressources communes.

Les logiciels, toujours sous CP/M, se sont fortement étoffés avec un choix d' interprèteurs et de compilateurs, un traitement de texte Wordstar, un tableur Multiplan, une base de données DBASE II, et des applications formant une SIL' THEQUE.

SIL' M4 (1983) offre les mêmes services dans une présentation de type rack 3U, autorisant l'insertion de jusqu'à 9 cartes S100.

SIL' M8 (1983) est conceptuellement exactement semblable, mais une disposition 6U lui permet de recevoir jusqu'à 17 cartes S100, et de travailler avec 8 satellites. On rappelle que les satellites ayant leur propre Z80 ne chargent le CPU Z80A que par les services d'accès aux disques et aux communications qu'ils lui demandent.

SIL' M10 (1983) ne diffère du prècédent que par une présentation verticale sur roulettes, mais les diverses capacités sont inchangées.

SIL' M16 (1984) est un 16 bits à base de Intel 8088 à 5 MHz, avec jusqu'à 256 KB de mémoire DRAM, mais il n'est pas proposé comme PC, seulement comme une forme plus puissante de satellite pour un SIL' M8 ou 10. La carte satellite contient un émulateur de CP / M86 qui n'utilise que 2 KB de la mémoire, laissant 254 KB à l'application.

On peut organiser le M8 ou M10 avec 11 cartes satellites dont au plus 8 sont des M16.

SIL' Z16 (1984) se perçoit comme un compatible PC, mais son 8088 travaille à 8 MHz et le système d'exploitation est CP / M86, ce qui lui interdit d'utiliser les logiciels des vrais compatibles. Il ne satisfera donc que les clients déjà acquis à Léanord, à l'exclusion de tous les nouveaux clients potentiels. Une option MS / DOS est donc prévue.

Léanord s'est impliqué avec ce matériel dans le plan Informatique pour tous du Ministère de l' Education, à travers des "nanoréseaux" reliant un maître SIL'Z16 à une grappe de postes de travail MO5 ou TO7 de Thomson.

ELAN (1985)est la conséquence des remarques prècédentes, et de la mévente observée. L'ELAN utilise donc un 8088 pouvant choisir entre la fréquence IBM de 4,77 MHz et la fréquence maximale 8 MHz, son système d'exploitation est MS/DOS 2. 11 en standard, et tous les autres possibles

(CP/M86, C/DOS, Prologue, Unix, MOS de Mercure) sont à choisir par le client. L'Elan reste marginal.
Cet effort ayant épuisé Léanord, la société se cherche un protecteur désireux de s'intéresser à la microinformatique, et ce sera Sfena, qui prend 51% du capital. Ce ne sera pas pour longtemps, cependant, car Sfena revend cette même année toute son informatique pour se recentrer sur ses activités traditionnelles, et Léanord est achetée par IN 2.

Marmé Ce petit groupe se manifeste brièvement en 1973 en construisant d'abord une facturière, la GMG 500, autour du calculateur italien IME 10001 de Montecatini. La mémoire peut varier de 2 à 10 KB; le prix de base s'établit autoue de 70000 FFHT.

Simultanément, Marmé construit une petite machine de bureau autour du minicalculateur SPC 16, avec mémoire de 8 à 64 KB. Pour 250000 FFHT, on peut obtenir 12 KB de mémoire, un disque de 5,5 MB , une ME Logabax 180, un écran 24 * 80 caractères, un système d'exploitation DBOS ou RTOS, un assembleur, un Fortran IV, un Fortran étendu, un CPL 1 et un Cobol.
Peu de succès et pas de suite.

Matra Informatique Matra a touché à tout, certes, et son intérêt pour l'informatique date de 1971. L'approche choisie est de prendre la représentation en France des terminaux intelligents de Datapoint, ce qui implique l'accord de TRW, alors représentant exclusif de cette société. L'accord prendra forme en 1976, avec la création de Matra Informatique.

Le Matra 430 se présente, d'après le document dont nous disposons, comme un ordinateur complet avec tous les types de périphériques, disques, bandes, cartes, bande perforée, terminaux écran, communications. Mais en réalité il n'y a autour d'un CPU de Computer Automation qu'un système de saisie avec jusqu'à 64 terminaux écrans et un poste moniteur, et les auxiliaires associés : disques en cartouche pour stockage provisoire, bandes pour synthèse du document dont la vraie finalité est d'entrer dans un ordinateur d'exploitation. Les autres périphériques sont des outils de conversion, pex carte vers bande magnétique, ou bande perforée vers bande magnétique ; et ces bandes sont des divers modèles compatibles avec les ordinateurs de travail, implicitement IBM.
Le logiciel, qui permet de voir réellement la mission du matériel, se résume dans un programme de saisie comprenant 16000 instructions. Malgré cette sévère restriction, il faut croire que le besoin était très concret,
car une discussion au SICOB avec le représentant de Matra fait état de 150 installations en France et en Belgique avec un total de 3000 postes de saisie.

Tout à fait indépendamment, Matra qui est aussi propriétaire de Hachette, s'est intéressé aux ordinateurs éducatifs pour enfants avec Alice, une gamme de trois machines construites autour du microprocesseur 8 bits Motorola MC 6803, Chacune ayant la forme d'un simple clavier . Ces consoles, faites pour se connecter à une TV dotée de prise Péritel, permettent d'exploiter des cassettes pédagogiques à fonctionnement interactif, ainsi qu'un Basic de Microsoft.

De luxueux accessoires, telles que des valises d'équipement d'un rouge éclatant, rendent ces gadgets attractifs. Beaucoup de constructeurs, notamment Texas Instrument, ont travaillé dans cette voie avec plus ou moins de bonheur, mais l'essai ne semble pas avoir été transformé.

En 1984, Matra informatique est pratiquement inexistant, mais le PDG de Matra estime qu'on ne peut ignorer l'informatique et qu'il faut repartir sur de nouvelles bases, en l'occurrence les applications scientifiques et temps réel. Considérant que l'echec vient d'une compétence insuffisante, il décide d'une alliance avec Norsk Data, un européen discret et quelque peu en marge auquel il offre une expansion en France : il faut à cet effet créer une nouvelle filiale, Matra Datasystèmes, qui assemblera en France des machines ND avec des périphériques trouvés sur place, et les distribuera dans le pays, avant de s'attaquer éventuellement à l' Europe.
Deux familles sont constituées autour de processeurs norvégiens : les MD 500 et les MD 5000. Toutes deux s'attaquent à la clientèle des VAX qui, à cette époque, sont encore des machines scientifiques et temps réel, avec l'inflexion "grand système" qu'impose un mot de 32 bits.

Les MD 500, agés de plusieurs années, sont des processeurs 16 bits sur une carte différenciés par la taille du cache, et se comparent aux MicroVAX. Les 9 configurations définies par Matra permettent de couvrir, dans un volume modeste, des puissances de 1,2 à 12 Mips :

Modèle 555, sans cache : monoprocesseurs avec 4 ou 8 MB de mémoire, et en option un Ethernet

Modèles 565, avec cache 16 KB : monoprocesseurs avec 6 ou 12 MB, et option Ethernet.

Modèles 575, avec cache 32 KB : monoprocesseurs avec 10 ou 20 MB, et option Ethernet.

Modèles 585, multiprocesseurs à 2, 3 ou 4 CPU avec chacun un cache 32 KB, destinés à des missions de serveurs. La mémoire reste à 20 MB initialement, pour passer à 32 MB sur le quadriprocesseur ; l' Ethernet est standard. Les cartes processeurs peuvent également être achetées séparèment pour intégration à des systèmes temps réel.

Les MD 5000 plus récentes sont construites autour d'un processeur 32 bits de 7 Mips et d'un bus de 18 MB/s auquel sont attachées les mémoires. Le système d'exploitation est conçu pour un couplage serré, cad que les CPU lui apparaissent comme des ressources interchangeables. Les quatre modèles, destinés à une exploitation à distance en temps partagé ou en transactionnel, supportent techniquement 29 GB de disques, Ethernet, et 256 terminaux, mais nous ne disposons pas d'une évaluation d 'efficacité en TPS :

Modèle 5800, monoprocesseur 20 à 512 MB avec deux caches, 320 KB pour les programmes et 64 KB pour les données.

Modèle 5900. 2, comportant deux (processeurs + caches) ci-dessus, avec 32 à 512 MB de mémoire.

Modèles 5900. 3 et .4, sans autre changement que l'addition de processeurs.

Cet accord a été prolongé mais l'ambition de Matra a augmenté avec les premiers succès commerciaux : la société souhaite désormais pouvoir construire ses propres processeurs, et elle a passé à cet effet un accord avec Encore Computer,

accord qui porte sur l'exploitation d'un brevet concernant le bus principal (nanobus) et la technique de partage de mémoire.
Autour de cet axe qui sert de fond de panier et peut débiter 100 MB/s, Matra installe des processeurs de sa création construits autour des puces 16 et 32 bits de National Semiconductors. Voir fiche.
Exemple de prix : un X-MS 7010 à deux CPU, avec 8 MB de mémoire, 171 MB de disques, un dérouleur de bande magnétique et un contrôleur de terminaux est commercialisé 850 KFFHT.

Pour complèter sa panoplie, Matra distribue aussi des stations de travail M43 en provenance de Sun, et un serveur pour système expert X-MS 3000 IA (une à 7 cartes Drake, bus VME, max 1 MLips), accessible par station de travail X-MS 1300 ou à travers le réseau Ethernet.

Sur cette base principalement commerciale, Matra Datasystèmes occupe en 1988 380 personnes qui génèrent un CA de 500 MF et un bénéfice de 2 MF, entièrement en France. Les ambitions sont très vastes.
Il semble que la crise de 1993, qui divisa IBM par deux et emporta plusieurs entreprises américaines, ait aussi mis à mal les espoirs de MD, dont l'activité en 2000 est voisine de zéro.

Néanmoins, la firme Matra fait toujours parler d'elle en 1994, et un curieux article de la revue Electronique, 12 / 94, présente comme un produit Matra MHS une famille de microcontrôleurs baptisés Sparclet, qui regrouperont dans un seul boitier un CPU RISC Sparc, un DSP, un coprocesseur optionnel de virgule flottante, deux caches I et D, deux timers, une interface parallèle, deux interfaces série, et une interface de mémoire. Le premier circuit de la famille, 90C701 à 70 MHz réalisé en CMOS 0,6 µ à 3 couches métalliques, était annoncé pour la mi 95.
Or, le seul circuit de ce genre dont on reparle par la suite, dans un article américain de 1996, est le Sparclet TSC 701 de l'américain Temic, qui fait l'objet d'une fiche dans T1.
Qui a vraiment fait un Sparclet ?

MIS Ce groupe installé à Garges les Gonesse fait son apparition vers 1971 et ne donne nulle part la signification de ses initiales, qui serait Maintenance Informatique Service. La brochure illustrée qui présente la gamme ne contient aucune date et la société ne semble pas avoir vécu très longtemps. En fait il semble s'agir d'une imprimerie qui, ayant eu du succès et disposant d'un parc de véhicules, s'est lancée pour mieux utiliser ses ressources dans la construction et le service.
Un exemplaire du journal publié à l'occasion du SICOB 1978, non daté lui non plus, affirme que MIS conçoit et réalise ses matériels. Il semble qu'il s'agisse en fait d'un travail d'assemblage, tous les composants mécaniques et électriques étant achetés en OEM : c'est ainsi que le processeur des 520 / 620 / 720 serait l' USAC de Fujitsu. Les modèles identifiés lors de ce SICOB sont les suivants:

220 X, facturière de table (photo) , 4 opérations, 16 mémoires de 15 chiffres + signe.

320 X, intitulée facturière comptable, dispose du même calculateur à base de microprocesseur avec 2 KB de mémoire, et dotée des mêmes mémoires. Elle

en diffère par une machine à écrire plus impor- tante, au choix 20 cps sur un chariot de 33 cm avec lignes de 137 caractères, ou 18 cps sur chariot de 48 cm avec lignes de 198 caractères.

420 X, même organisation mais capacité de mémoire susceptible de s'élever à 128 positions.

520 X utilise un microprocesseur Motorola MC 6800 travaillant à 1 MHz, avec mémoire de 5 à 64 KB dont 3 sont utilisés pour un bootstrap contenant diverses fonctions permanentes, intitulées micropro- grammation. Ce service permet notamment de percevoir la mémoire comme formée de 64, 128 ou 256 mots de 32 bits = 4 octets. La machine à écrire est du type à boule, et peut être équipée d'un introducteur de comptes magnétiques (microprocesseur Intel 4004, tampon 512 car).

620 est la même machine avec 4K octets de microprogrammes, ce qui permet d'accroitre la variété des périphériques. En particulier, l'imprimante est du type matriciel, avec tête mobile bidirectionnelle à 7*5 aiguilles capable de 150 cps sur 178 positions.

720 est encore la même machine avec 8 KB de microprogrammation, 4 à 32 KB de mémoire de don- nées, et une multiprogrammation. Voir fiche avec photo.
Ce qui est le plus surprenant, après cette introduction en fanfare, c'est la disparition tout aussi rapide dans les années suivantes.

MNC Cette société ne nous est connue qu'a travers un produit qu'elle annonce en 2000, dans l'espoir de prendre place dans le projet, encore fantasmatique, de machine universelle pour la maison. L'ordinateur F @ Milinet se présente comme un magnétoscope, et qui travaille avec une TV. Pour 5000 F, il comprend un Celeron à 400 MHz, 32 MB de mémoire, un disque de 4,3 GB, un lecteur de DVD 5x, une carte Ethernet, un chipset i810, et on le commande par un boitier infrarouge, exactement comme le magnétoscope. Jugé un peu cher, et surtout prématuré, il n'aura le soutien de personne, et pas de suite.

Normerel parait être une société formée dans les dernières années 80 avec l'ambition de produire des PC à la demande pour diverses société ayant quelque chose à vendre alentour, telles que Xerox ou Memorex. Ce type d'existence un peu aléatoire conduit Normerel à chercher des capitaux, ce qu'elle trouve en 1990 chez SMT-Goupil.
Après cet épisode, Normerel continue cependant à produire sous son nom des PC, voir fiche.
En 1992, Normerel existe tojours et produit un notepad de 20 * 11 * 2 cm, pesant 600 grammes, avec un écran non standard de 320 sur 160 mm. Le système d'exploitation de cet INDEX serait DOS.
Omera SEGID est un fabricant de périphériques, actif en 1970. Son premier produit, le Digitatron, était un système de désignation de point sur un écran utilisant le doigt. Le principe est que le doigt coupe un faisceau lumineux, ou plutôt infrarouge, qui définit un système de coordonnées assez grossier.
La société se consacre surtout à la réalisation d'écrans, encore rares à cette époque :

Datascope 800 présente 16 lignes de 64 caractères, pris dans un alphabet de 64 caractères. Le clavier contient en outre 13 touches d'édition, 10 touches de fonction, et 2 touches de transmission. Le matériel peut intégrer le générateur de caractères, mais il est également possible de multiplexer la sortie de celui-ci vers plusieurs écrans, distants de moins de 300 mètres. Il est également possible d'intégrer un modem dans le poste de travail.

Datascope 900 est l'écran avec lequel travaille le Digitatron. Il présente 21 lignes de 50 caractères, contient un tampon et un générateur de caractères qui peut être multiplexé, et reçoit ses signaux par une ligne asynchrone sous forme de caractères 8 bits.

Datascope 500 est un petit écran multiplexé pour 8 lignes de 16 ou 32 caractères, alimenté par un tampon de 1024 caractères qui peut être éloigné jusqu'à 500 mètres.

La société a été absorbée peu après, on ignore par qui.

Ordoprocesseurs La société TITN est à l'origine de plusieurs idées intéressantes pour lesquelles elle recherchait un financement auprès de la DRME. L'une d'elles consistait dans la définition d'une micromachine à deux niveaux de microprogrammation, baptisée Ordo 16 Automate, dont l'étude a effectivement menée à bien dans ce cadre, donnant naissance à un ensemble de deux manuels qui peuvent être trouvés en boite 184.

Pour leur commercialisation, TITN crée la Société des Ordoprocesseurs.

Un tel processeur est apte à n'importe quoi, mais assez difficile à programmer, en particulier si on recherche une optimisation. Le choix de la société, pour une application de démonstration, s'est porté sur un terminal lourd, le TMF 300. On peut combiner librement Ecran, LC 200 ou 400, ME 50, IP 200 ou 400.

Deux ans plus tard , le TMF 400 est une extension du prècédent avec 16 à 32 K * 16 bits, et des services, moniteur Meteor, assembleur, débogueur, etc...

Le terminal accepte une variété particulièrement grande de périphériques, LC 200 / 400 / 600, IP 100 / 400 / 600 / 1200, écrans avec 8 à 16 lignes de 80 caractères, LR 300, PR 75, bandes magnétiques 800 ou 1600 bpi, traceur 1000 pas / s, console graphique, lecteur de disquettes. Les liaisons sont possibles avec l' hôte selon toutes procédures existantes, jusqu'à 19200 bauds.

Le concept garantit la souplesse et l'adaptabilité, pas nécessairement l'économie si on intègre la programmation au calcul du prix de revient. Les terminaux TITN n'ont pas fait la fortune de la société.

Project Assistance nous est connue par une carte OEM, la Mazel 700, qui figure au milieu d'un cata- logue de fournitures pour électronique, telles que racks, cartes de coupleurs divers, valises de test, etc... En somme il s'agit d'un petit équipementier.

La Mazel 700 comprend un microprocesseur 6800, un quartz d'horloge à 9830 KHz, un ACIA 6850, deux PIA 6820, deux RAM 68210, 2 EPROM 2708, un connecteur arrière à 2 * 49 fils pour le bus, et un connecteur avant de 35 broches pour entrées / sorties asynchrones.

Le prix est de 2000 FFHT sans les PROM.

Autre exercice en 1979, celui d'ailleurs qui a lancé la compagnie : la fourniture de sous-ensembles formant kit pour la construction d'un calculateur, le Mazel II, à l'image de ce que furent les débuts d' Apple. La photo montre cette décomposition et les prix des morceaux, d'ailleurs assez chers.

R2E Réalisations et Etudes electroniquesnait en 1973 de l'initiative d'un ingénieur franco -vietnamien Truong Trong Thi qui, ayant pris conscience du potentiel des tout nouveaux microprocesseurs, pense y découvrir un créneau. Le microprocesseur est le Intel 8008, pas spécialement remarquable, mais effectivement le premier à pouvoir manipuler une quantité d'information significative, en l'occurrence le caractère.
Dynamique et créative, l'équipe de R2E, dirigée par F. Gernelle, a produit successivement :

- le MICRAL, à base de 8008, pour prendre rang. Autour du microprocesseur encore très incomplet, R2E installe tout ce qui est nécessaire pour constituer un vrai calculateur à 512 KHz, avec 7 niveaux d'interruption disposant d'une pile, qui servait aussi de tampon d'entrées/sorties..
- le Micral G reprend ce même microprocesseur, mais avec des choix plus rèfléchis : la mémoire est portée à 64 KB, grâce à l'introduction d'un système d'indirection, et des opérations sont créées pour effectivement permettre d'adresser toute cette mémoire. Le nombre de bits de sortie passe de 23 à 95, autorisant un enrichissement en périphériques. Bénéfice : un facteur 2 par rapport à l'original.
Prix : 9950 FFHT avec 8 niveaux d'interruptions, un canal associé à un tampon de 256 bytes, un coupleur prévu pour 32 entrées et 32 sorties, et bien sûr l'alimentation. L'extension de la mémoire coûte 5000 FFHT par ROM de 2 KB, et 460 FFHT pour une PROM de 256 bytes.
Défaut : le logiciel se limite à un assembleur local 1 passe.

- le Micral S (1974) prend acte de l'apparition du microprocesseur Intel 8080, et triple la performance par rapport au G. Il accepte des opérandes de 8, 16 et 24 bits, les manipule avec un répertoire de 74 opérations dont l'addition en 2 µs, et dispose pour les entrées/sorties de 8 canaux cumulant 1 MB/s par transferts de 256 ou 1024 bytes. Cet ordinateur n'est pas compatible avec les prècédents.
Le logiciel s'est bien développé, avec MOMIC, un moniteur d'exploitation / debugging fonctionnant depuis un téléimprimeur ; un PL / M compilé, un Basic de gestion intitulé MicralBAL, et une gestion de fichiers MIDIS.

- le Micral M est une construction audacieuse annoncée en 1975, où 8 processeurs Micral S, chacun doté de 64 KB, mettent en commun une partie de ce capital pour communiquer au profit de 64 canaux capables de 1 MB/s. Le prix de ce produit, que nous apprenons à travers la presse britannique, est de £ 4500 plus £ 1500 par processeur.
La performance de ce système est liée à l'existence d'un circuit LSI spécialement conçu (un ASIC) pour assurer l'allocation dynamique de la mémoire commune partageable. Il y a 64 niveaux d'interruption et 256 sous-niveaux, et le logiciel reste compatible avec celui du Micral S.

- le Micral V de 1977 marque un nouveau changement de microprocesseur, à la recherche d'un maximum de puissance. Pour ne pas nuire à un existant qui marche, la nouvelle machine est présentée dans une valise, qui en fait une sorte de portable à 45 KFFHT. Outre le Z80, la valise contient 32 à 64 KB de mémoire, un écran plat Panaplex de 12 * 40 caractères, une imprimante sur 32 colonnes, une minidisquette de 160 KB, et une alimentation au choix, 220 /1/50 ou 12 / 24 VCC.
Le logiciel se compose de BAL interactif et d'un Fortran IV.

En 1978, R2E est au bord de la faillite malgré son évidente créativité, et demande un appui. La société est intégrée dans CII / HB, sans perdre son identité, puisque Bull est complètement étranger aux microprocesseurs, et pour le moment encore peu intéressé.

- en 1980, R2E sort les machines de table à base de Z80, variantées par les choix logiciels. Le Micral 80 / 10 est une version scientifique, avec un écran carré solidaire de 5" de côté ; le /20 est plutôt orienté gestion, avec des variantes 20, 21, 22, 25 selon taille de l'écran; 30 et 31 dotées de la virgule flottante et d'une synchro 4 MHz ; /19 version bancaire de table avec écran carré à plasma et imprimante thermique incorporée.
Il y a même un 80 / 50 multiposte avec un processeur de fichiers et un processeur de communications optionnel partageant 32 à 60 KB avec 1 à 4 processeurs de console de 1920 caractères.

- en 1984 les concepts défendus depuis des années par R2E reçoivent droit de cité à travers le PC d'IBM, et Bull sort un Micral 30 compatible PC-XT, pour un prix de 21460 à 45220 F. Cette machine est produite à l'usine Transac de Marcq en Baroeul , puis à celle de Villeneuve d' Ascq. 20000 machines sont vendues en 84 / 85, 60000 par an ensuite.
Les configurations comprennent le CPU 8088 à 4,77 MHz avec option 8087, une mémoire de 128 / 256 / 384 KB, 1 ou 2 lecteurs de disquettes, un disque dur optionnel de 10 MB, le logiciel MS / DOS avec tous les progiciels compatibles, et la possibilité de se connecter aux DPS 6, 7, 8 et 88.

- cette demi-réussite obtenue, Bull poursuit en 1986 son exercice de compatibilité avec le Micral 60 équipé d'un 80286 à 6 ou 8 MHz, avec 512 KB à 3,6 MB de mémoire (une carte spéciale d'extension est nécessaire pour dépasser 640 KB), des emplacements pour une disquette 1,2 MB, un disque dur de 20 ou 40 MB, et un streamer de 20 MB formatté. En option un deuxième lecteur de disquette compatible à 360 KB, un coprocesseur 80287, et des écrans noir et blanc 14" ou couleur 12".
Logiciel : MS / DOS 3.1 avec Starlan (d' ATT), Ethernet (de Xerox), le réseau à jeton MS / Net (de Microsoft), ou encore Prologue avec le réseau SPR, ces choix étant incompatibles.
Prix : 45500 F avec 512 KB et un écran mono, 56900 F avec disque 20 MB, 67900 F avec disque 40 MB, 127000 F avec 4 MB de mémoire et 4 écrans.

Ces machines échoueront à prendre une place significative dans le monde des PC, et à partir de là Bull se replie sur le seul PC d'entreprise, avec le Micral 75 à base de 386, puis le Micral 200.

SAT La Société Anonyme des Télécommunications se manifeste pour la première fois en informatique en signalant, dans une note technique N° 176 du 5 / 10 / 65, qu'elle étudie une mémoire morte à cartes perforées. C'est l'invention par IBM du concept de gamme, et sa réalisation par microprogrammation, qui rendent nécessaire ce type de recherche.

Cependant le domaine de la SAT est constitué par les transmissions, et sa première manifestation commerciale est le Telsat 450, un ensemble clavier / écran numérique tamponné permettant d'denvoyer des séries de nombres sur ligne téléphonique, à la vitesse plutôt modeste de 200 bauds.
Le boitier mesure 528 * 365 * 225 mm. La transmission utilise l'interface V24, ajoutant au message une parité longitudinale qui améliore grandement la fiabilité ; en cas d'échec, il faut rèpéter l'envoi.

En 1967, le Telsat 900 est un modem en bande de base, sur ligne téléphonique 4 fils, proposé en deux variantes 9600 et 19200 bauds.

En 1968, le Telsat 5000 est un calculateur complet destiné à la gestion de 16 ou 32 lignes asynchrones et 4 lignes synchrones, qu'il concentre sur une liaison 40800 bauds vers le calculateur principal. Après mise au point, cette machine n'a pas été commercialisée.

En 1972, le Telsat 15000 est le premier modem (2 Mbauds) de technologie MIC réalisé pour le compte du CNET, qui inaugure ce nouveau mode de transmission numérique sur la ligne Paris - Bretagne. Le SCTI en sera le premier client, à travers le Centre de Calcul Scientifique de l' Armement.

SEPIA parait être un simple bureau d'études, qui a réalisé un terminal compatible VT100, d'aspect séduisant, doté de tous les dispositifs offerts par les uns ou les autres, y compris de multiples émulations. L'existence d'un setup et de ces émulations permet d'affirmer que tout cela relève d'un microprocesseur, mais il n'est ni nommé ni revendiqué.
De toutes façons, ce Challenge 3000, qui espérait conquérir l'entreprise, n'a guère fait parler de lui. Le plus plausible est qu'il a été absorbé par son premier gros client, mais qui ?

SFENA La Société Française d' Equipements pour la Navigation Aérienne se manifeste en 1970 avec un calculateur analogique en valise, le Samourai 3, permettant de composer de petits testeurs ou simulateurs. A cet effet, la valise contient 6 amplificateurs additionneurs, 3 inverseurs, 2 intégrateurs, et quelques non linéarités : 2 écrèteurs, 1 hysteresis, 1 seuil, 1 fonction de transfert du 1er ordre et 2 du second ordre.

En 1975, la SFENA se trouve en position financière d'absorber, au sein d'une filiale DSI, la société des ordoprocesseurs créée par TITN avec l'aval de la DRME . C'est en fait un service rendu à la DRME, et qui peut n'être pas inintéressant ; on ignore, cependant, combien de terminaux lourds des quatre modèles 100 / 200 / 300 / 400 ont été vendus. Le logiciel METEOR 1 sait s'adapter à toutes les procédures de RJE du marché, et le matériel dispose d'un choix complet de périphériques. Ainsi la SFENA se trouve plongée dans l'univers de l'informatique compatible.

Le Modèle 500, cette même année, modernise un peu cette fonction en retravaillant l'ordoprocesseur : calculateur microprogrammé sur 24 bits, répertoire de 112 opérations, mémoire de 24 à 32K * 16 bits, et vaste choix de périphériques : LC 300 / 400 / 600 / 800, PC 50 / 100, IP 100 / 400 / 600 / 1200, LR 300, PR 70, une à quatre bandes 9 pistes, 800 / 1600 bpi, traceur 1000 pas / s, 2 à 8 lecteurs de disquettes, 4 à 16 terminaux, et 1 à 4 lignes synchrones de 1200 à 40 Kbauds.
Le logiciel METEOR 2 comprend un système d'exploitation à 32 tâches, avec gestion pour les fichiers des disquettes, et spool. Les services comprennent l'assembleur, un débogueur, un éditeur de lien et un chargeur, un éditeur de texte, une bibliothèque. En outre, chargeable en overlays, les procédures de transmission IBM 2780 et 360/20, CDC UT200 et 730, Univac 1004 et Mirroir, CII, DEC PDP 10, Bul GRTS, Burroughs RJE 100. Bref, ce systéme offre un accès complet à l'informatique.

Le même matériel est repris en 1976 sous le nom de coordinateur 500, avec les mêmes objectifs et une technologie rèvisée : même répertoire microprogrammé, mémoire à tores à cycle de 750 ns portée à 64 / 128 K*16 bits, 24 registres dont 8 de commande et 16 de données par processus, 6 µs pour un changement de niveau, 12 niveaux, 64 sous-niveaux. Canal microprogrammé pour 16 périphériques, ou contrôleur microprogrammé à cycle de 150 µs, formant DMA 2,5 MB/s.
Les périphériques comprennent des disquettes Shugart et des disques CDC 5, 10 ou 20 MB, plus un combiné de 30 MB fixe + 10 MB amovible.
Le logiciel Meteor 3 gère 64 tâches et tous types de fichiers, 13 simulateurs de terminaux toutes marques, 8 utilitaires de conversion tous formats.
Prix typique : 64 KB, 2 lignes, 8 écrans, disque 10 MB, IP 400 = 325330 FF ou 8785 F / mois.
En 1980, l' Ordo 80 reprend ce service en renouvelant le choix de périphériques , mais sans continuer à grossir. Au contraire, la limitation de la mémoire à 64 KB qui suffisent pour tous travaux, une sélection plus stricte de périphériques, le logiciel Meteor 80, permettent de fixer le prix du terminal à 140 KFFHT pour une IP 450 Dataproducts, un écran ADDS, une disquette Shugart, un coupleur synchrone.
Au delà de cette date, l'apparition du PC va progressivement mettre fin à l'emploi des terminaux lourds et SFENA abandonnera l'ordoprocesseur pour se concentrer sur les microprocesseurs Intel :

- d'une part en prenant 51% du capital de Léanord, qui apporte une microinformatique.
- d'autre part en essayant sans conviction de réaliser des serveurs, formant la série 5..

Finalement, en 1986, Sfena vendra son informatique stagnante à SMT Goupil.

Revenons aux applications aéronautiques, pour lesquelles la SFENA lance en 1975 l' UMP 6800, un équipement aéroporté polyvalent, plus orienté cependant vers les essais en vol que vers l'équipement des avions de combat. D'ailleurs, au sol, on propose simultanément SESAME, Système d' Essais, de Surveillance Automatique et de Maintenance d' Equipements, un testeur très modulaire. Voir document.
Le matériel de bord sera repris en 1978 avec UMP 7800, qui s'est adapté aux moeurs du SCTI avec un compilateur LTR rédigé par ECA Automation, fonctionnant sur IBM 370, et avec un système d'exploitation microprogrammé. Voir documentation illustrée.
En 1984, la pratique du test automatique est entrée dans les moeurs et SFENA équipe les ateliers de l'Armée à tous les échelons : valise VAMP sur le terrain pour les 1er

et 2ème échelon, station mobile Diadème à base de Sésame 2600.20 pour le 3ème échelon, station fixe Térapie (photo) à base de Sésame 2600. 10 pour les ateliers de 4ème échelon.

Saint Gobain Techniques Nouvelles (SGN) est une tentative de cette société de s'introduire dans le domaine de l'automatisme avec des microprocesseurs, qui devraient détrôner les logiques à relais. Bien entendu, c'est une démarche commune à tous les automaticiens, et les APILOG Automatisme Programmable Industriels ne paraissent pas s'être imposés.

SMT La Société pour la Microinformatique et les Télécommunications découvre, vers 1982, les facilités qu'apportent à la construction d'ordinateurs à la fois les microprocesseurs et le CP/M de Digital Research. Le système rendu public à ce moment s'appelant Goupil 3, on pourrait supposer qu'il a préalablement existé des Goupil 1 et 2, mais si c'est le cas, ils n'ont acquis aucune notoriété.
Au contraire, le Goupil 3 requiert, grâce à une considérable campagne de publicité, l'attention de tous et la SMT décrète que le Goupil 3 est un réussite unique, sans équivalent antérieur.
Le trait essentiel de cette machine est la possibilité de choisir entre trois microprocesseurs, dont éventuellement deux sont présents simultanément, avec sélection par un commutateur :

- le 6809 sous FLEX
- le Z80 sous CP/M ou Prologue
- le Intel 8088 sous MS/DOS, CP/M86 ou Prologue

Cette grande variété traduit l'incapacité des auteurs à porter un jugement sur l'avenir, ce qui leur évite de s'engager mais n'engage pas non plus leurs clients. Il est vrai qu'à cette date le PC ne fait que débuter et que son invraisemblable succès ne peut encore être deviné ; en tous cas, Goupil, qui se satisfera fort bien de vendre quelques milliers de machines, ne participera en rien à ce succès.
Les prix sont extrèmement variables, depuis 5800 FFHT pour une configuration 2, jusqu'à 62250FFHT pour un PC à deux disquettes (config 8).

La machine Meccano en 10 configurations différentes, telle qu'annoncée en 1982, servira en fait à déterminer ce que souhaite le client. L'apparition, en 1983, d'un boitier unique regroupant l'écran, deux minifloppies et le clavier, suggère que les configurations à succès étaient les plus importantes. En options :

- Carte mémoire 256 KB, maximum 4
- Carte modem 300 bauds, ou 75 / 1200 bauds, supportant jusqu'à 19 videotex sur une seule ligne.
- carte graphique pour TV couleur, 512 * 256 pixels en 8 couleurs à choisir parmi 256.
- carte d'extension I / O pouvant servir un alphabet semigraphique sur la TV, le videotex, une machine à écrire, et un haut-parleur.
- carte de synthèse vocale
- carte processeur UNIDIAL

Le petit succès français de Goupil n'ayant pas encore de point de comparaison suffit à SMT pour décider d'aller de l'avant, et de créer sans attendre la machine de

deuxième génération. Assez naturellement, étant donné le succès du PC, le microprocesseur choisi fut le 80186, comme d'ailleurs le souhaitait Intel. Le Goupil G4 offre, autour de cette unité centrale, la panoplie complète des systèmes et des services, car SMT n'a toujours pas perçu le souhait des clients. Le choix d'IBM pour le 286 marginalisera le Goupil 4.
La SMT rebondit alors en achetant en 1986 l'informatique de SFENA, dont le produit principal est une série 5. En 1987, deux machines récentes composent cette série :

- le 5. 35 supporte jusqu'à 8 postes de travail selon trois modes de raccordement : en direct, jusqu'à 15 m par une interface RS 232, et jusqu'à 2 Km par une interface RS 422. Il accepte la majorité des terminaux asynchrones, en particulier le Sfena 5090, un compatible VT 220, et les modèles 5080 qui sont des compatibles PC.
Le 5. 35 utilise le système d'exploitation Meteor, disposant d'une base de données Espace II qui comprend notamment un langage d'interrogation en français.
- le 5 / 70 fonctionne sous Sfenix, version Sfena d' Unix, qui supporte C, Cobol, Fortran, Pascal, et la base de données Informix. Par continuité, il peut aussi fonctionner sous Meteor. Voir photo.

Le 5 / 70 comprend 6 processeurs : deux 80286 dédiés aux applications, avec 4 à 16 MB de mémoire ; trois pour la gestion des entrées/sorties, qui comprennent jusqu'à 50 terminaux actifs sur des interfaces asynchrones, synchrones HDLC, ou parallèles Centronics; et un processeur de télédiagnostic.

SMT ajoute à ces deux matériels un GS 386, qui associe un 80386 à 16 MHz à une mémoire à accès rapide pouvant s'étendre à 8 MHz. Il propose aussi une architecture distribuée baptisée GNA, qui étend aux mondes SNA (IBM) et DNA (Bull) et aux réseaux X25 les services rendus jusque là par Goupilnet, qui n'est autre que MS-Net en version 1, et Starlan d' ATT en version 2.

SMT est donc ambitieuse, mais il faut se souvenir qu'en 1987 elle a un CA de 674 MF dont 10% d'exportation, et un effectif de 400 personnes. Ce sont des chiffres modestes, qui ne résisteront pas à l'accélération introduite par le 486 et le Pentium.

SODIMA semble être créée en 1992 pour matérialiser un dessin du LETI, le Laboratoire grenoblois du CEA, qui cherche à réunir dans une seule puce RISC les répertoires de deux architectures très réussies : MIPS et SPARC. La méthode choisie est la microprogrammation, appliquée à un RISC exceptionnellement simple avec un répertoire austère de 16 opérations. La vitesse de 200 MHz, très élevée pour l'époque, était censée compenser le coût de cet intermédiaire logique.
Même si, ce que nous ignorons, le résultat cherché a été obtenu, l'industrie française des composants était tout à fait incapable d'imposer un nouveau microprocesseur. Pas de suite.

SOE La Société Occitane d' Electronique est vers 1978 une spécialiste des jeux video sur TV. Elle s'attaque ici à un programme ambitieux quoique pointu, la définition d'une petite machine de gestion pour les médecins et autres spécialistes.
Pour $ 4000, elle fournit un calculateur comprenant un microprocesseur MC 6800, 8 KB de mémoire, 2 minifloppies, un clavier et un écran de 12" susceptible de

présenter 24 * 80 caractères. En réalité, la valeur d'une machine, pour ce type de client, réside entièrement dans son logiciel, que nous ne connaissons pas.
En l'absence de succès de cette tentative, on peut conclure que le logiciel était insuffisant, ou insuffisamment documenté. L'informatique n'était pas assez répandue en France en 1978 pour qu'une profession saturée de travail comme les mèdecins ait envie de consacrer une partie de son temps à en comprendre les principes.

START Informatique propose, vers 1985, un calculateur de table centré sur un 8086.2 à 7,3 MHz, avec l'idée simple mais fausse de faire mieux qu'IBM avec son 8088. En fait, le Start 2000 est plus puissant qu'un PC-XT, avec son Winchester 34 MHz et son Streamer, ainsi qu'avec l'ECC sur la mémoire : il s'agit nettement d'une machine pour les PME, ce que confirme la publicité.
Mais cette machine n'est pas un PC, et elle sera emportée par la vague, ainsi que la société qui espérait démarrer avec elle. Voir document illustré.

Stern Computing System Successeur de Brulé à la tête de la CII / HB, avec aussi peu de succès que lui, Stern se recycle dans le gros matériel en essayant, en 1994, de créer un serveur multiprocesseur à base de microprocesseur Alpha de DEC renforcé par des circuits AsGa. Il semble qu'il s'agisse d'un projet de l' ACRI, Advanced Computer Research Institute, probablement collecteur de fonds scientifiques américains.

Jusqu'à 6 processeurs Alpha se partagent une mémoire qui peut atteindre 8 GB. L'ambition est d'exécuter 11 instructions par cycle de base, soit 2 GFlops pour un prix de 10 à 15 MF, et les tests sur prototype ont donné 1,6 GFlops sur le problème classique Linpack 1000 * 1000.
Pour obtenir ce résultat, l'architecture SSP / Entreprise s'efforce de découpler les accès mémoire et le traitement de données, grâce à un pipeline asynchrone.
Le logiciel SSP / Soft utilisait l' Unix OSF 1 de DEC, ainsi que des compilateurs et des utilitaires récupérés dans cet environnement. Il semble que les besoins scientifiques n'étaient plus, à cette époque, à la hauteur de machines aussi ambitieuses. Stern dut chercher une autre voie : il est encore, en 2002, PDG de Synesys (à Issy-les-Moulineaux) et gérant de Stern Systèmes d' Information (à Paris 16ème).

Symag est une autre société créée pour exploiter les microprocesseurs et CP/M. L'idée directrice est ici l'interchangeabilité du microprocesseur, chacun d'eux étant considéré comme le promoteur d'un ensemble logiciel digne d'intérêt, qu'il est seul à pouvoir exécuter.

L' Orchidée est le support de cette philosophie, avec cartouche interchangeable pour le Z80 à 8 MHz associé à CP/M, ou pour le Intel 80186 à 8 MHz fonctionnant sous CP/M86. La mémoire est 256 KB, l'écran offre 800 * 600 pixels avec au choix 8 niveaux de gris ou 8 couleurs ; il est associé soit à un light pen, soit à une souris.
Le boitier contient deux emplacements de disque, pour chacun desquels on peut choisir entre un lecteur de disquette 5,25" double face 800 KB, ou un Winchester 10 MB. Les interfaces comprennent deux V24, un parallèle 24 bits, un Ethernet, un GPIB (IEEE 488), et un ISA (PC).

Prix : 42500 à 59500 FFHT.

Un second ordinateur, construit dans cet esprit avec choix entre 68000 et Intel 80286 était en préparation, mais le succès de l'Orchidée ne fut pas suffisant pour permettre à la société Symag d'aller au bout de cet effort.

Synelec est simplement un distributeur, qui a pris en charge la commercialisation de l' ESE 1, un calculateur pédagogique créé à SupElec et produit par CAE. Nous disposons d'une photographie de cet équipement, caractérisé comme d'habitude en ce domaine par une façade reproduisant avec des lampes témoin le schéma électrique d'une architecture délibérément simpliste, due à M. Hebenstreit, professeur à l' école. 11 matériels semblent avoir été vendus (1967).

Tekelec est, pendant la plus grande partie du temps qui fait l'objet de notre analyse, un distributeur à succès de produits électroniques et informatiques, d'origine américaine ou allemande, et notamment des produits Intel quand cette société vendait des miniordinateurs.

Il se trouve qu'en 1967, Tekelec a mis sur le marché un calculateur TE 1600, 8 bits, réalisé en circuits intégrés, et destoiné aux applications d'automatisme en temps réel. Cette commercialisation s'est faite sans indication d'origine, et il est possible que le distributeur, ayant accès aux meilleurs composants, ait imaginé de devenir son propre fabricant. En tous cas il n'y a pas eu de suite, les débouchés ne permettant pas de sortir de l'artisanat

Le TE 1600 était proposé avec 4, 8, 12 ou 16 Kmots de 8 bits sur tores magnétiques, cycle 8 µs. Le processeur fonctionnait sur le mode parallèle, en complément à 2, avec un répertoire de 73 opérations en deux formats de 8 et 16 bits, autour d'un jeu de 8 registres. Le tout, assez classique on le voit, tenait dans 4 unités de rack.

Telmat Telmat est une société alsacienne qui s'est lancée en 1983 dans le commerce de stations Unix, essentiellement construites autour des 68000 de Motorola. Le succès de ces stations (STE 0) et des serveurs compatibles (T 2000, 3000 et 4000) a été fort honorable, et imputable principalement, semble-t'il, à France Télécom : il porterait sur 2500 systèmes Unix.

En 1985, Telmat s'engage, avec l'anglais Meiko et l'allemand Parsytec, dans un projet pour le programme Esprit, consistant dans la création d'un processeur parallèle à base de Transputers d' Inmos, le TNode. L'étude réussit et le processeur parallèle, qui peut comprendre 16 à 1024 noeuds, se vend à un petit nombre d'exemplaires (photo). Néanmoins, le filon est assez vite épuisé, et Archipel, qui se crée en 1990 pour l'exploiter, arrive bien trop tard, et fera faillite, comme beaucoup d'américains victimes de la même illusion ; Telmat a la sagesse de s'en tenir à son objectif initial.

Vers 1988, Motorola aborde le RISC avec le 88000 et Telmat, comme Data General et Motorola lui-même, décide de faire évoluer ses serveurs en direction du RISC. Le TR 5000 est modulaire, et peut comprendre un, deux, ou quatre processeurs, à 16, 20 ou 25 Mips. Voir photo.

On sait que l'aventure du 88000 tourne court au bout de deux ans, en même temps que celle du 68000 se termine avec la transition de ces machines du statut

élitiste d'unité centrale à celui, plus modeste mais aussi rémunérateur, de microcontrôleur. Motorola passe au PowerPC et Telmat , qui avait essayé de faire coexister des serveurs 68040 et des serveur RISC, tous deux sous Unix, est obligé de se reconvertir;
Après la faillite d' Archipel, Telmat recueille, au souvenir du contrat Esprit et de la compétence acquise alors, la responsabilité de la maintenance du parc, mais elle-même ne survivra que quelques années.
TRT Il s'agit d'une filiale d'électronique du groupe Philips, dont l'implication au cours des années 60 est principalement dans les communications ; notons cependant, bien que ce soit en dehors de notre sujet, que la Marine avait chargé TRT, dans les années 50 / 60, d'étudier une fusée de proximité pour les missiles Maruca et Masurca. Et que, dans les années 80 / 90, le grand succès commercial de TRT sera un radioaltimètre, utilisable sur avion et sur satellites.

En matière de communications, le travail principal de TRT est en 1964 de construire des modems, équipements permettant la transmission de données numériques sur lignes téléphoniques analogiques.
Le premier d'entre eux, le S 612 synchrone (1964), procède par modulation FSK : 1 = 1300 Hz, 0 = 2100 Hz, si la fréquence de rèpétition est 1200 bauds mais, comme la qualité des lignes est médiocre, l'appareil descend à 600 bauds si le taux d'erreurs est trop élevé, utilisant alors les fréquences 1300 et 1700 Hz. Une voie retour à 390 et 450 Hz, débit 75 bauds, est prèvue pour le contrôle d'erreurs.
A cette époque encore tâtonnante, la transmission d'un caractère synchrone nécessitait 12 bits à cause de la médiocre qualité des lignes : trois bits de comptage progressant cycliquement à chaque caractère, pour s'assurer qu'on n'en perdait pas; 7 bits d'information baptisés A à G, et deux bits de contrôle P et Q choisis pour que l'on ait à la fois $A + B + C + D + E + F + G + P + Q = 0$ et $B + D + F + Q = 1$.
La réalisation était à base de modules enfichables.

A partir de 1965, les PTT établissent des normes, et la réalisation des modems doit s'inscrire dans de nouvelles règles d'ailleurs moins strictes. TRT réalise et vend les modems MD 2400, 4800, 6000, et SemaTrans qui est un 600 / 1200 bds.
Un peu plus tard, en 1973, les transmissions de données étant en plein essort, TRT réalise un équipement destiné principalement à prendre rang : le STAP 1000, pour Système de Télétraitement Adaptable par Programme, est un petit calculateur pouvant servir de terminal ou de concentrateur pour lignes asynchrones, et connectable par ligne synchrone avec un ordinateur.

En 1986 Philips, qui avait cru profiter du projet Unidata pour s'introduire fortement en France, et qui s'était vu sèchement rejeté par la décision de 1974 détruisant la CII et son projet, décide de réintroduire sa division Philips Data System par le biais de TRT-TI, une filiale à 70% de TRT qui lui confie son secteur de télécommunications d'entreprise. TRT-TI commercialise :

- une famille P 4000 préexistante, fonctionnant sous un système Dinos avec 4 à 50 terminaux, et un maximum de 2 GB de disques.
- une nouvelle famille P 9000, à base de Motorola 68020 fonctionnant sous Unix SVR3. 3, avec bus VME pour les périphériques , soit 1,4 GB de disques et 4 à 32 utilisateurs. Il s'agit donc d'une ouverture vers Unix et pas d'un procédé d'augmentation de la puissance. Voir photo.

- des terminaux de type microordinateurs, compatibles PC, les P3100 et 3200 monopostes MS/DOS, et des multipostes P3500 et 3800 Turbo DOS, mais aussi un P 3400 fonctionnant sous Xenix. Voir Philips.
- divers matériels bureautiques de Philips, comme le disque optique Megadoc, les terminaux financiers PTS 6000 et les automates PE 900.

La société TRT-TI, qui a son siège à Paris, fait en France la totalité de son CA de 1040 MF en 1987. Elle comprend à cette date 1180 personnes.

UnixSys construit, en 1985, un calculateur scientifique baptisé NX32VX, à base de microprocesseur en tranches AMD 2901, avec pipeline à trois étages pour décodage, obtention des opérandes, exécution, dans un cycle de 100 ns. Pour améliorer la performance, le bus mémoire n'est pas multiplexé, comprenant 32 bits pour les adresses et 32 bits pour les données : la mémoire extensible à 8 MB est organisée avec entrelacement 4 de sorte que le cycle de 400 ns permet à peu près d'obtenir un mot pour chaque cycle de 100 ns. Il y a d'ailleurs un cache pour en tirer le meilleur parti.
Le processeur occupe 5 cartes, avec une option supplémentaire de virgule flottante ; un 68000 sert de processeur de maintenance. 256 canaux d'entrée/sortie supportent notamment jusqu'à 1 GB de disques, avec un streamer 9 pistes pour les sauvegardes.
Le système d'exploitation est Unix 4. 2, avec mémoire virtuelle 4 GB.
La machine complète occupe deux armoires de 1067 mm de haut.

Welect propose, vers 1983, un calculateur d'entreprise basé sur un 80186 à 8 MHz, avec disque Winchester interne, et disque dur amovible pour les sauvegardes, le tout sous le système d'exploitation Concurrent CP/M. Des choix pleinement défendables, n'étaient les réactions incontrôlables du public après la première génération de PC - XT.
La société Welect et son W186PC disparurent dans cette tourmente.

744 - Logabax , imprimantes et ordinateurs de bureau

A la suite de la faillite de 1952, racontée en rubrique 736, la marque Logabax était tout ce qui restait de la société ambitieuse à laquelle s'était malencontreusement adressé Couffignal lorsqu'il essayait, après la guerre, de construire sa machine. Cette marque était la propriété de Barriquand et Marre, une entreprise de mécanique peu soucieuse de l'informatique à peine naissante, en France en tous cas.
Estimant que cette marque avait une connotation informatique, B&M la mettent de côté en attendant de savoir si cette discipline a besoin de leurs talents, plutôt orientés. Or, c'est ce qui se produit quand le développement de la discipline justifie la construction d'imprimantes à aiguilles, associées à une transmission série des informations à taper.
Logabax va donc renaître comme fabricant d'imprimantes. Sans nous occuper pour le moment des ordinateurs qui seront la conséquence de cette renaissance, nous passons en revue ci-dessous dix ans de mécanique fine.

LX 50 (1971) , imprimante série 150 cps sur 233 car. de large, tête mobile à aiguilles de 7 * 9 points.

LX 180 (1973) , imprimante série 180 cps sur 132 positions, 100 lpm, disposant de un ou deux entrainement de papier et d'un introducteur frontal, livrable en 4 / 72. Prix 10000 FFHT. Elle peut aussi être vendue comme réceptrice 180R, avec un tampon de 256 caractères, et comme terminal 180 KSR, avec clavier et électronique, pour 15000 FFHT. Il existe une variante KSR fonctionnant en simulation de 2740 IBM.
Produite à quelques centaines d'exemplaires en 1973, elle atteint 10000 en 1974 (dont la moitié sous license aux USA, au Japon et en URSS), et 50000 en 1975 pour les seuls USA.

LX 45D (1973) Elargissant son activité de producteur de périphériques, Logabax fabrique ici des lecteurs de disquettes compatibles IBM, avec un ou deux tourne-disque.

LX 360 (1975) Cette imprimante est dérivée de la LX 180, mais avec une densité horizontale accrue, deux têtes écrivant simultanément dans les deux sens à 180 cps. Des raffinements ont été ajoutés:
deux densités 10 ou 12 cpi, soit 132 ou 159 car / ligne ; papier en 5 copies, sur 4 à 17" de large ; saut de papier à 25 lignes par seconde.
La commande du papier est confiée à une bande pilote à trois programmes.

LX 80 (1976) Il s'agit d'une imprimante de table de format parallélépipédique, moins encombrant que celui de la 180. Elle comporte une tête à 7 aiguilles qui dispose de trois vitesses, 110, 130 ou 180 cps, et de trois espacements, 10 / 12 / 16,5" correspondant à des lignes de 80, 92 ou 132 caractères de large. Elle permet cinq copies sur papier jusqu'à 21 cm de large.
Options diverses : tête à 9 aiguilles pour des polices comprenant les minuscules, italique, papier à ergot, introducteur frontal.

LX 103 (1978) est une imprimante 100 cps à microprocesseur Intel 8080 incorporé. Le modèle 103 offre les mêmes possibilités que le prècédent, 10 / 12 / 16,5" pour 80 / 92 / 132 caractères par ligne.
Le modèle 113 varie de 132 caractères en 10" jusqu'à 218 caractères en 16,5".
Pour le papier, la variante 114 comporte deux tracteurs à chenillettes pour papiers continus juxtaposés, et la 115 aussi, mais pour papiers superposés. Prix 14500 FFHT.

LX 207 (1978) travaille à 180 cps et peut changer par programme entre deux densités prérèglées, soit 10 et 16,5", soit 12 et 16,5". Elle sait aussi imprimer de l'italique.
Le modèle 207 tape des lignes de 80 caractères (en 10"), le 217 des lignes de 132 caractères (id).
Bidirectionnelle et optimisée par son microprocesseur, cette imprimante peut atteindre 75 à 370 lpm selon densité. On peut lui installer un introducteur de comptes. Prix 16500 FFHT.

LX 60 (1979) est une imprimante de table 60 cps, économique (6500 FFHT). Tête à matrice 7 * 9 fils, entrainement au choix par picots ou par frottement sur rouleau, ou par introducteur frontal.
Organisée en terminal, elle dispose d'une interface V24 asynchrone, ajustable 300 à 2400 bauds.

La finalité des imprimantes décrites est clairement leur insertion dans des machines comptables, pour ceretaines au moins, et Logabax n'a pas tardé à construire de telles machines.
La LX 3200 de 1968, objet d'une fiche, est déjà une machine de ce genre. Elle comporte une microprogrammation par ROM réalisée à la demande du client, à partir d'une description sur cassettes des tâches à effectuer. Le modèle a été produit à 4000 exemplaires, mais il est abandonné dès 1971.
La LX 2200 de 1970, objet d'une fiche, est une simple facturière, mais cette fois l'usager peut composer lui-même ses programmes sur des cassettes qui pourront ensuite les recharger en quelques secondes.
Les LX 4100 et 4200 sont de véritables ordinateurs de bureau à programme enregistré, ne différant que par le nombre de périphériques connectables.
Les LX 4300 et 4400 annoncés en 1972 n'en diffèrent que par une mémoire à tores plus économique, qui peut en outre être portée à 24 KB.
La LX 2600, livrable à partir de 6 / 74, reprend les objectifs de la 2200 avec 1 à 4 KB de mémoire, une machine comptable LX 180, une cassette de 183000 caractères, et en option des comptes magnétiques.
Les LX 4500 et 4600 annoncés en 1974 sont des ordinateurs à part entière, avec une mémoire de 8 à 16 KB, des disques jusqu'à 40 MB, des bandes magnétiques, des bandes perforées, des cartes perforées, des lignes de 110 à 9600 bauds, des écrans, et un langage de programmation, Logol 3, fonctionnant sous un système d'exploitation DOS avec gestion de fichiers. Des programmes de simulation permettent à la machine d'apparaitre à une IBM comme une 2780, et de s'adapter aussi à MDS ou à CII.
La LX 2010 est une facturière particulièrement légère, en forme de grosse machine à écrire, mais capable de programmation pour des applications prècises complexes (exemple).
Le LX 3050 est un terminal de saisie comportant écran et disquettes.

En 1976, Logabax en arrive à proposer un ordinateur 16 bits, le LX 5000, disposant d'une mémoire réelle à tores de 32 à 128 Kmots, extensible par modules de 16 ou 32 Kmots, avec un cycle de 900 ns. Le processeur est à base d'AMD 2901 et dispose d'un répertoire de 146 opérations, grâce à une microprogrammation 2K * 28 bits à cycle de 160 ns. Le système d'exploitation multitâche, en partie microprogrammé, supporte une mémoire virtuelle de 2 MB, un assembleur PLTB, un module de saisie et édition, une gestion de fichiers, et les langages Logol, DOS, CLIO, ONYX.
Les périphériques sont connectés à la mémoire par un canal synchrone 16 bits, travaillant à 150 ns par cycle. 11 DMA permettent de débiter 2 MB/s et de connecter de 5 à 80 MB de disques, une ligne synchrone à 4800 bauds, et un coupleur asynchrone pour 8 lignes de 150 à 9600 bauds.
Nous disposons d'une importante documentation comprenant :
- une présentation générale du système LX 5065 (MP-F-50070))

- le manuel de rèférence de l' IOCS (MR - F - 50080))
boite 182
- les spécifications fonctionnelles de la microprogrammation (SF - F - 50010))
- une note technique moins formelle sur le même sujet (NT 1390)
]
- le manuel de rèférence du langage PL 5000 (MR - F - 50040)]
boite 183
- un document sur la mise en oeuvre des programmes PL 5000 (EX - F - 50041)
]

En 1977, Logabax reprend le même calculateur en lui ajoutant un maximum de 6 postes de travail, LX 1021 à écran ou LX 1011 à imprimante. Le système est multiposte et transactionnel, car déjà se pose le problème d'interroger une base de données. Complément de documentation :
- deux documents commerciaux
- manuel de présentation LX 5200 (MP - F - 52010)
- annexe technique sur le LX 5200 (FT - F - 52040)
- DMS Système de fichiers, manuel de structure (MR - F - 52020)
- DMS Système de fichiers, Manuel de programmation (MR - F - 52021)
- LOGOL 3 DOS / 24 K, Manuel de rèférence (MR - F - 9230)
- LX 5200, Extensions du logiciel de base Logol, Manuel de rèférence (MR - F - 52030)

Cet ordinateur risque fort d'être le chant du cygne, car on approche de l'ére des PC et des imprimantes laser ou jet d'encre, à laquelle Logabax ne survivra pas. En 1977, annonce de deux petites machines de bureau : la LX 2100 est centrée sur un 8080 , et peut utiliser des comptes magnétiques avec deux bandes de 1024 chiffres décimaux ; elle dispose en outre d'un langage de programmation LOG, probablement interprétatif. Prix 56900 FFHT.
L'autre est la LX 2500 qui utilise un Z80 plus puissant, pour 70000 FFHT. Cette machine dispose de deux lecteurs de disquette, d'une imprimzante à aiguille, du logiciel LOG, et d'un produit-programme de gestion, baptisé Turquoise.
En 1978 enfin, dernière date à laquelle nous ayions reçu un document, Logabax annonce au SICOB un calculateur personnel, Le LX 500, présenté comme le premier de son espèce en France, composé d'un boitier parallélépipèdique pour l'ordinateur à 32 KB centré sur le Z80 et deux minidisquettes, et d'un écran. Le Ministère de l'éducation en commandera 200 exemplaires pour les écoles, probablement avec la même absence de résultats que pour les TO7 et MO5 de Thomson, et pour les mêmes raisons. Bizarrement, son prix est évalué en dollars, $ 4000. Voir dossier.
Dans la période suivante, Logabax vend de moins en moins ses mécaniques, et doit donc accentuer son effort sur l'électronique. Elle prend, en particulier, la représentation en France des systèmes Stratus à tolérance de panne, qu'elle distribue sous le nom de Hyper32.
Finalement, vers 1985, Logabax est achetée par Olivetti, qui lui laisse son nom sous la forme Olivetti-Logabax : le rôle de la filiale est de commercialiser les produits Olivetti.

745 - Quelques systèmes français à caractère civil

On appelle ici système un ensemble informatique dans lequel plusieurs ordinateurs, géographiquement distants mais reliés par des liaisons plus ou moins spécialisées, concourent à la satisfaction d'un service commun, tel que la gestion d'une grande entreprise ou un service au public.

Il est tout à fait hors de question d'être exhaustif, aussi bien dans la liste des systèmes successifs appartenant à une même entreprise ou servant un même public, que dans le panorama des entreprises françaises. Ce qui suit est une succession d'exemples datés soulignant, quand c'est possible, le choix du fournisseur d'ordinateurs (généralement américain), la variété des périphériques (diversifiés), le rédacteur du logiciel (souvent français), et le fournisseur des transmissions (généralement français). Dans plusieurs cas, on se bornera à renvoyer à des indications figurant dans d'autres rubriques, en général celles des fournisseurs américains.

Groupe Drouot (1960) Ce groupe réunit des compagnies d'assurances, dont le portefeuille se monte en 1964 à 2,8 Mpolices, dont 150000 sur la vie. Le réseau commercial représente 2000 personnes dispersées à travers la France.

Un document en provenance du Groupe décrit l'installation, en mai 1965, d'un ordinateur central IBM 7010 situé à Marly, assurant les traitements sur 5 disques 1301 et 12 bandes 729, en liaison avec un 1440 collectant dans tout le pays, à travers 6 lignes desservant 40 villes.

Ce document est intéressant parce qu'il illustre les problèmes des débuts.

Faculté d' Orsay (1965) Cette université hors les murs a éprouvé très tôt le besoin du télétraitement et fut la première en France à implanter des terminaux fonctionnant en RJE, avec une Univac 1107. Il ne s'agissait encore que de batch. Voir rubrique 580, p D45.

SNCF (1967) Cette entreprise est naturellement portée à l'organisation d'un système d'une part parce qu'elle affronte depuis toujours le problème de la réservation, et d'autre part parce qu'elle dispose d'une importante infrastructure filaire de communications qui longe les voies et réunit les gares.

A partir de 1967, la SNCF installe à Auteuil des Univac 1108 comme gestionnaires des communications, vers lesquelles convergent les demandes de 500 (croissant jusqu'à 1600) téléimprimeurs situés dans les gares et collectées par 32 calculateurs GE 4020. Les fonctions des 1108 ne tarderont pas à se dédoubler, avec une paire servant de frontal de communications, et une 1108 MP affectée aux calculs et stockages. En réalité le système ne cesse d'évoluer et, quand en 1973 il devient nécessaire de le remplacer, le frontal bi 1108 collecte 1000 terminaux à travers 42 concentrateurs formés chacun d'une paire de H516, et selon la nature de la trasaction dirige les informations soit vers la 1108 MP comptable, soit vers des IBM situées aux Batignolles pour la réservation.

Voir aussi Rubrique 580, p D47, et rubrique 582 p D61.

CCSA (1966) Le Centre de Calcul Scientifique de l'Armement s'équipe en 1966 d'un monopro- cesseur Univac 1108 travaillant sous système Exec II

qui sait, comme à Orsay, gérer des terminaux lourds. Le nombre des terminaux augmente rapidement . Voir aussi rubrique 580 p D47.
En 1969 le CCSA installe une deuxième 1108 et se restructure en 1108 MP fonctionnant sous Exec 8. La croissance continue du nombre de terminaux lourds (U 1004) et l'installation de terminaux légers fonc-tionnant en temps partagé conduisent à installer un frontal de communication U 418 II.
Voir rubriques 582 p D61 et 738 p E157. A cette époque toute la fourniture, matériel et logiciel, est Univac, terminaux inclus, et seules les lignes téléphoniques et les modems sont français.

Faculté d' Orsay (1968) Pour des raisons de fiabilité et de performances la 1107 est remplacée par une 1108, mais le système d'exploitation reste Exec II, même lorsque la collecte des terminaux sera confiée, en 1970, à une Univac 1106. Fournitures comme ci-dessus. Voir schéma au dossier des Univac 1108.
Le Centre d'Orsay se transforme en Centre de Calcul régional, dont je serai un moment administrateur, en tant que directeur d'un organisme de même nature, le CCSA. Ce CIRCE se développera en un biprocesseur regroupant un calculateur IBM et un Amdahl, le premier pour profiter de MVS / XA et VM / XA, le second par souci d'économie.
Air France (1969) La compagnie nationale a organisé un système de réservation dès 1960, avec un équipement Teleregister , qui cependant n'était pas à l'echelle de son développement.
Simultanément, elle traitait alors, au moyen d'un IBM 360 / 30, les calculs de centrage des avions avant chaque vol. Voir document en boite 184.
Contact est pris avec Univac dès 1968, pour installer en 1969 un 1108 MP à deux processeurs, qui passera à trois en 1970. Le système d'exploitation est tout de suite Exec 8. Voir schéma au dossier 1108MP.
Le système est en croissance constante, commençant avec 560 postes d'agent Raytheon distribués dans 6 villes de France et 12 villes d' Europe réparties sur quatre boucles, avec 4 tambours FH 432, 8 FH 1782 et 4 Fastrand. En 1970, au moment de l'installation du 3ème CPU, il y aura 5 mémoires de 64 Kmots, 5 FH 432, 12 FH 1782, 5 Fastrand, 10 dérouleuurs, deux 1004 et 700 terminaux. L'extension du système aux villes américaines, avec 1100 postes d'agents, intervient en 1977. Voir aussi rubrique 582 p D61.
Ici le matériel informatique est Univac, mais les postes d'agent ont été mis en concurrence, et le programme Alpha 3 de réservation a été réalisé en France, avec le concours d' Univac il est vrai.

SNCF (1973) La saturation des U 1108 conduit la SNCF à remplacer les matériels en 1973, mais sans changer l'architecture du système. Il y a donc désormais un frontal formé de deux 1110 partageant 192 Kmots de mémoire pour collecter les mêmes terminaux et concentrateurs que précédemment, toutefois un U 9400 est mis en place à Marseille pour gérer une implantation locale de 80 écrans. Ce frontal dessert :
- à Auteuil, deux biprocesseurs 1110, chacun avec un IOAU, 192 Kmots de mémoire rapide et 256 Kmots de mémoire secondaire, s'occupent du problème de gestion des

wagons. Le système Exec 8 permet, pour la maintenance ou les pannes, de les restructurer en quadriprocesseur à deux IOAU.

- aux Batignolles, la réservation comprend une 158 à 2 MB et une 168 à 3 MB, qui gèrent en commun
deux disques 2305, 30 disques 3330, 8 bandes 3420, 4 imprimantes 3211, 3 * 2701 vers les 1110 et 3 * 3704 pour les liaisons des gares.

Le système d'exploitation est MVT avec HASP, qui évoluera vers OS / VS2. Il fait face à 40000 demandes par jour, avec des pointes de 25000 demandes par heure. Les terminaux sont 650 Olivetti TE 355 et 250 IBM 4508. Le logiciel comprend 95000 instructions d'assembleur pour le temps réel, et 65000 lignes PL / I pour le fonctionnement en batch.

Ajoutons qu'il existe aussi une CII/HB 6050, mais c'est la conséquence des accords de 1974 et il n'est pas certain qu'elle soit utilisée.

En résumé, une organisation beaucoup plus éclectique que les prècédentes, pour des raisons politiques autant que techniques. La partie communication est française dans sa définition et dans ses moyens, même si les terminaux sont demandés au moins offrant. Le logiciel d'application résulte d'équipes mixtes constructeur / client.

Société Générale (1975-80) Cette banque prend la décision de centraliser complètement son informatique et recrute à cet effet Lhermitte, un X provenant de l'EDF. Le système comprend deux centres à Tigery (Melun-Sénart) et Aix en Provence, chacun équipé de plusieurs Honeywell 66 / 80 interconnectés pour se partager 200 concentrateurs Honeywell 716. Chacun d'eux gère les fichiers régionaux, une imprimante collective, les terminaux régionaux, et les liaisons vers les agences dépendantes.

Chacune de celles-ci dispose d'un contrôleur, de terminaux écrans pour les guichers, et d'une imprimante collective. En tout, 6000 écrans distribués dans 2400 agences.

Après le départ de Lhermitte (1982) vers d'autres missions moins techniques, la Société générale conservera l'organisation à deux centres mais adaptera ses communications aux nouvelles normes nationales, représentées par la commutation de paquets Transpac. L'article de 1988 dont nous disposons est implicitement très critique à l'égard de Lhermitte.

En 1988, le centre de Tigery a grossi beaucoup plus vite que celui d' Aix, purement IBM. On y trouve :

- un atelier Bull à deux DPS 8 / 70, avec 3 CPU, 4 Datanets, 8 GB de disques, qui dessert de façon centralisée 316 agences (1,2 Mcomptes) en 60 groupes : 100 lignes MIC, 63 lignes analogiques rapides et 210 liaisons moins performantes atteignent 490 contrôleurs et 2940 terminaux, avec 300000 TPJ.
- un atelier IBM composé de deux 3084QX et une 3081K, au total 70 Mips, 215 GB de disques, est relié par 11 concentrateurs 37XX à une nébuleuse Transpac doublée de lignes de secours par réseau commuté. Sur 1137 agences gérant 4,6 Mcomptes, 23 groupes travaillent de façon centralisée, et 133 autres de façon décentralisée (moitié sur Tigery, moitié sur Aix). Dans ce dernier cas, des minis locaux, Matra ou
NCR, sont autonomes pendant la journée dans leur fonction transactionnelle ; le contenu de leurs disques remonte automatiquement vers les centraux au début de la nuit, et les BD locales sont remises à jour à temps pour la journée suivante.

- un atelier baptisé PCAB, Plateforme Clientèle et Automates Bancaires assure des services permanents (1048 abonnés) aux clients et des services spécialisés de la banque à travers un Tandem à 4 processeurs, 640 MB de disques, 32 contrôleurs de lignes.

La puissance installée par la banque est passée de 48 Mips en 1983 à 150 Mips en 1988, et vise 200 Mips en 1990, ce qui signifie remplacement de toutes les machines. Les dépenses croissent heureusement beaucoup moins vite, de 1242 MF en 1983 à 2248 projetés sur 1990 ; on notera que les machines n'en représentent que la moitié, le reste étant des transmissions.

Banque Nationale de Paris (1988) Autre photographie d'une banque, dont les ordinateurs sont répartis à cette époque en six centres, quatre généraux et deux spécialisés. Chacun des centres généraux est connecté aux trois autres, et se compose d'une IBM 3081 ou 3084 vouée au batch, plus une IBM 3090 affectée au temps partagé, qui s'exécute à travers des centres administratifs dotés de Mini 6 ou de Bull DPS 7.
Les centres spécialisés sont celui de Dinan, doté d'un Bull DPS 88 qui s'occupe des titres, et celui de Thiais avec un DPS 8/70 qui concerne les opérations à l'étranger. Il y a aussi divers serveurs IBM 4381.
Voir schéma chiffré dans le dossier, boite 184.

Renault (1988) utilise un gros centre unique au siège du Point du Jour, groupant autour de multiples frontaux, genre IBM 37XX :

Un Bull DPS 8 pour les achats : 100 fournisseurs liés par Transpac ou par téléphone, 600 telex.

Un Amdahl 5890 relié par Transpac à 1000 concessionnaires qui disposent de 32 minis dédiés et un millier de terminaux. Débit gobal 150000 TPJ.

Une IBM 3090/200 pour la nomenclature auto, les statistiques commerciales, la gestion financière, la gestion du personnel et la comptabilité.

Une IBM 3090/200 de bureautique et de création de nouveaux logiciels.

Une IBM 3083 de 4 Mips pour la gestion du réseau, qui rayonne de ce centre vers les usines, les agences et les correspondants, à savoir :

Sandouville : 2 liaisons Transfix 48 Kbits vers des contrôleurs IBM 37XX qui servent deux 4341 et des écrans 3270.

Rueil, études : 3 liaisons Transfix vers des contrôleurs IBM 37XX qui servent un AS / XL 60 de NAS, des consoles graphiques, et des terminaux écrans 3270. En outre, certains terminaux ont accès à du temps de calcul sur un Cray extèrieur. 50 Mips, 50 GB de disques.

Flins : une 3083, une 4381 et des terminaux 3270 à travers des frontaux IBM 37XX.

Douai, le Mans, Cléon, et le magasin de pièces de Cergy sont aussi reliés plus modestement.

12 directions commerciales de zones équipées chacune d'un Mini 6 administratif et de terminaux 3270, à travers un frontal IBM 37XX supportant une liaison 9600 bauds.

350 concessionnaires anglais sont reliés aussi à travers un calculateur Tandem à haute disponibilité.

et les autres pays européens, clients plus modestes, sont dotés d' IBM S/34 ou S/36. Toutes ces filiales étrangères passent par un noeud de transit international, relié par Transpac au central.

Comme le montre cette liste, tous les matériels sont récents parce qu'ils sont loués, et peuvent être remplacés dès qu'ils sont dépassés. On retiendra que l'informatique de Renault est fortement centralisée, de l'ordre d'une centaine de Mips, et organisée en étoile. Les capacités de stockage s'élèvent à 240 GB sur disques et autant sur cartouches de bandes, mais l'évolution se fait en faveur des disques, où d'ailleurs les fichiers existent en double. Seules les copies de sécurité sonr sur bandes et délibérément conservées ailleurs.

PSA = Peugeot / Citroën (1988) est au contraire dispersée en 6 noeuds, interconnectés par des lignes Transfix à 128 ou 256 Kbit/s. Chaque centre contient deux frontaux de communication, IBM 3720 ou 3725, connectés à tout ou partie des autres centres :

Neuilly, centre principal estimé 100 Mips : un Amdahl, un AS / XL de NAS, un IBM 3090 ; il faut y ajouter un Cray XMP 14 pour le calcul scientifique, probablement non connecté. Il est lié au siège, à Sochaux et à Bessoncourt.

Grande Armée, siège social, un Amdahl de 60 Mips, avec 4000 abonnés.

Sochaux, centre de production, un Amdahl de 40 Mips lié aux cinq autres.

Poissy, centre de production, un Amdahl de 25 Mips, lié seulement au siège, à Sochaux et à Bessoncourt.

Mulhouse, centre de production, un Amdahl de 12 Mips, lié seulement à Sochaux et Bessoncourt.

Bessoncourt, site des nomenclatures de Peugeot et Citroën, avec deux IBM 3090 totalisant 80 Mips.

La puissance installée de ces centres est passée de 93 à 400 Mips entre 83 et 87, sans notable augmentation de prix d'ailleurs. Le nombre des terminaux servis par cet immense ensemble est passé dans le même temps de 3300 à 11000. En 1988, il y en aurait 12000 dont :

4000 sont des PC, fournis par IBM ou Compaq

350 sont des consoles de CAO, Comutervision ou IBM CATIA.

PSA dépense 200 MF par an chez France Télécom, dont 30% correspondent à la téléinformatique.

Fos sur mer : réseau Ogive (1991) Il s'agit d'une réorganisation de l'informatique locale au moyen de deux anneaux Token Ring longs de 20 Km, réalisés en fibre optique 16 Mbit/s à base de noeuds IBM 8230 fonctionnant sous Netview. Ces deux anneaux desservent :

L'infocentre, à base de calculateurs ES / 9000

Le centre de gestion, à base de Bull DPS 90

Le serveur de base de données, à base d' IBM RS / 6000.

Trois autres RS / 6000 pour la recherche.

Deux ponts routeurs 8209 donnant accès à un réseau Ethernet 4 Mbit/s qui relie 35 ensembles Solar et VAX, lesquels se partagent 700 terminaux écrans VT 220. Il y a aussi un Tandem affecté à la GPAO.

Un pont routeur vers un réseau comprenant 3 HP/9000 et des stations Sun de maintenance prédictive.

Un pont routeur vers un réseau TCP / IP en anneau affecté à la bureautique, regroupant 800 PC 386 et 486 sous Windows, ainsi qu'un contrôleur 3174 avec ses écrans 3270.

SNCF (1991) En 1991, la SNCF reprend sur de nouvelles bases le problème de la réservation en s'inspirant de SABRE, dont elle achète la license.
Le centre installé à Lille comprend sept IBM 3090, avec un système frontal qui gère 4000 microcalculateurs de guichet associés chacun à une imprimante de billets, ainsi que des automates de billetterie à écran tactile pour les grandes lignes. Il est prèvu que ce système, baptisé Résarail 2000, enveloppe Amadeus, le système de réservation des agences, sous la forme d'une couche logicielle dans chacun des terminaux.
L'objectif est d'être prêt pour 11 / 91, puis de se développer vers le Portugal et le tunnel sous la Manche.
Echec complet : le logiciel ne donne absolument pas satisfaction, esentiellement du point de vue ergonomique. Les clients n'y comprennent rien.

La SNCF est alors obligée de reprendre complètement les interfaces avec le public, et ce n'est qu'en 2 / 1993 que le nouveau système, baptisé Socrate, fonctionnera réellement. Entre temps, il a changé les ordinateurs centraux, comme suit :

- un ES 9000 / 720 (6 CPU) sous MVS fait l'essentiel des calculs
- un ES 9000 / 640 (2 CPU) sous TPF s'occupe des communications
- une 3090 / 600 (6 CPU) sous VM est conservée pour faciliter la mutation grâce aux possibilités de VM.

Ces trois machines IBM disposent de 600 GB de disques.

- trois processeurs Teradata, chacun comprenant un grand nombre de processeurs Intel 80286 et pouvant en ajouter à volonté sans changer le logiciel, gèrent un supplément de 400 GB de disques.

L'ancien système de réservation, insuffisant mais encore efficace, fonctionne sur la 720 et assure 50 millions de réservations par an. Il supportera la transition.
Le nouveau système de réservation est une transposition du SABRE (coût 100 hommes * années). Il doit être capable d'assumer 150 millions de rèservations en 1995, ce qui représente 900 transactions par seconde . Il passe par le système TPF d'IBM, qui est capable de 3000 TPS, et ne saturera donc pas.
Un routeur sous TPF ventile les messages soit vers l'ancien système soit vers le nouveau, d'abord pour les tests, puis pour la mise en charge. Les messages proviennent :

- du réseau Minitel, en moyenne 2000 accès simultanés
- de 1400 billetteries automatiques
- de 4500 terminaux Nokia de guichets à écran 16", fonctionnent sous OS/2 à travers le réseau Starlan à 1 Mbit/s en procédure X25. Le réseau parait géré par un doublet de calculateurs qui disposent de 16 MB de mémoire et 100 MB de disques, uniquement intermédiaires.
- du réseau Hermès des trains européens (Thalys, Eurostar, compagnies étrangères)
- de 2300 agences de voyage dont une partie seulement est en liaison directe, d'autres passant par l'un ou l'autre des réseaux Amadeus, Galileo, Worldspan.
- et d'un assez grand nombre de terminaux de gestion qui ont besoin d'accèder aux statistiques entretenues par le système.

Tout cet ensemble représente 1,3 milliard de francs.

Le logiciel Thalès, sous-ensemble de Socrate, entretient en permanence la description de 30000 trains en cours de rèservation, avec pour chacun d'eux les pourcentages par tarif et par trajet, et les disponibilités. Il calcule en permanence les prix ajustables d'une partie au moins des places. Ce programme fonctionne sur les Teradata, ainsi qu'un autre nommé Aristote, dont les fonctions sont inconnues mais dont le prix est de 450 MF.

Renault Véhicules Industriels (1994) Cette société, qui à cette époque recherche un acheteur, effectue sa gestion sur une IBM 9021/580, à remplacer parce que trop chère par une Amdahl 5995/1400A, et sur une 9021/620 qui passe ensuite en 720 : elle dispose de canaux ESCON pour gérer les disques 3990. 3 qui viennent de remplacer des . 2. Il existe en outre une bandothèque Storagetek, et un gérant de transmissions 3745. Ce dernier dessert par réseaux Token Ring 4000 terminaux 3270 et 1150 imprimantes, ainsi que 1700 PC organisés en réseaux locaux..

Le calcul scientifique est principalement de la CAO, effectuée sur 23 VAX / CMS réunis par un anneau FDDI / Ethernet à 45 stations VAX / Unix. Ces systèmes communiquent entre eux par 8 voies X25.